

Демонстрационная плата СБИС 1288ХК1Т (MF01) MF-01EM

Техническое описание.

Версия 1.0

14 апреля 2006 г.

Москва

Аннотация

Данный документ является описанием демонстрационной платы для СБИС 4-х канального цифрового приемника 1288ХК1Т (MF01).

Содержание

Аннотация	2
Содержание	3
1. Назначение и основные характеристики	4
1.1. Блок вторичных источников питания	5
1.2. Блок аналого-цифрового преобразования	5
1.3. Блок цифро-аналогового преобразования	7
1.4. Блок формирования тактовых частот	7
1.5. Блок управления и сопряжения с РС (HOST)	8
2. Интерфейсы	11
2.1. Питание	11
ХТ2, питание 7-20В:	11
ХТ4, низковольтное питание 5В±10%:	11
2.2. Аналоговые интерфейсы	11
S1-S4, аналоговые сигналы на входы АЦП:	11
S5, внешний тактовый сигнал ENCODE	11
ХТ1, выход ЦАП:	11
2.3. Цифровые интерфейсы	12
ХТ8-ХТ11: цифровые входные сигналы (IDAT)	12
ХТ15, линк-порт (выходные данные):	12
ХТ16, параллельный (управление и выходные данные)	12
ХТ17, Управление синхронизацией:	13
ХТ22, последовательный порт (управление):	14
2.4. JTAG	14
2.5. Перемычки	15
ХТ14, выбор режима работы MF01:	15
J1, ADC_SLEEP – выключение внешних АЦП:	15
ХТ23, выбор тактовой частоты внешних АЦП:	15
ХТ6, выключение HostFPGA:	15
ХТ12, Выбор источника ENCODE:	15
2.6. Индикация	15
2.7. Компоновка элементов на плате	16
3. Построение макетов систем связи на основе демонстрационной платы	17
3.1. Подключение внеплатных АЦП	17
3.2. Схема подключения к отладочным платам Мультикор	17
Приложение 1. Функции класса MF_demo_board_ (функции API библиотеки доступа)	19

1. Назначение и основные характеристики.

Плата предназначена для:

- Разработки и прототипирования систем цифровой обработки сигналов
- Изучения возможностей СБИС 1288ХК01 (MF01)

Возможное использование плат:

- Платы рассчитаны на автономную работу с подключением к РС по стандартным внешним интерфейсам USB 2.x.
- Совместное использование с отладочными платами MC-12EM и MC-24EM.

Основные характеристики:

- 4х-канальный цифровой приемник 1288ХК01 (MF01)
- До четырех 65МГц 12 бит АЦП
- 6мкс 12бит ЦАП
- Четыре 16-бит входных цифровых интерфейса
- LPORT и SPORT интерфейсы для связи с платами MC-12EM и MC-24EM
- Другие интерфейсы: параллельный интерфейс, синхронизация
- Интерфейс USB 2.0 для связи с компьютером
- Питание: стабилизированное $+5В \pm 10\%$ или нестабилизированное $+7...20В$

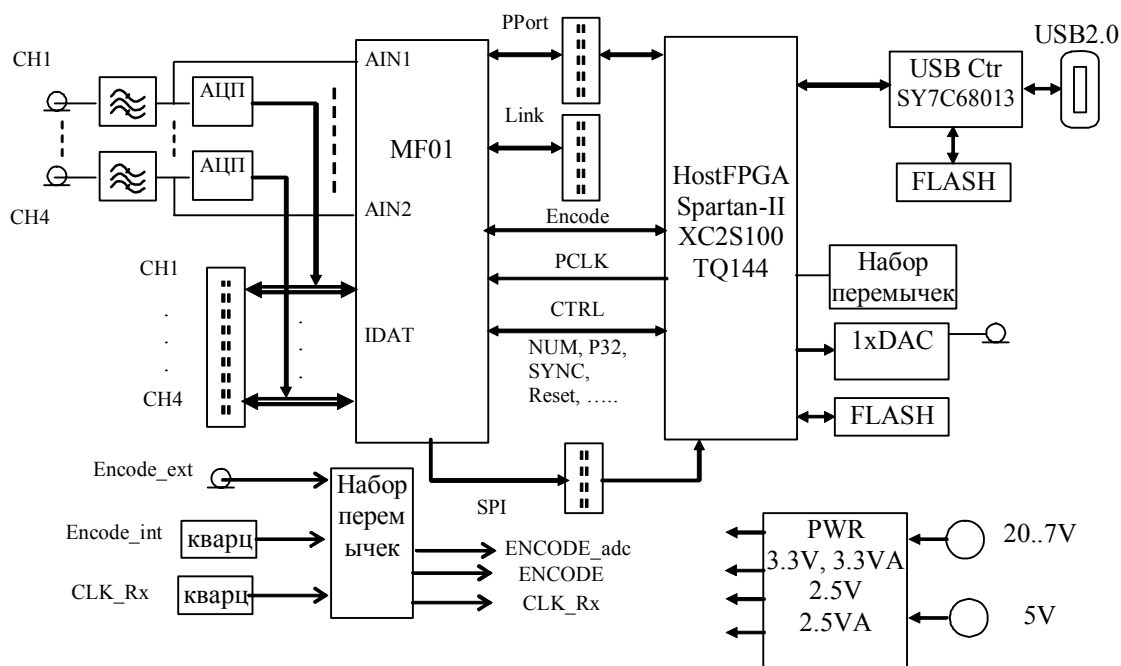


Рис. 1 Блок-схема MF-01EM.

Демонстрационная плата состоит из следующих функциональных блоков.

- Блок вторичных источников питания.
- Блок аналого-цифрового преобразования.
- Блок цифро-аналогового преобразования.
- Блок формирования тактовых частот.
- Блок управления и сопряжения с РС (HOST).

Демонстрационная плата СБИС 1288ХК1Т (MF-01ЕМ)

Внимание! В связи с тем, что текущая версия СБИС 1288ХК1Т не содержит встроенные АЦП, рекомендованные для использования, элементы, необходимые для работы с ними на плату не устанавливаются!

1.1. Блок вторичных источников питания.

Питание платы осуществляется от внешнего стабилизированного $+5В \pm 10\%$ или нестабилизированного 7..20В источника питания.

Внимание! Одновременно может быть использовано только одно питание!

Для использования высоковольтного напряжения питания (до 20В) необходимо запаять перемычку CP_5V1. При использовании низковольтного питания (5В) – перемычка не запаивается. Блок-схема вторичных источников питания, установленных на плате представлена на Рис. 2.

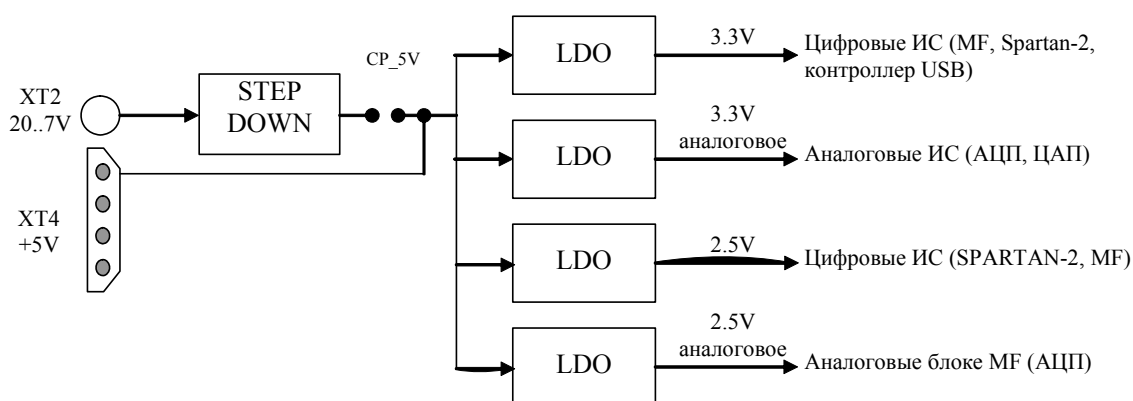


Рис. 2 Блок-схема вторичных источников питания.

Преобразование напряжения питания осуществляется в две ступени. Первая ступень преобразования осуществляется при помощи импульсного конвертера STEP DOWN, при помощи которого формируется напряжение 5В. На второй ступени преобразования из напряжения 5В при помощи линейных стабилизаторов LDO формируются напряжения 3.3В и 2.5В для питания цифровых модулей и 3.3В и 2.5В для питания аналоговых модулей.

1.2. Блок аналого-цифрового преобразования

Демонстрационная плата содержит четыре канала аналого-цифрового преобразования идентичных друг другу. Каждый канал содержит фильтр, трансформатор и внешнее АЦП. Блок-схема одного канала представлена на Рис. 3.

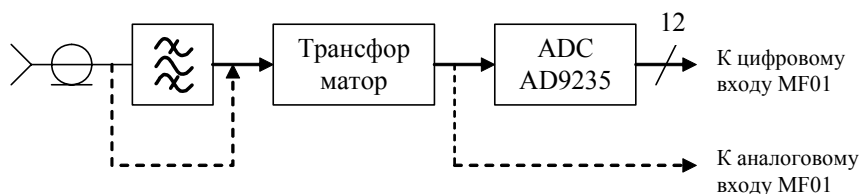


Рис. 3 Блок-схема канала аналого-цифрового преобразования.

Амплитудно-частотная характеристика входного фильтра, с номиналами элементов, указанных на электрической схеме, представлена на Рис. 4

Демонстрационная плата СБИС 1288ХК1Т (MF-01EM)

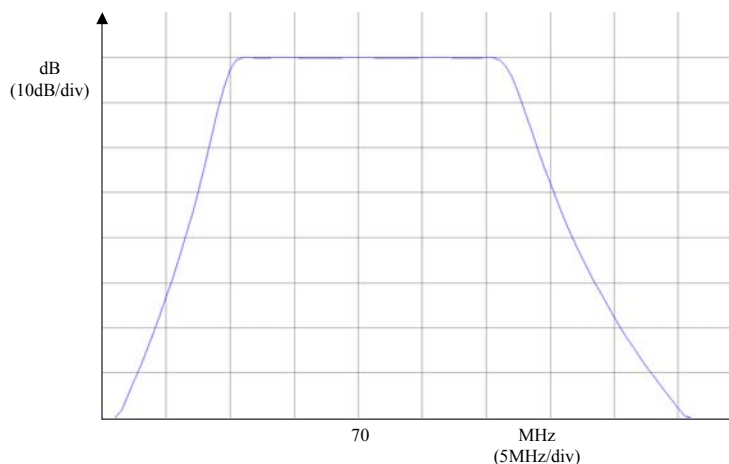


Рис. 4 АЧХ входного фильтра АЦП.

Подключение фильтра, трансформатора и конфигурация входов внутреннего/внешнего АЦП осуществляется запаиваемыми переключателями. При использовании внутренних АЦП MF01, внешние АЦП должны быть переведены в режим SLEEP с помощью переключки J1.

Табл. 1 Конфигурация входных каскадов аналогово-цифровых преобразователей

Режим работы	устанавливаемые переключки			
	канал 1	канал 2	канал 3	канал 4
С использованием фильтра и внешних АЦП	CP1, CP4, CP5	CP7, CP10, CP11	CP13, CP16, CP17	CP19, CP22, CP23
Без фильтра с внешними АЦП	CP1, CP2	CP7, CP8	CP13, CP14	CP19, CP20
С использованием фильтра и внутренних АЦП	CP3, CP4, CP5, CP6	CP9, CP10, CP11, CP12	CP15, CP16, CP17, CP18	CP21, CP22, CP23, CP24
Без фильтра с внутренними АЦП	CP2, CP3, CP6	CP9, CP10, CP12	CP15, CP16, CP18	CP21, CP22, CP24

В качестве внешних АЦП могут быть использованы следующие ИС:

- AD9214BRS-65 (10 бит, 65МГц)
- AD9214BRS-80 (10 бит, 80МГц)
- AD9214BRS-105 (10 бит, 105МГц)
- AD9215BRU-65 (10 бит, 65МГц)
- AD9215BRU-80 (10 бит, 80МГц)
- AD9235BRU-20 (12 бит, 20МГц)
- AD9235BRU-40 (12 бит, 40МГц)
- AD9235BRU-65 (12 бит, 65МГц)
- AD9236BRU-80 (12 бит, 80МГц)

Тактовая частота внешних АЦП выбирается при помощи переключек на разъеме XT23, как показано в Табл. 2.

Табл. 2 Выбор источника тактового сигнала АЦП

Источник тактового сигнала преобразования	Переключка
Encode	2-3
CLK_Rx	1-2

Выходной цифровой сигнал внешних АЦП подается на старшие разряды цифровой шины IDAT MF01. Формат выходных данных АЦП – двоично-дополнительный. АЦП

Демонстрационная плата СБИС 1288ХК1Т (MF-01ЕМ)

использует собственный встроенный источник опорного напряжения. Перегрузка каналов отображается светодиодными индикаторами VD1, VD2, VD3 и VD4 соответственно.

Внимание! Стандартная конфигурация платы при поставке содержит два АЦП AD9235-40 без фильтров. Дополнительные АЦП и фильтры могут быть установлены по запросу при заказе или самостоятельно.

1.3. Блок цифро-аналогового преобразования

Плата содержит один канал цифро-аналогового преобразования сигнала с последовательным интерфейсом управления, подключенный к HostFPGA, выполненный на микросхеме ЦАП AD8300. Разрядность ЦАП 12бит. Формат данных - прямосмещенный код.

Управление ЦАП осуществляется по SPI-GP интерфейсу. Временная диаграмма управляющих сигналов последовательного интерфейса приведена на Рис. 5. Максимально-допустимая частота сигнала DAC_SCK 10MHz.

Частота оцифровки ЦАП (частота сигнала DAC_nLD) до 150КГц. Для подавления кратных (alias) частот необходимо использовать внешний фильтр.

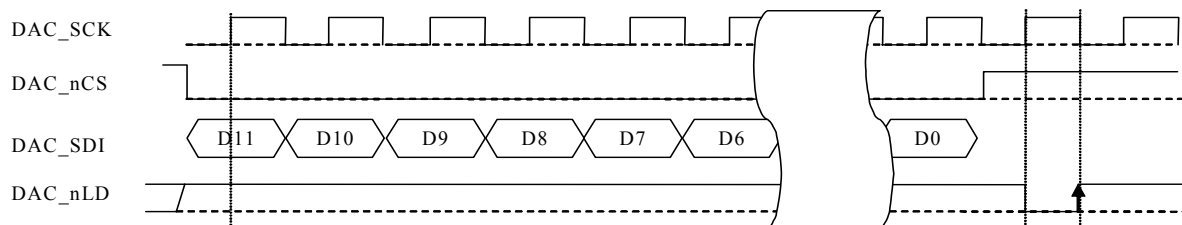


Рис. 5 Временная диаграмма управления ЦАП AD8300 по последовательному интерфейсу.

1.4. Блок формирования тактовых частот

Блок состоит из трех кварцевых генераторов и внешнего высокочастотного разъема с преобразователем уровня. Блок-схема приведена на Рис. 6.

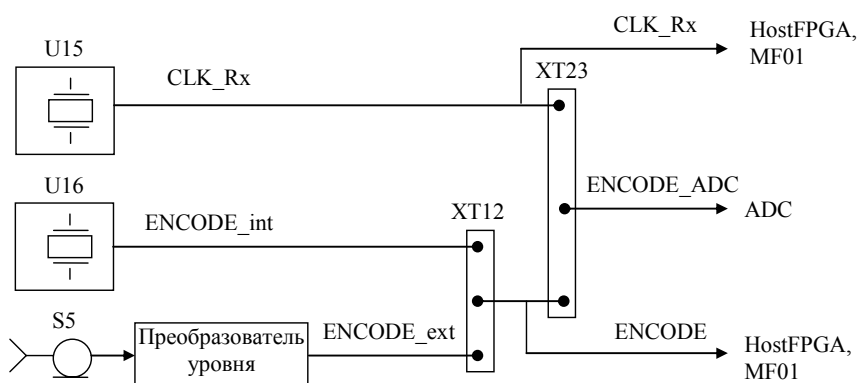


Рис. 6 Блок-схема формирователя тактовых частот.

В качестве тактовой частоты MF01 PCLK используется тактовая частота USB контроллера 48МГц. Для формирования тактовой частоты MF01 CLK_Rx используется сменный кварцевый генератор U15. Частота генератора – до 100МГц.

Демонстрационная плата СБИС 1288ХК1Т (MF-01ЕМ)

Для тактирования внешних АЦП могут использоваться:

- Сменный тактовый генератор U16
- Внешняя тактовая частота S5
- Тактовая частота CLK_Rx
- Частота, формируемая MF01 на выходе ENCODE

Выбор источника тактовой частоты внешних АЦП определяется установкой перемычек XT23 и XT12.

Табл. 3. Выбор источника тактовой частоты для внешних АЦП.

Источник тактового сигнала внешних АЦП	XT12	XT23	Режим ENCODE, установленный в MF01
Сменный генератор U16	2-3	2-3	Входной ENCODE, выборка по фронту
Внешняя тактовая частота S5	1-2	2-3	Входной ENCODE, выборка по фронту
Тактовая частота CLK_Rx	нет	1-2	Входной ENCODE, выборка по уровню
Выход ENCODE MF01	нет	2-3	Выходной ENCODE, выборка по фронту

1.5. Блок управления и сопряжения с PC (HOST)

Блок управления и сопряжения СБИС с PC построен на основе FPGA XC2S100-5TQ144C (HostFPGA) и контроллера USB CY68013.

Загрузка HostFPGA осуществляется из FLASH EEPROM, установленной на плате. Программирование EEPROM и отладка ПО осуществляется независимо от других устройств через собственный разъем JTAG.

Структура реализованного в HostFPGA обмена по параллельному порту приведена на Рис. 7. Структура реализованного обмена по SPI приведена на Рис. 8. Карта программно-доступных регистров HostFPGA приведена в Табл. 4.

Для программного доступа к регистрам HostFPGA и СБИС предоставляется специальная библиотека. Краткое описание API библиотеки дано в приложении 1.

Внимание! Для работы с внешними активными устройствам по интерфейсам SPI, LINK и PPORT (например с отладочной платой Мультикор) блок управления и сопряжения с PC должен быть выключен с помощью установки перемычки XT6.

Демонстрационная плата СБИС 1288ХК1Т (MF-01ЕМ)

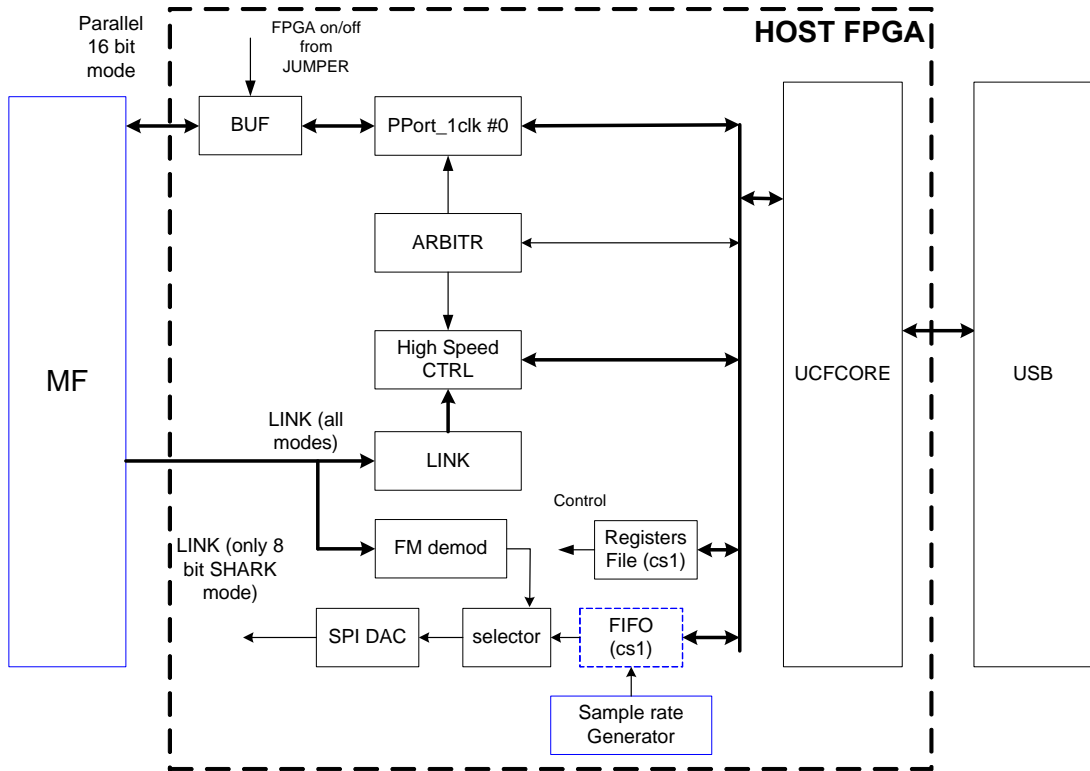


Рис. 7 Структура обмена по параллельному и линк портам.

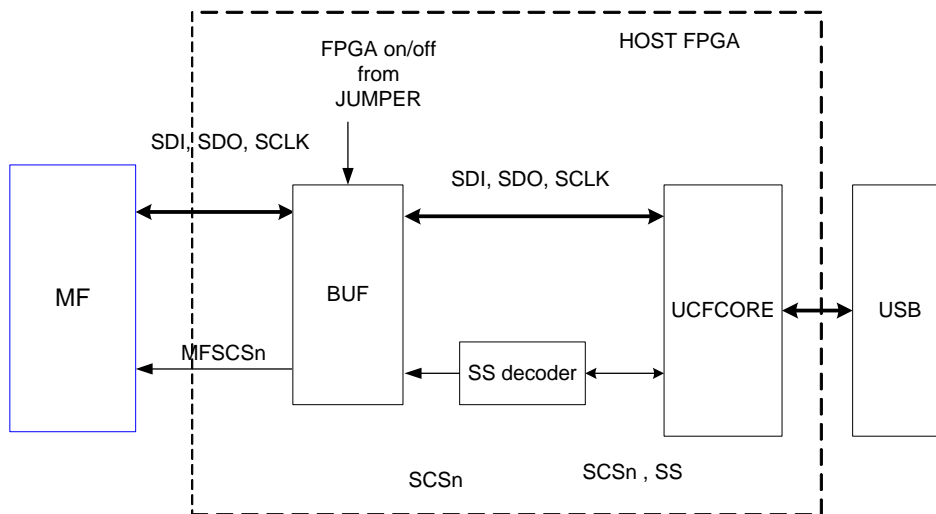


Рис. 8 Структура обмена по последовательному порту.

Демонстрационная плата СБИС 1288ХК1Т (MF-01EM)

Табл. 4 Карта регистров устройств HostFPGA.

Адрес	Начальное значение	Описание
0x07	0x0000	[8:0]: Коэффициент усиления выходного сигнала ФМ приемника. (“уровень громкости”) [15:9]: Резерв (должны устанавливаться в 0)
0x2	0x0000	[11:0]: SDAC [15:12]: Резерв (должны устанавливаться в 0)
0x1	0x0000	[2:0]: NUM - определяет адресное пространство в адресуемом массиве, либо же номер канала для последовательного порта [15:3]: Резерв (должны устанавливаться в 0)
0x0	0x0000	[0:7]: Резерв (должны устанавливаться в 0) [9:8]: Источник данных для SDAC 00 – регистр SDAC (0x1) 01 – constant 0x000 (тест) 10 – constant 0x7FF (тест) 11 – аппаратный ФМ приемник [14:10]: Резерв (должны устанавливаться в 0) [15]: Включение аппаратного ФМ приемника

2. Интерфейсы.

2.1. Питание.

ХТ2, питание 7-20В:

- Тип разъема: PowerJack 2.5мм, гнездо, центральный вывод “+”
- Ток источника питания: не менее 800мА

ХТ4, низковольтное питание 5В±10%:

- Тип разъема: совместимый разъемом питания HDD персонального компьютера, вилка
- Ток источника питания: не менее 1.5А

Табл. 5 Назначение выводов ХТ4

1	+5	Питание +5
2	GND	Земля
3	GND	Земля
4	п/с	не используется

2.2. Аналоговые интерфейсы.

S1-S4, аналоговые сигналы на входы АЦП:

- Тип разъема: SMA, гнездо
- Тип входа: уровень полной шкалы 1В п-п, 50Ом согласованный
- Максимально допустимый уровень входного сигнала: 3В п-п
- Полоса пропускания входного сигнала (без фильтра): 0.25-250МГц
- **Внимание!** Если не используется фильтр, входной сигнал **НЕ** должен иметь постоянную составляющую!

S5, внешний тактовый сигнал ENCODE.

- Тип разъема: SMA, гнездо
- Тип входа: синусоидальный или прямоугольный сигнал, уровень сигнала не менее 0.2-2В п-п, 50Ом согласованный, частота 0.23-100МГц
- Максимально допустимый уровень входного сигнала: 3В п-п

ХТ1, выход ЦАП:

- Тип разъема: AudioJack 3.5мм, гнездо
- Тип выхода: уровень полной шкалы 2.0В п-п, сопротивление нагрузки не менее 200 Ом

2.3. Цифровые интерфейсы.

ХТ8-ХТ11: цифровые входные сигналы (IDAT)

- Тип разъема: штыревая линейка 2x20, шаг выводов 2.54мм
- Уровни сигналов: LVTTTL
- Тактовая частота до 100МГц
- **Внимание! Максимальное значение тактовой частоты зависит от количества используемых интерфейсов!**

Табл. 6 Назначение контактов разъемов ХТ8 – ХТ11

Шина данных канала «х»	CHx_D0	1	2	GND	Земля
	CHx_D1	3	4	GND	Земля
	CHx_D2	5	6	GND	Земля
	CHx_D3	7	8	GND	Земля
	CHx_D4	9	10	GND	Земля
	CHx_D5	11	12	GND	Земля
	CHx_D6	13	14	GND	Земля
	CHx_D7	15	16	GND	Земля
	CHx_D8	17	18	GND	Земля
	CHx_D9	19	20	GND	Земля
	CHx_D10	21	22	GND	Земля
	CHx_D11	23	24	GND	Земля
	CHx_D12	25	26	GND	Земля
	CHx_D13	27	28	GND	Земля
	CHx_D14	29	30	GND	Земля
CHx_D15	31	32	GND	Земля	
не исп.	NC	33	34	NC	не исп.
Земля	GND	35	36	NC	не исп.
Тактовая частота преобразования АЦП (выход)	ENCODE_ADC	37	38	NC	не исп.
Земля	GND	39	40	NC	не исп.

ХТ15, линк-порт (выходные данные):

- Тип разъема: штыревая линейка 2x7, шаг выводов 2.54
- Уровни сигналов: LVTTTL
- Протокол обмена: совместимы с 4/8 бит линк-портом ЦПОС SHARC, TigerSHARC и Multicore
- Назначение выводов совместимо с разъемами LPORT демонстрационных плат MC-12EM и MC24-EM.

Табл. 7 Назначение выводов ХТ15

земля	GND	1	2	LACK_RX	Сигнал подтверждения
земля	GND	3	4	LCLK_RX	Тактовый сигнал
земля	GND	5	6	GND	земля
данные 4/8 бит	LDAT0	7	8	LDAT1	данные 4/8 бит
данные 4/8 бит	LDAT2	9	10	LDAT3	данные 4/8 бит
данные 8 бит	LDAT4	11	12	LDAT5	данные 8 бит
данные 8 бит	LDAT6	13	14	LDAT7	данные 8 бит

ХТ16, параллельный (управление и выходные данные)

- Тип разъема: штыревая линейка 2x20, шаг выводов 2.54мм
- Уровни сигналов: LVTTTL
- Протокол обмена: 16/32 бит Intel, Motorola, Multicor, SFIFO

Демонстрационная плата СБИС 1288ХК1Т (MF-01ЕМ)

Табл. 8 Назначение выводов XT16

земля	GND	1	2	RSTn	Общий сброс, активный уровень низкий.
земля	GND	3	4	PCLK	Тактовый сигнал параллельного порта
земля	GND	5	6	IRQ	Запрос прерывания, активный – «1»
земля	GND	7	8	PF_RRn	Флаг «есть данные в FIFO» тракта приема, активный – «1» В режиме “SFIFO”: готовность данных тракта приема, активный – «0»
земля	GND	9	10	RDY_ACKn	В режиме “Intel”: готовность, активный – «1» В режиме “Motorola” и “Multicore ”: подтверждение, активный – «0»
земля	GND	11	12	RDn_RW	В режиме “Intel” и “Multicore ”: строб чтения, активный – '0' В режиме “Motorola”: выбор операции чтения/записи: '1'- чтение, '0'- запись. В режиме “SFIFO”: строб разрешения чтения, активный – '0'
земля	GND	13	14	WRn_DSn	В режиме “Intel” и “Multicore”: строб записи, активный – «0» В режиме “Motorola”: строб операции, активный – «0» В режиме “SFIFO”: строб записи, активный – «0»
Сигнал выборки кристалла	CSn	15	16	ADDR0	Шина адреса параллельного интерфейса
Шина адреса параллельного интерфейса	ADDR1	17	18	ADDR2	
	ADDR3	19	20	ADDR4	
Шина данных	ADDR5	21	22	GND	земля
	DATA0	23	24	DATA1	Шина данных
	DATA2	25	26	DATA3	
	DATA4	27	28	DATA5	
DATA6	29	30	DATA7		
земля	GND	31	32	DATA8	
Шина данных	DATA9	33	34	DATA10	
	DATA11	35	36	DATA12	
	DATA13	37	38	DATA14	
	DATA15	39	40	GND	земля

XT17, Управление синхронизацией:

- Тип разъема: штыревая линейка 2x20, шаг выводов 1.27мм
- Уровни сигналов: LVTTL

Табл. 9 Назначение выводов XT17

земля	GND	1	2	SYNC_START	Сигнал синхронизации старта и останова
земля	GND	3	4	SYNC_NCO	Сигнал синхронизации записи регистров гетеродинов MF01
земля	GND	5	6	SYNC_CLR	Сигнал очистки тракта обработки
земля	GND	7	8	SYNC_GAIN	Сигнал синхронизации точного коэффициента усиления
земля	GND	9	10	ENCODE	Тактовый сигнал/строб входных данных
земля	GND	11	12	CLK_RX	Тактовый сигнал MF01
земля	GND	11	12	NUM2	

Демонстрационная плата СБИС 1288ХК1Т (MF-01ЕМ)

ХТ22, последовательный порт (управление):

- Тип разъема: штыревая линейка 2x5, шаг выводов 2.54мм
- Уровни сигналов: LVTTTL
- Протокол обмена: SPI mode 0,3, совместимый с последовательным портом ЦПОС SHARC, TigerSHARC и Multicore
- Назначение выводов совместимо с разъемами SPORT демонстрационных плат MC-12ЕМ и MC24-ЕМ.

Табл. 10 Назначение выводов ХТ22

Выходные данные (в MF01)	SDI	1	2	SDO	Выходные данные (из MF01)
земля	GND	3	4	SCK	Тактовый сигнал
земля	GND	5	6	SCK	
земля	GND	7	8	SCSn	“Выбор кристалла” последовательного порта
“Выбор кристалла” последовательного порта	SCSn	9	10	GND	Земля

2.4. JTAG

- Тип разъема: штыревая линейка 1x6, шаг выводов 2.54мм
- Уровни сигналов: LVTTTL

Табл. 11 Назначение разъемов JTAG

Разъем	Назначение
ХТ13	JTAG-интерфейс MF01
ХТ3	Загрузка FLASH HostFPGA и HostFPGA
ХТ5	Выход управление JTAG-интерфейсом

Табл. 12 Назначение контактов разъемов JTAG

Номер контакта	Наименование сигнала
1	Питание +3,3V
2	TMS
3	TCK
4	Земля.
5	TDI
6	TDO

Демонстрационная плата СБИС 1288ХК1Т (MF-01ЕМ)

2.5. Перемычки

ХТ14, выбор режима работы MF01:

- Тип разъема: штыревая линейка 2х6, шаг выводов 1.27мм

Табл. 13 Назначение выводов ХТ14

земля	GND	1	2	PSYNC	В режимах “Intel”, “Motorola” и “MC”: ‘0’ – сигналы параллельного порта асинхронные с сигналом PCLK ‘1’ - сигналы параллельного порта синхронные с сигналом PCLK В режиме “SFIFO” не используется.
земля	GND	3	4	MOD1	Выбор комбинации управляющих сигналов: “00” - “Intel” “01” - “Motorola” “10” - “Multicore” “11” - “SFIFO”
земля	GND	5	6	MOD0	
земля	GND	7	8	NUM0	Определяет адресное пространство в адресуемом массиве, либо же номер канала для последовательного порта
земля	GND	9	10	NUM1	
земля	GND	11	12	NUM2	

“0” соответствует установленной перемычке между соответствующими “четным-нечетным” выводами, “1” – снятой перемычке.

J1, ADC_SLEEP – выключение внешних АЦП:

- Установленная перемычка выключает внешние АЦП

ХТ23, выбор тактовой частоты внешних АЦП:

- 1-2: CLK_RX используется как тактовая частота внешних АЦП
- 2-3: ENCODE используется как тактовая частота внешних АЦП

ХТ6, выключение HostFPGA:

- Установленная перемычка выключает HostFPGA, что позволяет использовать параллельный интерфейс (ХТ16) для управления и приема данных MF01

ХТ12, Выбор источника ENCODE:

- 1-2: Внешняя тактовая частота (S5)
- 2-3: Сменный генератор D16

2.6. Индикация

Табл. 14 Светодиодные индикаторы состояния

Элемент	Цвет	Назначение
VD5	Зеленый	Наличие питания +5
VD7	Зеленый	Наличие цифрового питания +3.3
VD8	Зеленый	Наличие аналогового питания +3.3
VD9	Зеленый	Наличие питания ядра +2.5
VD10	Зеленый	Наличие аналогового питания +2.5
VD6	Зеленый	HostFPGA загружена
VD12	Зеленый	Многофункциональный индикатор (управление от HostFPGA)
VD11	Красный	Многофункциональный индикатор (управление от HostFPGA)
VD1	Красный	Перегрузка аналогового входа S1
VD2	Красный	Перегрузка аналогового входа S2
VD3	Красный	Перегрузка аналогового входа S3
VD4	Красный	Перегрузка аналогового входа S4

Демонстрационная плата СБИС 1288ХК1Т (MF-01ЕМ)

2.7. Компоновка элементов на плате.

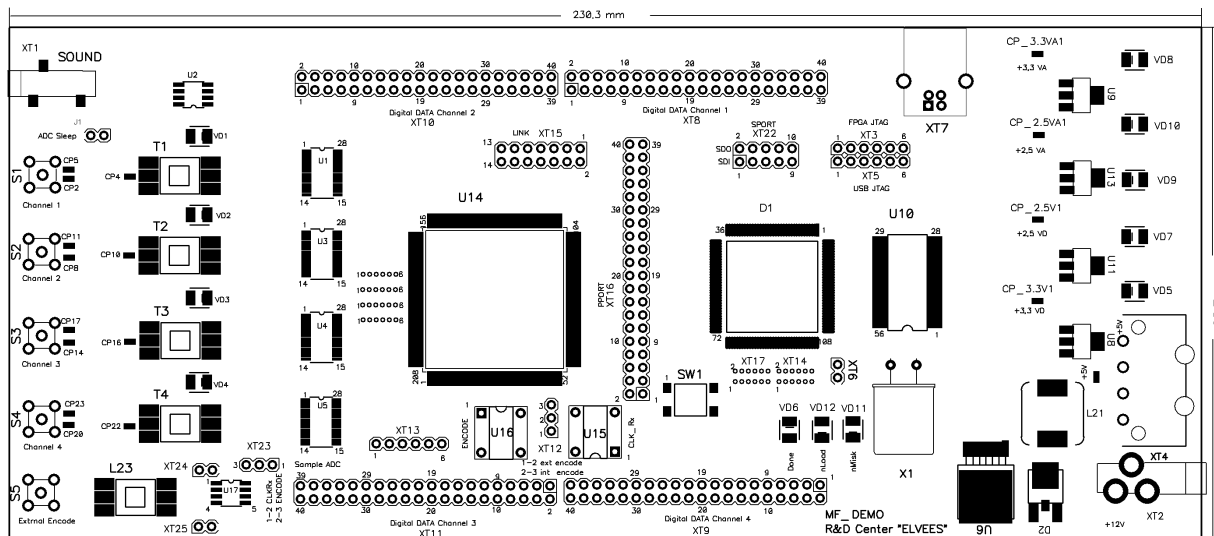


Рис. 9 Компоновка элементов TOP Level.

3. Построение макетов систем связи на основе демонстрационной платы

3.1. Подключение внеплатных АЦП

На демонстрационной плате MF-01ЕМ предусмотрена возможность подключения внеплатных АЦП или других внешних источников данных с помощью разъемов XT8 .. XT11. При подключении внешних АЦП тактовый сигнал преобразования может быть как внешним, так и сформированным внутри платы. Внешний тактовый сигнал подается через разъем S5.

Каждый из каналов ввода данных может работать как в режиме действительного 16 разрядного сигнала, так и в режиме комплексного 8 разрядного сигнала.

Ниже на рисунке приведен пример совместного использования MF-01ЕМ и АЦП AD6644 в тракте приемника с действительным входным сигналом MF и внешним тактовым сигналом преобразования.

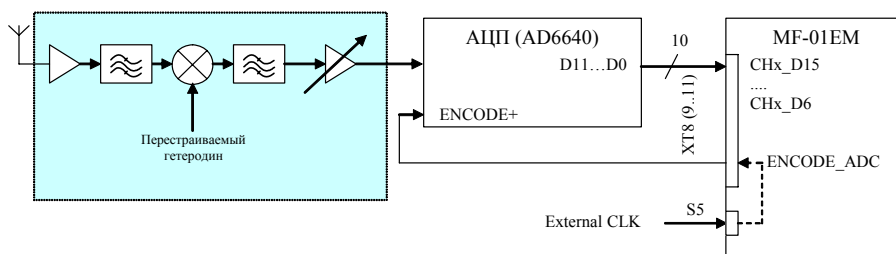


Рис. 10 Пример подключения внешнего (вне платы) АЦП в режиме действительного входного сигнала.

3.2. Схема подключения к отладочным платам Мультикор.

Для подключения демонстрационной платы к отладочным платам Мультикор рекомендуется использовать последовательный SPI интерфейс для управления и линк-порт для передачи данных. Эта схема более простая, позволяет более эффективно использовать производительность СБИС Мультикор, поскольку не загружает системный интерфейс процессора. Разъемы последовательного и линк портов демонстрационной платы MF-01ЕМ согласованы с SPORT и LINK интерфейсами отладочных плат MC-12ЕМ и MC-24ЕМ.

Регистр управления передачей данных последовательного порта ЦПОС Мультикор устанавливается в режим разрешения передачи, младшим битом вперед, 24 битный режим, выходного TCLK, спадающего фронта TCLK, разрешением выдачи сигнала TFS (активный низкий уровень) поздней кадровой синхронизации для передачи каждого слова. Коэффициенты деления тактовой частоты приемного и передающего портов устанавливаются одинаковыми. При операции записи первые младшие 8 бит – код команды, старшие 16 бит – параметр команды. При операции чтения возвращаемое слово значащие – старшие 16 бит.

Демонстрационная плата СБИС 1288ХК1Т (MF-01ЕМ)

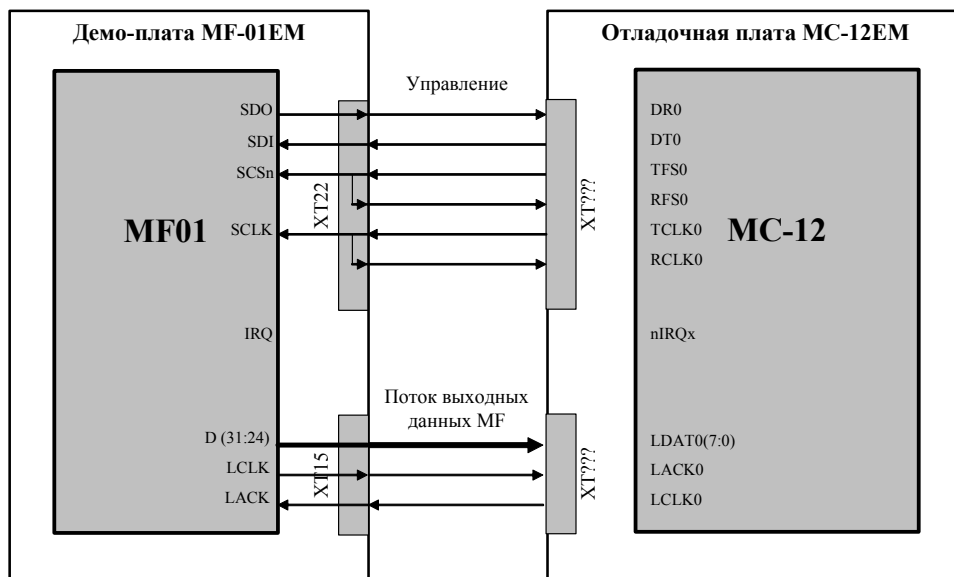


Рис. 11 Пример подключения демонстрационной платы MF-01ЕМ к отладочной плате MC-12ЕМ.

Приложение 1. Функции класса MF_demo_board_ (функции API библиотеки доступа)

```
struct Board_Descriptor_  
{  
    Board_Descriptor_():  
        vendor(0x4b4),  
        product(0x8613),  
        serial(0),  
        board_class(0)  
    {}  
    /// USB vendor ID  
    int vendor;  
    /// USB product ID  
    int product;  
    /// Serial number of the device (board)  
    int serial;  
    /// Class of the device.  
    unsigned int board_class;  
    /// firmware version for this type of board  
    /// fw_ver=(major<<16)+minor;  
    unsigned int fw_ver;  
    /// Short (<~80 symbols) textual description of the board  
    string desc;  
};  
  
class MF_demo_board_ : public MF_board_  
    Класс предоставляющий доступ к MF-01EM  
  
enum MF_demo_board_::data_mode    /// Data source selector  
{  
    manual, // фоновая передача данных выключена  
    rport,  // данные передаются через параллельный порт  
    Link8,  // данные передаются через линк-порт, режим 4-бит SHARC  
    Link4,  // то же, 8-бит SHARC  
    Tiger8  // то же, 8-бит TigerSHARC  
};  
  
enum MF_demo_board_::SDAC_in_source    /// источник данных для  
                                        ///последовательного ЦАП на плате  
  
{  
    sdac      =0, // SDAC register  
    const_0   =1, // constant 0x000  
    const_0x7FF=2, // constant 0x7FF  
    fm        =3  // FM receiver  
};  
  
struct MF_board_::MF_sample_  
{  
    MF_sample_(short i=0, short q=0)  
    {  
        I=i;  
        Q=q;  
    }  
    /// In-phase component  
    short I;  
    /// Quadrature component  
    short Q;  
};  
  
typedef int MF_demo_board_::ERRCODE;
```

Демонстрационная плата СБИС 1288ХК1Т (MF-01ЕМ)

Код код завершения. Отрицательное значение означает ошибку. Семантика максимально соответствует кодам операционной системы.

```
static MF_demo_board_ * MF_demo_board_::create(Board_Descriptor_ &);
    Фабричный метод для создания экземпляра MF_demo_board_. В передаваемом в качестве аргумента Board_Descriptor_ можно указать ограничения на экземпляр платы, с которой будет связан данный класс. Незаполненные (нулевые) поля игнорируются, заполненные должны соответствовать фактическим значениям платы. Созданный экземпляр MF_demo_board_ связывается платой с наименьшим серийный номером, не меньшим, чем задано в дескрипторе.

ERRCODE MF_demo_board_::write_HOST_reg(int addr, int data);
    Запись регистров HostFPGA.

int MF_demo_board_::read_HOST_reg(int addr);
    Чтение регистров HostFPGA.

ERRCODE UC_IBus_::reset(int a);
    Сброс платы. Параметр a игнорируется.

ERRCODE UC_IBus_::set_LEDs(int on, int mask);
    Управление светодиодами. on=1 – зажечь, on=0 – погасить. mask: 1 – красный, 2 – зеленый.

ERRCODE UC_IBus_::HS_enable(int enable, int queue_number);
    Включение (enable=1)/выключение (enable=0) фоновой передачи данных. Для данной платы, queue_number=0.

ERRCODE MF_demo_board_::MF_write_reg(int addr, int data);
    Запись данных data в регистр во внутреннем адресном пространстве MF01 по адресу addr.

int MF_demo_board_::MF_read_reg(int addr);
    Чтение регистра во внутреннем адресном пространстве MF01 по адресу addr.

ERRCODE MF_demo_board_::set_SDAC(int value);
    Установка значения регистра SDAC.

ERRCODE MF_demo_board_:: FM_radio(bool on_off);
    Включение и выключение аппаратного FM приемника.

ERRCODE MF_demo_board_::MF_set_NUM(int num);
    Установка значения num на выводах NUM MF01.

ERRCODE MF_board_::MF_reset(int duration_ns);
    Аппаратный сброс MF01.

ERRCODE MF_board_::MF_write_RC(int data);
    Запись data в регистр RC MF01.

ERRCODE MF_board_::MF_write_RD(int data);
    Запись data в регистр RD MF01.

ERRCODE MF_board_::MF_write_RIA(int data);
    Запись data в регистр RIA MF01.

ERRCODE MF_board_::MF_write_RID(int data);
    Запись data в регистр RID MF01.

int MF_board_::MF_read_RC();
    Чтение регистра RC MF01.

int MF_board_::MF_read_RD();
    Чтение регистра RD MF01.

int MF_board_::MF_read_RID();
    Чтение регистра RID MF01.

int MF_board_::MF_read_RIA();
    Чтение регистра RIA MF01.

unsigned int UC_IBus_::HS_available(int fifo_num);
    Возвращает количество доступных для чтения байт в очереди fifo_num. Для данной платы fifo_num=0.

ERRCODE UC_IBus_::HS_read(int fifo_num, int n_bytes, void * dest);
    Перемещает n_bytes байт из очереди № fifo_num в массив dest.

int MF_board_::samples_available();
    Возвращает количество 32-разрядных сэмплов, доступных для MF_read_sample().
```

Демонстрационная плата СБИС 1288ХК1Т (MF-01EM)

ERRCODE MF_demo_board::MF_set_data_mode(data_mode mode);

Установка режима фоновой передачи данных из MF01.

MF_sample MF_board::MF_read_sample(bool block=1);

Возвращает следующий доступный сэмпл из очереди принятых в фоновом режиме. В случае, когда нет доступных сэмплов, при block=1 ожидает появления, при block=0 возвращает MF_sample_(0x8000, 0x8000).

ERRCODE MF_board::set_Control_Serial(int c);

При c=1 последующие запись и чтение внутренних регистров MF01 будут происходить через последовательный порт, при c=0 – через параллельный.

ERRCODE MF_board::set_Optimize_Access(int c);

Если c=1, то при выполнении MF_read_reg(), MF_write_reg() по параллельному порту, запись RIA не будет происходить, когда этого не требуется. При c=0, каждый раз перед обращением к RID, будет производиться запись RIA.

ERRCODE MF_board::MF_seta(int addr);

Выполните команды seta последовательного порта MF01.

ERRCODE MF_board::MF_setaft(int addr);

Выполните команды setaft последовательного порта MF01.

ERRCODE MF_board::MF_wr(int data);

Выполните команды wr последовательного порта MF01.

ERRCODE MF_board::MF_wri(int data);

Выполните команды wri последовательного порта MF01.

int MF_board::MF_geta();

Выполните команды geta последовательного порта MF01, возвращается прочитанное значение.

int MF_board::MF_getd();

Выполните команды getd последовательного порта MF01, возвращается прочитанное значение.