

МИКРОСХЕМА ИНТЕГРАЛЬНАЯ 1892КП1Я

РУКОВОДСТВО ПОЛЬЗОВАТЕЛЯ

РАЯЖ.431169.003Д17

ОГЛАВЛЕНИЕ

1. ВВЕДЕНИЕ.....	4
1.1 Функциональные параметры и возможности.....	4
1.2 Аппаратно-программная реализация функций 1892КП1Я.....	6
1.3 Структурная схема.....	6
1.4 Особенности реализации встроенного процессорного ядра для микросхемы 1892КП1Я.....	9
2. ПРОГРАММНАЯ МОДЕЛЬ	10
2.1 Общие положения.....	10
2.2 Распределение адресного пространства.....	11
2.3 Перечень регистров портов SpaceWire.....	11
2.4 Описание регистров портов SpaceWire	13
2.4.1 Регистр статуса – Status	14
2.4.2 Регистр режима работы – MODE_CR	15
2.4.3 Регистр коэффициента скорости передачи – TX_SPEED	17
2.4.4 Регистр коэффициента скорости приема – RX_SPEED	17
2.5 Перечень регистров управления.....	18
2.6 Описание регистров управления.....	19
2.6.1 Регистр адаптивной групповой маршрутизации – ADG_ROUT	19
2.6.2 Регистр версии 1892КП1Я.....	22
2.6.3 Регистр идентификатора 1892КП1Я–ID_SWITCH.....	22
2.6.4 Регистр идентификации сетевых линков – ID_NET.....	22
2.6.5 Регистр выходного управляющего кода – CONTROL_OUT	22
2.6.6 Регистр текущего системного времени – CUR_TIME.....	22
2.6.7 Регистр ISR_H, L	23
2.6.8 Регистр флагов установки соединения – CUR_CONNECTED	23
2.6.9 Регистр флагов ошибок–CUR_ERRORED.....	23
2.6.10 Регистр маски портов для маркеров времени TIME_MACK	23
2.6.11 Регистр INT_MACK.....	24
2.6.12 Регистр ISR_TOUTS	25
2.6.13 Регистр ISR_term_funct	26
2.6.14 Регистр SWITCH_WAIT_FLS.....	27
2.6.15 Регистр SWITCH_DTOUT_MACK	27
2.6.16 Регистр AUTO_SPEED_MANAGE	28
2.6.17 Регистр SPEC_ARB	28
2.6.18 Регистр INT_RESET	29
2.7 Формат таблицы маршрутизации.....	30
2.8 Описание процесса обработки управляющих кодов времени в микросхеме 1892КП1Я	31
2.9 Описание процесса обработки кодов распределенных прерываний и Interrupt_Acknowledge кодов в 1892КП1Я	32
2.10 Описание процесса обработки пакетов данных в 1892КП1Я	34
3. ОПИСАНИЕ ВСТРОЕННОГО ПРОГРАММНОГО ОБЕСПЕЧЕНИЯ.....	37

3.1	Общие положения.....	37
3.2	Состав встроенного ПО для реализации протоколов стандарта SpaceWire	38
3.3	Логические блоки.....	39
3.3.1	Блок самотестирования.....	39
3.3.2	Блок инициализации	41
3.3.3	Блок администрирования	44
3.4	Использование ПО	46
4.	РЕКОМЕНДАЦИИ ПО ПРИМЕНЕНИЮ.....	47
4.1	Рекомендации по подключению внешней памяти.....	47
4.2	Рекомендации по подключению failsafe резисторов	47
5.	ЭЛЕКТРИЧЕСКИЕ И ВРЕМЕННЫЕ ПАРАМЕТРЫ	48
5.1	Электропитание.....	48
5.2	Временные параметры.....	49
5.2.1	Обмен данными с внешней памятью и устройствами.....	49
6.	ОПИСАНИЕ ВНЕШНИХ ВЫВОДОВ	51
7.	ПРИЛОЖЕНИЕ 1. КРАТКИЕ СВЕДЕНИЯ О СЕТЕВОМ УРОВНЕ СТАНДАРТА SPACEWIRE.....	58
7.1	Маршрутизация.....	58
7.1.1	Червячная маршрутизация	58
7.1.2	Маршрутизация с буферизацией	59
7.1.3	Адаптивная групповая маршрутизация	59
7.2	Методы адресации	60
7.2.1	Путевая адресация.....	61
7.2.2	Логическая адресация	61
7.2.3	Регионально-логическая адресация.....	62
8.	ПРИЛОЖЕНИЕ 2. ОПИСАНИЕ МЕХАНИЗМА РАСПРЕДЕЛЕННЫХ ПРЕРЫВАНИЙ	64
9.	ИСТОРИЯ ИЗМЕНЕНИЙ	67
9.1	21 января 2013 г.	67
9.2	16 апреля 2013 г.	67
9.3	03 августа 2015 г.	67
9.4	20 апреля 2017 г.	67
9.5	4 октября 2017 г.....	67
9.6	13 ноября 2017 г.	67
9.7	15 ноября 2017 г.	67
9.8	25 декабря 2017 г.....	68
9.9	11 декабря 2019 г.....	68

1. ВВЕДЕНИЕ

В данном документе представлено руководство пользователя микросхемы 1892КП1Я – 16-канального маршрутизирующего коммутатора SpaceWire. Микросхема 1892КП1Я коммутирует 16 высокоскоростных последовательных каналов (линков), обеспечивая прием/передачу данных в соответствии со стандартом SpaceWire (далее по тексту – каналы-линки SpaceWire). Он предназначен для применения в качестве коммуникационного компонента. Приведены технические характеристики микросхемы, описаны структурная схема, функциональный состав, приведены указания по применению.

1.1 Функциональные параметры и возможности

Микросхема 1892КП1Я имеет следующие функциональные параметры и возможности:

- обеспечивает реализацию функций 16-канального маршрутизирующего коммутатора пакетов по стандарту SpaceWire;
- реализует уровни стека протоколов SpaceWire: сигнальный, символьный, обмена, пакетов и сетевой уровни;
- скорость приема и передачи по каждому каналу от 2 до 200 Мбит/с одновременно в каждом направлении;
- независимая настройка скоростей передачи по линкам различных каналов. Скорости приема и передачи по линку не зависят друг от друга и могут быть различны;
- полностью доступная коммутация (пакетов) при одновременной работе всех его 16 дуплексных каналов на максимальной скорости. Суммарная пропускная способность коммутатора составляет 8 Гбит/с;
- поддержка широковещания;
- поддержка адаптивной групповой маршрутизации;
- поддержка режимов маршрутизации без буферизации (червячная маршрутизация) и с буферизацией;
- осуществляет распределение меток времени, в соответствии со стандартом ECSS-E-50-12С, а также кодов распределенных прерываний (в соответствии с проектом второй части международного стандарта SpaceWire.Part 2);
- имеет встроенный конфигурационный порт на базе процессорного ядра (CPU) для обеспечения расширенных функциональных возможностей: инициализации и конфигурирования коммутатора, загрузки и изменения таблицы маршрутизации, выбора режима работы, проведения мониторинга и диагностики состояния отдельного узла и сети SpaceWire в целом. Конфигурационный порт работает под управлением встроенного ПО (firmware), которое программно реализует автомат

управления 1892КП1Я в определенных режимах. Программирование CPU-ядра пользователем не предусмотрено;

- встроенное ПО (firmware), реализуя программно часть автомата управления маршрутизирующим коммутатором, является его неотъемлемой частью и входит в комплект поставки при покупке микросхем 1892КП1Я (без дополнительной оплаты). Изменять встроенное ПО пользователям не допускается;
- конфигурирование режима работы микросхемы 1892КП1Я может осуществляться из удаленного устройства, подключенного к ней по сети SpaceWire с использованием протокола RMAP или при подключении ее через UART к персональному компьютеру с использованием программы рабочего места администратора SpinSAW;
- центральный процессор (CPU):
 - архитектура – MIPS32;
 - 32-х битная шина передачи адреса и 64-х битная шина передачи данных;
 - кэш команд объемом 16 Кбайт;
 - архитектура привилегированных ресурсов в стиле ядра R4000:
 - регистры Count/Compare для прерываний реального времени;
 - отдельный вектор обработки исключений по прерываниям;
 - программируемое устройство управления памятью:
 - два режима работы – с TLB (Translation Lookaside Buffer) и FM (Fixed Mapped);
 - 16 строк в режиме TLB;
 - устройство умножения и деления;
 - JTAG IEEE 1149.1, встроенные средства отладки программ;
 - производительность – не менее 100 млн. оп/сек (при тактовой частоте 100 МГц);
 - оперативная память центрального процессора (CRAM) объемом 32 Кбайт;
 - дополнительная память общего назначения (X_CRAM) объемом 128Кбайт;
 - 4 внешних запроса прерывания;
- порт внешней памяти (MPORT):
 - шина данных – 32 разряда, шина адреса – 32 разряда;
 - встроенный контроллер управления статической памятью типа SRAM, FLASH, ROM, а также синхронной памятью типа SDRAM;
 - программное конфигурирование типа блоков памяти и их объема;
 - программное задание циклов ожидания;
 - формирование сигналов выборки 4 блоков внешней памяти;
 - перевод SDRAM в режим энергосбережения;
- периферийные устройства:
 - универсальный асинхронный порт (UART) типа 16550;

- порт шины SPI для подключения памяти типа FLASH с последовательным интерфейсом, которая может быть использована для начальной загрузки микросхемы;
- 32-разрядный интервальный таймер (IT);
- 32-разрядный таймер реального времени (RTT);
- 32-разрядный сторожевой таймер (WDT);
- дополнительные возможности и особенности:
 - все блоки внутренней и внешней памяти защищены модифицированным кодом Хэмминга;
 - умножители частоты на основе PLL;
 - встроенные средства отладки программ (OnCD) CPU с портом JTAG в соответствии со стандартом IEEE 1149.1;
 - режимы энергосбережения;
 - пластиковый корпус типа HSBGA-416.

1.2 Аппаратно-программная реализация функций 1892КП1Я

Основные функции микросхемы 1892КП1Я и тип их реализации показаны в таблице 1.1.

Таблица 1.1. Функции микросхемы 1892КП1Я, их реализация

Функция	Реализация (аппаратная/ программная)
Коммутация и передача информации (пакеты, управляющие коды)	Аппаратно
Первоначальная настройка коммутатора (регистры, таблицы маршрутизации, и т.п.)	Программно, встроенным ПО, из FLASH памяти при начальной загрузке
Работа конфигурационного порта (изменение таблиц коммутации, протоколы работы сети и т.п.)	Программно, встроенным ПО
Самотестирование, мониторинг	Программно, встроенным ПО

1.3 Структурная схема

Структурная схема микросхемы 1892КП1Я приведена на рисунке 1.1.

В состав микросхемы 1892КП1Я входят следующие функциональные блоки:

- 16 портов SpaceWire, реализующих интерфейс с линками SpaceWire;
- неблокирующий кросс-коммутатор; данный компонент включает в себя: коммутационную матрицу для соединения приемных интерфейсов каналов SpaceWire с передающими интерфейсами и контроллер коммутации, управляющий

ее функционированием (обеспечивает определение наиболее приоритетного среди поступивших пакетов управление коммутацией при передаче пакетов между каналами SpaceWire с учетом возможностей групповой адаптивной маршрутизации);

- внутренний конфигурационный порт (порт 0) на базе встроенного процессора, доступный через кросс-коммутатор из каналов SpaceWire;
- таблица маршрутизации, доступная для чтения/записи через конфигурационный порт и по каналам SpaceWire, которая обеспечивает отображение логического адреса на номер выходного порта SpaceWire;
- контроллер распределения управляющих кодов времени, необходимых для обеспечения синхронизации системного времени в процессорных модулях, являющихся терминальными модулями сети SpaceWire;
- контроллер распределенных прерываний, необходимых для обеспечения системных механизмов прерываний при организации распределенных вычислений и управления;
- арбитр управляющих кодов, определяющий приоритет при выдаче управляющих кодов в каналы SpaceWire;
- блок регистров, доступных по записи и чтению через конфигурационный порт и содержащих управляющую информацию, необходимую для работы коммутатора в различных режимах, а также формирующих внешние сигналы состояния/ошибки для индикации рабочего и/или неисправного состояния каналов 1892КП1Я; регистры используются встроенным ПО (firmware) 1892КП1Я и для пользователей недоступны;
- блок интерфейса конфигурационного порта с неблокирующим кросскоммутатором – обеспечивает возможность передачи пакетов данных между конфигурационным портом и портами SpaceWire;
- системное ОЗУ, используемое как память программ после загрузки извне кода программы для встроенного процессора конфигурационного порта;
- внешний 32-разрядный параллельный порт (MPORT), доступный встроенному процессору для обращения к внешней системной памяти;
- внешний последовательный порт SPI, доступный встроенному процессору для обращения к внешней системной памяти (flash);
- порт JTAG, предназначенный для отладки;
- UART, доступный встроенному процессору;
- блок таймеров.

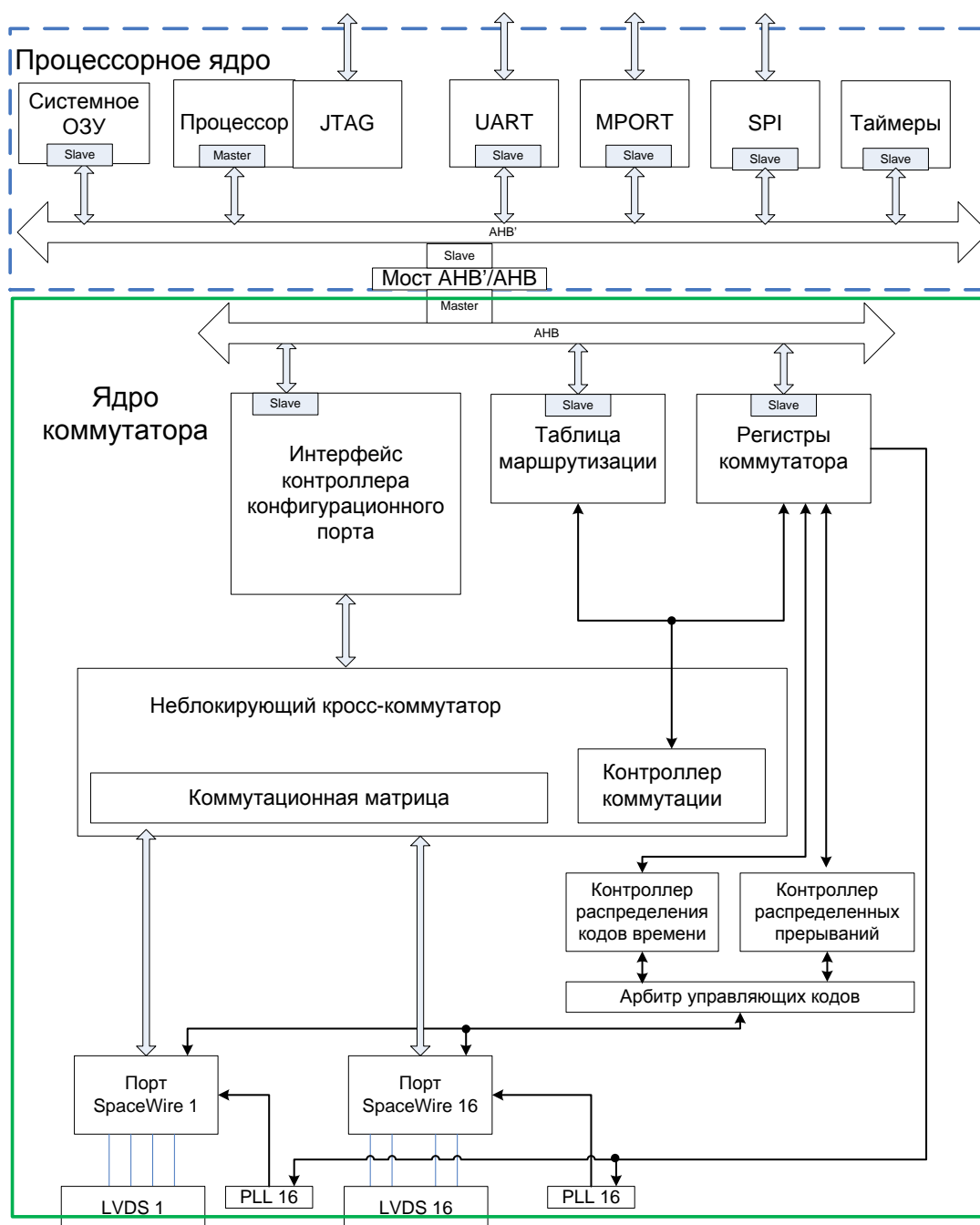


Рисунок 1.1. Структурная схема микросхемы 1892КП1Я

Конфигурационный порт 1892КП1Я реализуется на базе встроенного процессора и предназначен для инициализации и настройки конфигурации, управления режимами функционирования, проведения мониторинга и диагностики состояния отдельного узла и сети SpaceWire в целом.

Параметры конфигурации 1892КП1Я при проведении внешнего мониторинга доступны при обращении извне к конфигурационному порту (порту 0) через коммутационную матрицу. Регистры состояния 1892КП1Я и отдельных портов SpaceWire доступны только

для чтения, регистры управления и таблица маршрутизации доступны для чтения и записи.

Программно управляемый конфигурационный порт позволяет обращаться к информации о конфигурации 1892КП1Я через любой из портов SpaceWire как в процессе инициализации системы, так и во время ее функционирования.

1.4 Особенности реализации встроенного процессорного ядра для микросхемы 1892КП1Я

Встроенное процессорное ядро в микросхеме 1892КП1Я имеет следующие особенности, которые нужно учитывать при разработке программного обеспечения:

- В слотах задержки любых команд перехода разрешена только команда NOP.
- Если используется пошаговая отладка программ, то после команд загрузки LWC1, LDC1, LW, LWL, LWR, LB, LBU, LH, LHU, LL разрешена только команда NOP.
- Нельзя использовать результат операции чтения в следующей команде.
- Нельзя выполнять операцию чтения памяти сразу после команды записи.
- При входе в любой обработчик прерывания должна быть реализована девалидация кэша инструкций, путем записи 1 в поля FLUSH_I регистра CSR микросхемы. После записи регистра CSR рекомендуется произвести контрольное чтение из него.

2. ПРОГРАММНАЯ МОДЕЛЬ

2.1 Общие положения

Управление 1892КП1Я осуществляется аппаратно-программно: аппаратно реализованными автоматами управления блоков 1892КП1Я и встроенным ПО (firmware) встроенного CPU-ядра.

1892КП1Я поставляется со встроенным ПО (firmware) конфигурационного порта.

Программирование 1892КП1Я пользователями СБИС не предполагается и не допускается.

CPU-ядро управляет режимами работы 1892КП1Я через набор программно-доступных для него внутренних регистров 1892КП1Я. Чтение и запись регистров осуществляется CPU-ядром конфигурационного порта через интерфейс шины AMBA АНВ.

Можно выделить следующие основные программно-доступные компоненты:

- таблица маршрутизации;
- регистры портов SpaceWire;
- регистры управления.

В начале работы (при включении питания, после сброса) встроенное ПО заполняет таблицу маршрутизации, регистр идентификации терминальных узлов и регистры адаптивной групповой маршрутизации начальными значениями, и т.д., т.е. делает все необходимые первоначальные настройки.

В дальнейшем, в ходе работы 1892КП1Я пользователь, при необходимости, может изменить первоначальные настройки, т.е. заново настроить таблицу маршрутизации (или отредактировать отдельные строки) и регистры адаптивной групповой маршрутизации, установить новые значения скоростей передачи, настраивать режимы работы и отслеживать состояние 1892КП1Я с использованием ПО рабочего места администратора SpinSAW.

SpinSAW может выполняться на ПК, подключенном к 1892КП1Я через интерфейс RS-232 или на ПК, подключенном к другому устройству сети SpaceWire (в этом случае команды к 1892КП1Я будут передаваться через сеть SpaceWire)

Встроенное ПО позволяет пользователю выполнять команды чтения и записи программно-доступных компонент (регистров, таблицы маршрутизации) через порт RS-232, а также по линкам SpaceWire с использованием протокола RMAP (Remote Memory Access Protocol).

2.2 Распределение адресного пространства

Перечень базовых адресов устройств, программно-доступных для CPU, приведен в таблице ниже.

Базовый адрес	Наименование адресуемого блока
182F 5000	SW_COM:Таблица маршрутизации
182F 5400	SW_COM:Регистры портов SpaceWire, управления коммутацией, контроллера распределения меток времени, контроллера распределенных прерываний

2.3 Перечень регистров портов SpaceWire

Регистры доступны для встроенного процессора, встроенное ПО обеспечивает их настройку и проверку в ходе функционирования.

Встроенное ПО также делает их доступными для пользователя, при желании, через порт RS-232 или по каналам SpaceWire с использованием протокола RMAP.

Из неиспользуемых разрядов всех регистров считываются нули, при записи в них рекомендуется устанавливать в них нули.

Перечень программно-доступных регистров портов SpaceWire 1892КП1Я приведен в таблице 2.1.

Таблица 2.1. Перечень регистров состояния каналов SpaceWire

Условное обозначение	Описание	Тип доступа	Исходное состояние
Status 1 [31...0]	Регистр статуса канала SpaceWire 1	WR/RD	0000
Status 2 [31...0]	Регистр статуса порта SpaceWire 2	WR/RD	0000
Status 3 [31...0]	Регистр статуса порта SpaceWire 3	WR/RD	0000
Status 4 [31...0]	Регистр статуса порта SpaceWire 4	WR/RD	0000
Status 5 [31...0]	Регистр статуса порта SpaceWire 5	WR/RD	0000
Status 6 [31...0]	Регистр статуса порта SpaceWire 6	WR/RD	0000
Status 7 [31...0]	Регистр статуса порта SpaceWire 7	WR/RD	0000
Status 8 [31...0]	Регистр статуса порта SpaceWire 8	WR/RD	0000
Status 9 [31...0]	Регистр статуса порта SpaceWire 9	WR/RD	0000
Status 10 [31...0]	Регистр статуса порта SpaceWire 10	WR/RD	0000
Status 11 [31...0]	Регистр статуса порта SpaceWire 11	WR/RD	0000
Status 12 [31...0]	Регистр статуса порта SpaceWire 12	WR/RD	0000
Status 13 [31...0]	Регистр статуса порта SpaceWire 13	WR/RD	0000
Status 14 [31...0]	Регистр статуса порта SpaceWire 14	WR/RD	0000
Status 15 [31...0]	Регистр статуса порта SpaceWire 15	WR/RD	0000
Status 16 [31...0]	Регистр статуса порта SpaceWire 16	WR/RD	0000
MODE_CR1 [31...0]	Регистр режима работы порта SpaceWire 1	WR/RD	0000
MODE_CR2 [31...0]	Регистр режима работы порта SpaceWire 2	WR/RD	0000

Условное обозначение	Описание	Тип доступа	Исходное состояние
MODE_CR3 [31...0]	Регистр режима работы порта SpaceWire 3	WR/RD	0000
MODE_CR4 [31...0]	Регистр режима работы порта SpaceWire 4	WR/RD	0000
MODE_CR5 [31...0]	Регистр режима работы порта SpaceWire 5	WR/RD	0000
MODE_CR6 [31...0]	Регистр режима работы порта SpaceWire 6	WR/RD	0000
MODE_CR7 [31...0]	Регистр режима работы порта SpaceWire 7	WR/RD	0000
MODE_CR8 [31...0]	Регистр режима работы порта SpaceWire 8	WR/RD	0000
MODE_CR9 [31...0]	Регистр режима работы порта SpaceWire 9	WR/RD	0000
MODE_CR10 [31...0]	Регистр режима работы порта SpaceWire 10	WR/RD	0000
MODE_CR11 [31...0]	Регистр режима работы порта SpaceWire 11	WR/RD	0000
MODE_CR12 [31...0]	Регистр режима работы порта SpaceWire 12	WR/RD	0000
MODE_CR13 [31...0]	Регистр режима работы порта SpaceWire 13	WR/RD	0000
MODE_CR14 [31...0]	Регистр режима работы порта SpaceWire 14	WR/RD	0000
MODE_CR15 [31...0]	Регистр режима работы порта SpaceWire 15	WR/RD	0000
MODE_CR16 [31...0]	Регистр режима работы порта SpaceWire 16	WR/RD	0000
TX_SPEED1 [31...0]	Регистр коэффициента скорости передач порта SpaceWire 1	WR/RD	0000
TX_SPEED2 [31...0]	Регистр коэффициента скорости передач порта SpaceWire 2	WR/RD	0000
TX_SPEED3 [31...0]	Регистр коэффициента скорости передач порта SpaceWire 3	WR/RD	0000
TX_SPEED4 [31...0]	Регистр коэффициента скорости передач порта SpaceWire 4	WR/RD	0000
TX_SPEED5 [31...0]	Регистр коэффициента скорости передач порта SpaceWire 5	WR/RD R	0000
TX_SPEED6 [31...0]	Регистр коэффициента скорости передач порта SpaceWire 6	WR/RD	0000
TX_SPEED7 [31...0]	Регистр коэффициента скорости передач порта SpaceWire 7	WR/RD	0000
TX_SPEED8 [31...0]	Регистр коэффициента скорости передач порта SpaceWire 8	WR/RD	0000
TX_SPEED9 [31...0]	Регистр коэффициента скорости передач порта SpaceWire 9	WR/RD	0000
TX_SPEED10 [31...0]	Регистр коэффициента скорости передач порта SpaceWire 10	WR/RD	0000
TX_SPEED11 [31...0]	Регистр коэффициента скорости передач порта SpaceWire 11	WR/RD	0000

Условное обозначение	Описание	Тип доступа	Исходное состояние
TX_SPEED12 [31...0]	Регистр коэффициента скорости передач порта SpaceWire 12	WR/RD	0000
TX_SPEED13 [31...0]	Регистр коэффициента скорости передач порта SpaceWire 13	WR/RD	0000
TX_SPEED14 [31...0]	Регистр коэффициента скорости передач порта SpaceWire 14	WR/RD	0000
TX_SPEED15 [31...0]	Регистр коэффициента скорости передач порта SpaceWire 15	WR/RD	0000
TX_SPEED16 [31...0]	Регистр коэффициента скорости передач порта SpaceWire 16	WR/RD	0000
RX_SPEED1 [7...0]	Регистр коэффициента скорости приема порта SpaceWire 1	RD	00
RX_SPEED2 [7...0]	Регистр коэффициента скорости приема порта SpaceWire 2	RD	00
RX_SPEED3 [7...0]	Регистр коэффициента скорости приема порта SpaceWire 3	RD	00
RX_SPEED4 [7...0]	Регистр коэффициента скорости приема порта SpaceWire 4	RD	00
RX_SPEED5 [7...0]	Регистр коэффициента скорости приема порта SpaceWire 5	RD	00
RX_SPEED6 [7...0]	Регистр коэффициента скорости приема порта SpaceWire 6	RD	00
RX_SPEED7 [7...0]	Регистр коэффициента скорости приема порта SpaceWire 7	RD	00
RX_SPEED8 [7...0]	Регистр коэффициента скорости приема порта SpaceWire 8	RD	00
RX_SPEED9 [7...0]	Регистр коэффициента скорости приема порта SpaceWire 9	RD	00
RX_SPEED10 [7...0]	Регистр коэффициента скорости приема порта SpaceWire 10	RD	00
RX_SPEED11 [7...0]	Регистр коэффициента скорости приема порта SpaceWire 11	RD	00
RX_SPEED12 [7...0]	Регистр коэффициента скорости приема порта SpaceWire 12	RD	00
RX_SPEED13 [7...0]	Регистр коэффициента скорости приема порта SpaceWire 13	RD	00
RX_SPEED14 [7...0]	Регистр коэффициента скорости приема порта SpaceWire 14	RD	00
RX_SPEED15 [7...0]	Регистр коэффициента скорости приема порта SpaceWire 15	RD	00
RX_SPEED16 [7...0]	Регистр коэффициента скорости приема порта SpaceWire 16	RD	00

2.4 Описание регистров портов SpaceWire

Каждому порту SpaceWire соответствуют следующие регистры.

2.4.1 Регистр статуса – Status

Регистр статуса предназначен для оперативного контроля состояния фаз работы порта SpaceWire. Пользователю регистр доступен только по чтению.

Назначение разрядов регистра STATUS показано в таблице 2.2.

Таблица 2.2. Формат регистра STATUS

Номер разряда	Условное обозначение	Описание
0	DC_ERR	Признак ошибки разъединения (DisconnectError): '1' – ошибка произошла, '0' – нет ошибки (после сигнала сброса). Запись '1' в этот разряд сбрасывает этот разряд в '0'. После выхода 1892КП1Я или DS-макроячейки из состояния сброса этот разряд установлен в '0'
1	P_ERR	Признак ошибки четности: '1' – ошибка произошла, '0' – нет ошибки (после сигнала сброса). Запись '1' в этот разряд сбрасывает этот разряд в '0'. После выхода 1892КП1Я или DS-макроячейки из состояния сброса этот разряд установлен в '0'
2	ESC_ERR	Признак ошибки в ESC последовательности: '1' – ошибка произошла, '0' – нет ошибки (после сигнала сброса). Запись '1' в этот разряд сбрасывает этот разряд в '0'. После выхода 1892КП1Я или DS-макроячейки из состояния сброса этот разряд установлен в '0'
3	CREDIT_ERR	Признак ошибки кредитования: '1' – ошибка произошла, '0' – нет ошибки (после сигнала сброса). Запись '1' в этот разряд сбрасывает этот разряд в '0'. После выхода 1892КП1Я или DS-макроячейки из состояния сброса этот разряд установлен в '0'
4		Не используется
5...7	DS_STATE	Номер состояния, в котором в данный момент находится машина состояний DS-макроячейки: '000' – ErroReset – начальное состояние (состояние сброса), '001' – ErrorWait – ожидание возникновения ошибки, '010' – Ready – состояние готовности, '011' – Started – начало передачи, '100' – Connecting – ожидание кредитования, '101' – Run – передача данных. После выхода 1892КП1Я или DS-макроячейки из состояния сброса эти разряды установлены в '0'
8	BUFF_FULL	Устанавливается в '1', если буфер порта SpaceWire полон. После выхода 1892КП1Я или из состояния сброса этот разряд установлен в '0'
9		Не используется
10		Не используется
11	BUFF_EMPTY	Устанавливается в '1', если буфер порта SpaceWire пуст После выхода 1892КП1Я из состояния сброса этот разряд установлен в '0'

Номер разряда	Условное обозначение	Описание
12	CONNECTED	Устанавливается в '1' при принятии первого бита при установке соединения. После выхода 1892КП1Я или DS-макроячейки из состояния сброса этот разряд установлен в '0'
29..13		Не используется
30	S_LVDS	Текущее значение S_LVDS (если в регистре режима установлен режим тестирования LVDS) (добавлен в 1892КП1Я)
31	D_LVDS	Текущее значение S_LVDS (если в регистре режима установлен режим тестирования LVDS) (добавлен в 1892КП1Я)

2.4.2 Регистр режима работы – MODE_CR

Регистр режима работы доступен по чтению и по записи. Встроенное ПО задает необходимые значения, пользователь может их при необходимости изменить. Формат регистра приведен в таблице 2.3.

Таблица 2.3. Формат регистра MODE_CR

Номер разряда	Условное обозначение	Назначение
0	LinkDisabled	Установка LinkDisabled для блока DS-кодирования. При записи в этот разряд '1' управляющий сигнал LinkDisabled устанавливается в '1', при записи '0' – сбрасывается. После выхода 1892КП1Я из состояния сброса этот разряд установлен в '1'
1	AutoStart	Установка Autostart для блока DS-кодирования, при записи в этот разряд '1' управляющий сигнал Autostart устанавливается в '1', при записи '0' – сбрасывается. После выхода 1892КП1Я из состояния сброса этот разряд установлен в '0'
2	LinkStart	Установка LinkStart для блока DS-кодирования, при записи в этот разряд '1' управляющий сигнал LinkStart устанавливается в '1', при записи '0' – сбрасывается. После выхода 1892КП1Я из состояния сброса этот разряд установлен в '0'
4..3		Не используется
5	DS_RESET	Если этот разряд установлен в '0', то DS-макроячейка находится в состоянии сброса. После выхода 1892КП1Я из состояния сброса этот разряд установлен в '0'
7..6		Не используется
8		Режим отладки (добавлен в 1892КП1Я)
9...10	-	Не используется
11	LVDS_LOOPBACK	При установке в '1' включается режим LVDS LoopBack. После выхода 1892КП1Я из состояния сброса этот разряд установлен в '0'
12	CODEC_LOOPBACK	При установке в '1' включается режим Codec LoopBack. После выхода 1892КП1Я из состояния сброса этот разряд установлен в '0'

Номер разряда	Условное обозначение	Назначение
13	BUF_MODE	Тип буферизации порта SpaceWire ('0' – запрос канала на передачу, если в буфере есть хотя бы один символ. '1' – запрос канала на передачу, если в буфере есть хотя бы один пакет или буфер полон). После выхода 1892КП1Я из состояния сброса этот разряд установлен в '0'
14	INT_ACK_REGIME	Если данный разряд установлен в 0, то по этому порту используются 6-и разрядные коды распределенных прерываний, если в 1 – то 5-и разрядные коды распределенных прерываний (добавлен в 1892КП1Я)
17..15	INT_CODE	Значение разрядов 7..5 управляющего кода, который будет интерпретироваться как код распределенного прерывания (используется только в режиме 5-и разрядных кодов распределенных прерываний). Значение по умолчанию “100” (добавлен в 1892КП1Я)
20..18	ACK_CODE	Значение разрядов 7..5 управляющего кода, который будет интерпретироваться как код подтверждения (используется только в режиме 5-и разрядных кодов распределенных прерываний). Значение по умолчанию “101” (добавлен в 1892КП1Я)
23..21		Не используется
24	AUTO_SPEED	Если данный разряд установлен в 1, то разрешена автоматическая установка скорости передачи. Значение по умолчанию – 0 (добавлен в 1892КП1Я)
25	CODEC_TIMER_REED	Установка этого разряда в 1 используется для тестирования кодеров/декодеров SpW с сокращенными временами таймаутов установки соединения. Значение по умолчанию – 0 (добавлен в 1892КП1Я)
26	Link_NR	Данный разряд рекомендуется устанавливать в значение '1' если планируется выполнить программный подбор скорости передачи по данному порту. Если этот разряд установлен в 1, то передача всех пакетов, адресованных в данный порт будет приостановлена (они будут накапливаться в буферах). Значение по умолчанию – 0 (добавлен в 1892КП1Я)
28..26		Не используется
29	LVDS_regime	Если данный разряд установлен в 1, то включается режим тестирования LVDS. Значение по умолчанию – 0 (добавлен в 1892КП1Я)
30	S_LVDS	Значение, которое будет подано на вход S LVDS в режиме тестирования LVDS (добавлен в 1892КП1Я)
31	D_LVDS	Значение, которое будет подано на вход D LVDS в режиме тестирования LVDS

В начале работы и по сигналу сброса бит LinkDisabled устанавливается в '1', бит AutoStart='0' и LinkStart='0', DS_RESET='0' (установка соединения для всех портов SpaceWire запрещена).

Прежде чем разрешить установку соединения для порта SpaceWire, необходимо выполнить настройку соответствующей ему PLL, формирующей опорную частоту передачи. Начальное значение 10 МГц. После этого можно однократной записью в регистр MODE_CR определить режим работы DS-макроячейки (LinkDisabled, AutoStart, LinkStart) и снять сигнал сброса, т. е. установить DS_RESET в '1', что обеспечит возможность установки соединения.

Соединение прекращается, если процессор осуществляет запись единицы в бит LinkDisabled либо DS_RESET.

Встроенное ПО для указанных портов делает необходимые для установки соединения настройки, но при необходимости пользователь может управлять установкой/разрывом соединений через порт RS-232.

2.4.3 Регистр коэффициента скорости передачи – TX_SPEED

Регистр коэффициента скорости передачи доступен по чтению и по записи. Пользователь может задать значения по умолчанию, а также может менять скорости во время работы 1892КП1Я. Формат регистра показан в таблице 2.4. Следует отметить, что регистр содержит коэффициент скорости. Скорость в канале = TX_SPEED*5.

Таблица 2.4. Формат регистра TX_SPEED

Номер разряда	Условное обозначение	Назначение
9...0	TX_SPEED	Определяет скорость передачи данных (скорость передачи данных после установки соединения, если задан режим автоматической установки соединения)
19..10	TX_SPEED10	Определяет скорость передачи данных в ходе установки соединения, если задан режим автоматической установки соединения (добавлен в 1892КП1Я)
28..20	KOEFF_10	Значение коэффициента для подсчета таймаутов установки соединения (добавлен в 1892КП1Я)

2.4.4 Регистр коэффициента скорости приема – RX_SPEED

Восьмиразрядный регистр коэффициента скорости приема доступен по чтению.

Значение регистра обновляется каждые 200 тактов HCLK (100 МГц) в соответствии с оценкой текущей скорости приема. Значение скорости = Коэффициент*800/1024.

2.5 Перечень регистров управления

Перечень программно доступных регистров контроллера управления коммутацией и управляющих регистров 1892КП1Я приведен в таблице 2.5. В обычном режиме пользователю не обязательно использовать эти регистры, так как встроенное ПО осуществляет все необходимые для работы базовые настройки. Но при необходимости пользователь может использовать эти регистры при администрировании.

Таблица 2.5. Перечень регистров управления коммутацией

Условное обозначение	Описание	Тип доступа	Исходное состояние
Регистры управления (базовая часть)			
ID_VER	Регистр версии 1892КП1Я	RD	0xE
ID_SWITCH	Регистр идентификатора 1892КП1Я	WR/RD	
ID_NET	Регистр идентификации сетевых линков	WR/RD	
CONTROL_OUT	Регистр выходного управляющего кода	WR/RD	
CUR_TIME	Регистр текущего системного времени	WR/RD	
ISR_H	Старшая половина регистра ISR	WR/RD	
ISR_L	Младшая половина регистра ISR	WR/RD	
Int_H_mack	Старшая половина регистра маски распределенных прерываний	WR/RD	
Int_L_mack	Младшая половина регистра маски распределенных прерываний	WR/RD	
Poll_H_mack	Старшая половина регистра маски кодов подтверждения	WR/RD	
Poll_L_mack	Младшая половина регистра маски кодов подтверждения	WR/RD	
CUR_CONNECTED	Регистр флагов установки соединения	WR/RD	
CUR_ERRORED	Регистр флагов ошибок	WR/RD	
SWITCH_STATE	Регистр состояния 1892КП1Я	WR/RD	
Регистры управления (адаптивная групповая маршрутизация)			
ADG_ROUT_1	Регистр адаптивной групповой маршрутизации порта SpaceWire 1	WR/RD	0000
ADG_ROUT_2	Регистр адаптивной групповой маршрутизации порта SpaceWire 2	WR/RD	0000
ADG_ROUT_3	Регистр адаптивной групповой маршрутизации порта SpaceWire 3	WR/RD	0000
ADG_ROUT_4	Регистр адаптивной групповой маршрутизации порта SpaceWire 4	WR/RD	0000
ADG_ROUT_5	Регистр адаптивной групповой маршрутизации порта SpaceWire 5	WR/RD	0000
ADG_ROUT_6	Регистр адаптивной групповой маршрутизации порта SpaceWire 6	WR/RD	0000
ADG_ROUT_7	Регистр адаптивной групповой маршрутизации порта SpaceWire 7	WR/RD	0000
ADG_ROUT_8	Регистр адаптивной групповой маршрутизации порта SpaceWire 8	WR/RD	0000
ADG_ROUT_9	Регистр адаптивной групповой маршрутизации порта SpaceWire 9	WR/RD	0000
ADG_ROUT_10	Регистр адаптивной групповой маршрутизации порта SpaceWire 10	WR/RD	0000
ADG_ROUT_11	Регистр адаптивной групповой маршрутизации порта SpaceWire 11	WR/RD	0000

Условное обозначение	Описание	Тип доступа	Исходное состояние
ADG_ROUT_12	Регистр адаптивной групповой маршрутизации порта SpaceWire 12	WR/RD	0000
ADG_ROUT_13	Регистр адаптивной групповой маршрутизации порта SpaceWire 13	WR/RD	0000
ADG_ROUT_14	Регистр адаптивной групповой маршрутизации порта SpaceWire 14	WR/RD	0000
ADG_ROUT_15	Регистр адаптивной групповой маршрутизации порта SpaceWire 15	WR/RD	0000
ADG_ROUT_16	Регистр адаптивной групповой маршрутизации порта SpaceWire 16	WR/RD	0000
Регистры управления (дополнительные, добавлены в 1892КП1Я)			
TIME_MACK	Регистр маски портов, в которые не должны рассылаться маркеры времени	WR/RD	
INT_MACK	Регистр маски портов, в которые не должны рассылаться коды распределенных прерываний и подтверждений		
ISR_TOUTS	Регистр таймаутов кодов распределенных прерываний		
ISR_TERM_FUNCT	Регистр флагов функций терминального узла		
SWITCH_CONN_TOUT	Регистр таймаутов передачи данных		
SWITCH_CONN_TOUT2	Регистр таймаутов передачи данных 2		
SWITCH_WAIT_FLS	Регистр флагов истечения таймаутов передачи данных		
SWITCH_DTOUT_MACK	Регистр маски прерываний по факту истечения таймаутов передачи данных		
SPEC_ARB	Регистр специальных условий арбитража		

2.6 Описание регистров управления

2.6.1 Регистр адаптивной групповой маршрутизации – ADG_ROUT

Регистр предназначен для хранения дополнительной информации об альтернативных линках для соответствующего порта SpaceWire. 1892КП1Я осуществляет групповую адаптивную маршрутизацию, управляемую от таблицы маршрутизации при использовании этой дополнительной информации (см. стандарт SpaceWire пп. 10.3.6). Подробнее адаптивно-групповая маршрутизация описана в приложении Адаптивная групповая маршрутизация.

Формат регистра ADG_ROUT показан в таблице 2.6.

Таблица 2.6. Назначение разрядов регистра ADG_ROUT

Номер разряда	Условное обозначение	Описание
0	ADG_ROUT1	Признак включения канала SpaceWire 16 в данную группу адаптивной маршрутизации: '1' – канал SpaceWire входит в состав группы; '0' – канал SpaceWire не входит в состав группы
1	ADG_ROUT 2	Признак включения канала SpaceWire 15 в данную группу адаптивной маршрутизации: '1' – канал SpaceWire входит в состав группы; '0' – канал SpaceWire не входит в состав группы
2	ADG_ROUT3	Признак включения канала SpaceWire 14 в данную группу адаптивной маршрутизации: '1' – канал SpaceWire входит в состав группы; '0' – канал SpaceWire не входит в состав группы
3	ADG_ROUT4	Признак включения канала SpaceWire 13 в данную группу адаптивной маршрутизации: '1' – канал SpaceWire входит в состав группы; '0' – канал SpaceWire не входит в состав группы
4	ADG_ROUT5	Признак включения канала SpaceWire 12 в данную группу адаптивной маршрутизации: '1' – канал SpaceWire входит в состав группы; '0' – канал SpaceWire не входит в состав группы
5	ADG_ROUT6	Признак включения канала SpaceWire 11 в данную группу адаптивной маршрутизации: '1' – канал SpaceWire входит в состав группы; '0' – канал SpaceWire не входит в состав группы
6	ADG_ROUT7	Признак включения канал SpaceWire 10 в данную группу адаптивной маршрутизации: '1' – канал SpaceWire входит в состав группы; '0' – канал SpaceWire не входит в состав группы
7	ADG_ROUT8	Признак включения канала SpaceWire 9 в данную группу адаптивной маршрутизации: '1' – канал SpaceWire входит в состав группы; '0' – канал SpaceWire не входит в состав группы
8	ADG_ROUT9	Признак включения канала SpaceWire 8 в данную группу адаптивной маршрутизации: '1' – канал SpaceWire входит в состав группы; '0' – канал SpaceWire не входит в состав группы
9	ADG_ROUT10	Признак включения канала SpaceWire 7 в данную группу адаптивной маршрутизации: '1' – канал SpaceWire входит в состав группы; '0' – канал SpaceWire не входит в состав группы
10	ADG_ROUT11	Признак включения канала SpaceWire 6 в данную группу адаптивной маршрутизации: '1' – канал SpaceWire входит в состав группы; '0' – канал SpaceWire не входит в состав группы
11	ADG_ROUT12	Признак включения канала SpaceWire 5 в данную группу адаптивной маршрутизации: '1' – канал SpaceWire входит в состав группы; '0' – канал SpaceWire не входит в состав группы

Номер разряда	Условное обозначение	Описание
12	ADG_ROUT13	Признак включения канала SpaceWire 4 в данную группу адаптивной маршрутизации: '1' – канал SpaceWire входит в состав группы; '0' – канал SpaceWire не входит в состав группы
13	ADG_ROUT14	Признак включения канала SpaceWire 3 в данную группу адаптивной маршрутизации: '1' – канал SpaceWire входит в состав группы; '0' – канал SpaceWire не входит в состав группы
14	ADG_ROUT15	Признак включения канала SpaceWire 2 в данную группу адаптивной маршрутизации: '1' – канал SpaceWire входит в состав группы; '0' – канал SpaceWire не входит в состав группы
15	ADG_ROUT16	Признак включения канала SpaceWire 1 в данную группу адаптивной маршрутизации: '1' – канал SpaceWire входит в состав группы; '0' – канал SpaceWire не входит в состав группы
16...31	-	Резерв. Оставлено для будущих применений. Содержит '0'

Групповая адаптивная маршрутизация позволяет направлять пакет по одному из ряда альтернативных каналов, соединяющих смежные коммутаторы и/или терминальные узлы (подробнее см. Приложение 1. Краткие сведения о сетевом уровне стандарта SpaceWire). Регистр ADG_ROUT_i содержит суперпозицию унитарных кодов номеров портов SpaceWire, альтернативных порту *i*, указанному в таблице маршрутизации. Например, если в регистре ADG_ROUT1 содержится следующее значение:

Номер порта	15	12	11	8	7	4	3	1
Регистр ADG_ROUT1	0	0	0	0	0	0	1	1

Это означает, что выходные порты 5 и 3 являются альтернативными выходному порту 1 (связывают рассматриваемый коммутатор с тем же устройством что и порт 1) и все пакеты, адресованные в порт 1 могут быть направлены в порт 3 или 5 в случае если порт 1 занят передачей данных или по нему отсутствует соединение.

Групповая адаптивная маршрутизация помогает обеспечивать поддержку для совместного использования пропускной способности каналов и/или отказоустойчивости в сети SpaceWire.

Начальное значение всех разрядов регистра адаптивной групповой маршрутизации после выхода 1892КП1Я из состояния сброса – '0'. Начальные значения в эти регистры записывает встроенное ПО.

2.6.2 Регистр версии 1892КП1Я

Данный регистр содержит номер версии устройства. Для 1892КП1Я значение этого регистра - 0008.

2.6.3 Регистр идентификатора 1892КП1Я–ID_SWITCH

32-разрядный регистр идентификатора 1892КП1Я реализован с доступом по чтению и записи. Регистр может быть запрограммирован через конфигурационный порт на значение идентификации данного коммутатора или другую информацию, чтобы поддержать алгоритмы исследования сети.

2.6.4 Регистр идентификации сетевых линков – ID_NET

16-разрядный регистр идентификации сетевых линков реализован с доступом по чтению и записи. Если к *i*-му порту SpaceWire подключен терминальный узел, то разряд *i* этого регистра рекомендуется устанавливать в '0', если к этому порту подключен порт другого коммутатора, то разряд *i* рекомендуется устанавливать в '1'. Если в *i* разряде этого регистра установлен '0', то для порта SpaceWire *i* разрешено ширококовещание. Если в разряде *i* этого регистра установлен '1', то для *i*-го порта SpaceWire запрещено ширококовещание, т. е. пакеты, адресованные более чем одному каналу (группе каналов) в данный порт передаваться не будут.

После выхода 1892КП1Я из состояния сброса значение всех разрядов этого регистра – '0'.

2.6.5 Регистр выходного управляющего кода – CONTROL_OUT

Восьмиразрядный регистр выходного управляющего кода реализован с доступом по чтению и записи. Данный регистр может быть использован встроенным процессором для отправки в сеть маркера времени, кода распределенного прерывания или Interrupt_Acknowledge кода. Как только встроенный процессор осуществляет запись в этот регистр, записанный управляющий код поступает в контроллер обработки управляющих кодов времени или контроллер обработки распределенных прерываний. Этот регистр доступен через порт RS-232 на чтение и запись, что позволит пользователю при необходимости отсылать управляющие коды в сеть.

После выхода 1892КП1Я из состояния сброса значение разрядов этого регистра – '0'.

2.6.6 Регистр текущего системного времени – CUR_TIME

Шестиразрядный регистр текущего системного времени реализован с доступом по чтению. Данный регистр содержит значение текущего системного времени.

После выхода 1892КП1Я из состояния сброса значение разрядов этого регистра – '0'.

2.6.7 Регистр ISR_H, L

Регистры ISR_H[31...0], ISR_L[31...0] реализованы с доступом по чтению. Данные регистры содержат значения флагов распространения распределенных прерываний из регистра ISR[63...0]. Если в *i* разряде регистра ISR '1' – флаг установлен, что означает фиксацию факта прохождения через данный 1892КП1Я кода распределенного прерывания со значением, равным двоичному коду номера *i*; если '0' – флаг сброшен при приходе управляющего кода Interrupt_Acknowledge со значением, равным двоичному коду номера *i*.

После выхода 1892КП1Я из состояния сброса значение всех разрядов этого регистра – '0'.

2.6.8 Регистр флагов установки соединения – CUR_CONNECTED

16-разрядный регистр флагов установки соединения реализован с доступом по чтению. Если бит *i* этого регистра установлен в '1', то по каналу SpaceWire 1892КП1Я с номером *i* в текущий момент времени установлено соединение.

После выхода 1892КП1Я из состояния сброса значение всех разрядов этого регистра – '0',.

2.6.9 Регистр флагов ошибок – CUR_ERRORED

16-разрядный регистр флагов ошибок реализован с доступом по чтению. Если бит *i* этого регистра установлен в '1', то по каналу SpaceWire 1892КП1Я с номером *i* соединение в текущий момент времени разорвано вследствие ошибки.

После выхода 1892КП1Я из состояния сброса значение всех разрядов этого регистра – '0'.

2.6.10 Регистр маски портов для маркеров времени TIME_MASK

Регистр маски портов для маркеров времени доступен по чтению и записи. Регистр предназначен для хранения информации о том, из каких портов не должны приниматься на обработку маркеры времени (маркеры времени, приходящие из этих портов игнорируются) и о том, в какие порты не должны рассылаться маркеры времени. Это может быть использовано в тех случаях, когда к некоторым портам коммутатора подключены узлы, которые не могут обрабатывать маркеры времени.

В данном регистре в поле SEND_MASK указываются порты, в которые не следует рассылать маркеры времени. Разряд 15 соответствует 16 порту, разряд 0 соответствует 1 порту. Если соответствующий разряд установлен в 0, то маркеры времени рассылать разрешается, если в 1 – то нет. Значение по умолчанию 0

В данном регистре в поле REC_MASK указываются порты, маркеры времени, приходящие из которых игнорируются. Разряд 31 соответствует 16 порту, разряд 16 соответствует 1 порту. Если соответствующий разряд установлен в 0, то маркеры времени принимаются, если в 1 – то игнорируются. Значение по умолчанию 0

Формат регистра TIME_MASK показан в таблице 2.7.

Таблица 2.7. Назначение разрядов регистра TIME_MASK

Номер разряда	Условное обозначение	Описание
15..0	SEND_MASK	Маска портов для отправки. Если разряд установлен в '0', то отправка маркера времени в соответствующий порт разрешена, если разряд установлен в '1', то отправка маркера времени в соответствующий порт запрещена
31..16	REC_MASK	Маска портов для приема. Если разряд установлен в '0', то прием маркера времени из соответствующего порта разрешен, если разряд установлен в '1', то маркеры времени, приходящие из соответствующего порта игнорируются

Начальное значение всех разрядов регистра маски портов для маркеров времени после выхода 1892КП1Я из состояния сброса – '0'.

2.6.11 Регистр INT_MASK

Регистр маски портов для кодов распределенных прерываний доступен по чтению и записи. Регистр предназначен для хранения информации о том, из каких портов не должны приниматься на обработку коды распределенных прерываний и подтверждений (коды, приходящие из этих портов игнорируются) и о том, в какие порты не должны рассылаться коды распределенных прерываний и подтверждений. Это может быть использовано в тех случаях, когда к некоторым портам коммутатора подключены узлы, которые не могут обрабатывать коды распределенных прерываний и подтверждений.

В данном регистре в поле SEND_MASK указываются порты, в которые не следует рассылать коды распределенных прерываний и подтверждений. Разряд 15 соответствует 16 порту, разряд 0 соответствует 1 порту. Если соответствующий разряд установлен в 0, то коды рассылать разрешается, если в 1 – то нет. Значение по умолчанию 0

В данном регистре в поле REC_MASK указываются порты, коды распределенных прерываний и подтверждений приходящие из которых игнорируются. Разряд 31 соответствует 16 порту, разряд 16 соответствует 1 порту. Если соответствующий разряд установлен в 0, то коды принимаются, если в 1 – то игнорируются. Значение по умолчанию 0

Формат регистра INT_MASK показан в таблице 2.8.

Таблица 2.8. Назначение разрядов регистра INT_MASK

Номер разряда	Условное обозначение	Описание
15..0	SEND_MASK	Маска портов для отправки. Если разряд установлен в '0', то отправка кода распределенного прерывания или подтверждения в соответствующий порт разрешена, если разряд установлен в '1', то отправка маркера времени в соответствующий порт запрещена
31..16	REC_MASK	Маска портов для приема. Если разряд установлен в '0', то прием кода распределенного прерывания или подтверждения из соответствующего порта разрешен, если разряд установлен в '1', то маркеры времени, приходящие из соответствующего порта игнорируются

Начальное значение всех разрядов регистра маски портов для кодов распределенного прерывания после выхода 1892КП1Я из состояния сброса – '0'.

2.6.12 Регистр ISR_TOUTS

Регистр таймаутов кодов распределенных прерываний доступен по чтению и записи. Этот регистр предназначен для хранения информации о размере таймаутов ожидания кодов подтверждения в режиме коммутатора и в режиме терминального узла.

Данный регистр предназначен для конфигурирования механизма таймаутов кодов распределенных прерываний. Данный механизм предназначен для автоматического восстановления сети после сбоев, во время которых были утрачены или искажены коды прерывания или подтверждения.

При использовании механизма таймаутов в режиме коммутатора, если истекает время таймаута ожидания кода подтверждения, то соответствующий разряд регистра ISR сбрасывается в '0'. Это разблокирует данный коммутатор для повторного прохождения данного кода распределенного прерывания.

При использовании механизма таймаутов в режиме терминального узла, если истекает время таймаута ожидания кода подтверждения, то соответствующий разряд регистра ISR сбрасывается в '0' (так же как и при использовании механизма таймаутов в режиме коммутатора), а так же в сеть рассылается соответствующий код подтверждения.

Использование режима коммутатора или терминального узла задается для каждого кода распределенного прерывания индивидуально через регистр ISR_TERM_FUNCT.

Если приходит код распределенного прерывания, для которого определен режим таймаутов коммутатора и значение поля L_INT_T_SW отлично от нуля, то для этого разряда запускается локальный счетчик таймаутов – он устанавливается в значение, указанное в этом поле и декрементируется каждый раз, когда счетчик глобального периода таймаутов достигает максимального значения. Если локальный счетчик таймаутов достигает значения 0, то соответствующий разряд ISR сбрасывается. Если в

1892КП1Я поступает соответствующий код подтверждения до истечения времени таймаута, локальный счетчик таймаутов сбрасывается.

Если приходит код распределенного прерывания, для которого определен режим таймаутов терминального узла и значение поля L_INT_T_TN отлично от нуля, то для этого разряда запускается локальный счетчик таймаутов – он устанавливается в значение, указанное в этом поле и декрементируется каждый раз, когда счетчик глобального периода таймаутов достигает максимального значения. Если локальный счетчик таймаутов достигает значения 0, то соответствующий разряд ISR сбрасывается и в сеть отправляется соответствующий код распределенного прерывания. Если в 1892КП1Я поступает соответствующий код подтверждения до истечения времени таймаута, локальный счетчик таймаутов сбрасывается.

Формат регистра ISR_TOUTS показан в таблице 2.9.

Таблица 2.9. Назначение разрядов регистра ISR_TOUTS

Номер разряда	Условное обозначение	Описание
15..0	GL_INT_T	Значение глобального периода подсчета таймаутов
19..16	L_INT_T_SW	Значение локального счетчика таймаутов в режиме коммутатора
23..20	L_INT_T_TN	Значение локального счетчика таймаутов в режиме терминального узла

Начальное значение всех разрядов регистра маски портов для кодов распределенного прерывания после выхода 1892КП1Я из состояния сброса – '0'.

2.6.13 Регистр ISR_term_func

Регистр ISR_term_func доступен по чтению и записи. Он предназначен для индикации того, выполняет ли 1892КП1Я функции менеджера сети по отношению к каждому из кодов распределенных прерываний.

В соответствии со значением разряда 29 регистра ISR_spc через этот регистр можно работать с регистром ISR_term_func_L или ISR_term_func_H. Запись 1 в соответствующий разряд регистра указывает, что для данного кода распределенного прерывания 1892КП1Я будет выполнять функции менеджера сети: по истечении таймаута ожидания кода подтверждения соответствующий код подтверждения будет разослан в сеть. Данный механизм работает, если в регистре ISR_TOUTS заданы значения таймаутов, отличные от 0.

Начальное значение всех разрядов регистра после выхода 1892КП1Я из состояния сброса – '0'.

2.6.14 Регистр SWITCH_WAIT_FLS

Регистр SWITCH_WAIT_FLS доступен по чтению и записи. В данном регистре хранятся флаги, указывающие, что истекли таймауты ожидания приема или передачи символов данных.

В поле REC_FLS записываются флаги от контроллеров входов портов. Если истек таймаут ожидания приема очередного символа пакета (при включенном соответствующем режиме), то соответствующий разряд устанавливается в 1 (15 разряд – от контроллера порта 16, 0 разряд – от контроллера порта 1).

В поле TRANS_FLS записываются флаги от контроллеров выходов портов. Если истек таймаут ожидания отправки очередного символа пакета (при включенном соответствующем режиме), то соответствующий разряд устанавливается в 1 (31 разряд – от контроллера порта 16, 16 разряд – от контроллера порта 1).

Для сброса i разряда нужно записать значение 1 в i разряд данного регистра.

Формат регистра SWITCH_WAIT_FLS показан в таблице 2.12.

Таблица 2.12. Назначение разрядов регистра SWITCH_WAIT_FLS

Номер разряда	Условное обозначение	Описание
15..0	REC_FLS	Флаги таймаутов ожидания приема очередного символа
31..16	TRANS_FLS	Флаги таймаутов ожидания отправки очередного символа

Начальное значение всех разрядов регистра после выхода 1892КП1Я из состояния сброса – '0'.

2.6.15 Регистр SWITCH_DTOUT_MASK

Регистр SWITCH_DTOUT_MASK доступен по чтению и записи. В данном регистре хранятся маска для установки прерывания по факту истечения таймаута ожидания приема очередного символа пакета и по факту ожидания передачи очередного символа пакета.

Маска для установки по факту истечения таймаута ожидания приема очередного символа пакета хранится в поле REC_MASK. 15-ый разряд соответствует 16 порту, 0 разряд соответствует 1 порту. Если i разряд маски установлен в 1, то при истечении таймаута ожидания приема очередного символа по соответствующему порту для процессора будет установлено прерывание.

Маска для установки по факту истечения таймаута ожидания передачи очередного символа пакета хранится в поле TRANS_MASK. 31-ый разряд соответствует 16 порту, 16 разряд соответствует 1 порту. Если i разряд маски установлен в 1, то при истечении таймаута ожидания приема очередного символа по соответствующему порту для процессора будет установлено прерывание.

Формат регистра SWITCH_DTOUT_MASK показан в таблице 2.13.

Таблица 2.13. Назначение разрядов регистра SWITCH_DTOUT_MASK

Номер разряда	Условное обозначение	Описание
15..0	REC_MASK	маска прерывания по истечении таймаута ожидания приема символа
31..16	TRANS_MASK	маска прерывания по истечении таймаута ожидания отправки символа

Начальное значение всех разрядов регистра после выхода 1892КП1Я из состояния сброса – '0'.

2.6.16 Регистр AUTO_SPEED_MANAGE

Регистр AUTO_SPEED_MANAGE доступен по чтению и записи. В данном регистре хранятся параметры для режима автоматической установки соединения

В поле AUTO_COU задается максимальное количество неудачных переходов на заданную базовую скорость при использовании режима автоматической установки соединения.

В поле AUTO_COU_FLS отображаются признаки того, что количество неудачных переходов для портов исчерпано (разряд 31 соответствует 16 порту, разряд 16 соответствует 1 порту). После установки признака автомат установки соединения не прекращает попыток перейти на базовую скорость. Если очередная попытка оказывается удачной, то признак и соответствующее ему прерывание снимаются.

Формат регистра AUTO_SPEED_MANAGE показан в таблице 2.14.

Таблица 2.14. Назначение разрядов регистра AUTO_SPEED_MANAGE

Номер разряда	Условное обозначение	Описание
5..0	AUTO_COU	Количество неудачных переходов на заданную базовую скорость, после которого при очередном соединении переход на базовую скорость не выполняется
15..6		Не используется
31..16	AUTO_COU_FLS	Признаки того, что количество неудачных переходов для портов исчерпано

Начальное значение всех разрядов регистра после выхода 1892КП1Я из состояния сброса – '0'.

2.6.17 Регистр SPEC_ARB

Регистр SPEC_ARB доступен по чтению и записи. В данном регистре хранятся параметры для арбитража в 1892КП1Я. В 1892КП1Я по умолчанию используется схема с динамическими циклическими приоритетами. При этом каждый из портов в свою очередь получает наивысший приоритет. Для систем, в которых по ряду портов никогда не приходят пакеты (вследствие того, что данные порты не подключены, либо в силу специфики решаемой задачи) рекомендуется использовать специальную схему

приоритетов – данные порты никогда не будут получать наивысший приоритет. Это позволит лучшим образом сбалансировать схему смены приоритетов. (В противном случае система приоритетов окажется несбалансированной в том плане, что порт, следующий непосредственно за портом, по которому не поступают пакеты, будет самым приоритетным фактически дважды).

Регистр SPEC_ARB позволяет указать номера портов, которые необходимо пропустить в очередности смены приоритетов (порты, которые никогда не получают наивысшего приоритета). Разряды регистра SPEC_ARB соответствуют портам 1892КП1Я в соответствии с их порядковыми номерами (16 разряд соответствует 16 порту, 0 разряд – 0 порту). Если соответствующий разряд установить в '1', то порт будет пропущен.

Формат регистра SPEC_ARB показан в таблице 2.15.

Таблица 2.15. Назначение разрядов регистра SPEC_ARB

Номер разряда	Условное обозначение	Описание
16..0	SPEC_PORTS	Флаги получения портов наивысшего приоритета
31..17		Не используется

Начальное значение всех разрядов регистра после выхода 1892КП1Я из состояния сброса – '0'.

2.6.18 Регистр INT_RESET

Регистр INT_RESET доступен процессору по чтению и записи. В данном регистре хранятся параметры для режима сброса 1892КП1Я по команде от удаленного администратора сети SpaceWire. Данная команда представляет собой последовательность из пяти кодов: распределенное прерывание 0, код подтверждения 0, распределенное прерывание 0, код подтверждения 0, распределенное прерывание 0. Эта последовательность кодов должна поступить в течении времени таймаута, задаваемого полем L_RESET_COU. Данное время таймаута подсчитывается в периодах, задаваемых полем G_RESET_INT. Период подсчитывается в мкс (основной режим) или в тактах локальной частоты 1892КП1Я (отладочный режим). Режим задается полем R_MODE.

В поле W_INT задается интервал времени между обнаружением команды сброса и сбросом устройства. Данный интервал задается в тактах локальной частоты.

Формат регистра INT_RESET показан в таблице 2.16.

Таблица 2.16. Назначение разрядов регистра INT_RESET

Номер разряда	Условное обозначение	Описание
15..0	G_RESET_INT	Значение глобального периода подсчета интервала времени

Номер разряда	Условное обозначение	Описание
21..16	L_RESET_COU	Значение таймаута, в течении которого должно поступить 3 распределенных прерывания 0 для того, чтобы они были интерпретированы как команда сброса 1892КП1Я
22	R_MODE	Режим подсчета интервала времени. Если этот разряд установлен в 0, то подсчет выполняется в тактах, если этот разряд установлен в 1, то подсчет выполняется в мкс
31..23	W_INT	Интервал времени между получением команды сброса и выполнением сброса 1892КП1Я.

Начальное значение всех разрядов регистра после выхода 1892КП1Я из состояния сброса – '0'.

2.7 Формат таблицы маршрутизации

Таблица маршрутизации содержит отображение логических адресов пакетов на физические адреса (номера) каналов SpaceWire в пределах 1892КП1Я. Распределение адресов в таблице маршрутизации 1892КП1Я показано в таблице 2.17.

Таблица 2.17. Распределение адресов в таблице маршрутизации 1892КП1Я

Диапазон адресов	Функция
0	Внутренний конфигурационный порт
1...31 (01...1F hex)	Физические выходные порты SpaceWire
32...254 (20...FF hex)	Логические адреса, которые отображаются на физические выходные порты

Каждому адресу соответствует одна строка таблицы маршрутизации. Для указания номеров выходных портов используется позиционное кодирование (0 порту соответствует разряд 0 в строке, первому – разряд 1, ... 16-му разряд 16). В 17 разряде указывается уровень приоритета, соответствующий данному адресу, в 18 разряде указывается признак отделения заголовка (используется при регионально-логической адресации), о способах адресации см. Приложение 1. Краткие сведения о сетевом уровне стандарта SpaceWire.

В 1892КП1Я поддерживается широковещание (возможность рассылать пакет в несколько выходных портов одновременно). В этом случае в нескольких разрядах, соответствующих выходным портам устанавливаются 1.

Формат строки таблицы маршрутизации приведен в в таблице 2.18.

Таблица 2.18. Формат строки таблицы маршрутизации

№ разряда	Функция
0	Признак обращения во внутренний конфигурационный порт
16..1	Признаки обращения в порты 16 – 1 соответственно
17	Приоритет. ! соответствует высшему приоритету, 0 соответствует низшему приоритету
18	Признак удаления заголовка. Заголовок удаляется, если данный разряд установлен в 1
29..19	Не используется

№ разряда	Функция
30	Признак адаптивной маршрутизации по таблице маршрутизации. Если данный разряд установлен в 0, то если в разрядах 16..1 указано несколько портов, то выполняется ширококешение в эти порты. Если данный разряд установлен в 1, то перечень портов, указанных в разрядах 16..1 рассматривается как перечень портов для адаптивной групповой маршрутизации
31	Признак действительности строки. Если данный разряд установлен в 0, строка считается действительной, если данный разряд установлен в 1, данная строка считается недействительной

Пример таблицы маршрутизации приведен в таблице 2.19.

Таблица 2.19. Пример таблицы маршрутизации для 16-портового маршрутизатора

Функция	Адрес	Порты						Приоритет	Признак удаления заголовка
		0	1	2	3	...	16		
Конфигурация	0	1	0	0	0		0	0	1
Адресация пути	1	0	1	0	0		0	0	1
	2	0	0	1	0		0	0	1
	3	0	0	0	1		0	0	1
	...								1
	16	0	0	0	0		1	1	1
Логическая адресация	...								1
	32	0	0	1	0		0	1	0
	33	0	0	0	0		1	0	0
	34	0	1	0	0		0	1	0
Резерв	...								0
	255	0	0	0	0		0		0

Внутренний конфигурационный порт используется для доступа к таблице маршрутизации и другой информации о конфигурации, проводимой в 1892КП1Я.

2.8 Описание процесса обработки управляющих кодов времени в микросхеме 1892КП1Я

1892КП1Я обеспечивает распространение по сети управляющих кодов времени в соответствии со стандартом SpaceWire. Вновь поступивший код времени считается корректным, если его значение на '1' больше значения предыдущего кода времени (либо значение предыдущего маркера времени '63', а значение нового – '0'). 1892КП1Я распространяет корректный код времени по сети. Если же поступает некорректный управляющий код времени, он фиксируется в 1892КП1Я, но дальше по сети не распространяется.

Коды времени могут поступать в 1892КП1Я по всем каналам SpaceWire. Значение вновь поступившего кода времени сравнивается со значением регистра текущего системного времени CUR_TIME. Если код времени корректен, то он распространяется дальше по сети. Множество каналов SpaceWire, по которым в этом случае будет рассылаться код времени, определяется следующим образом. Код времени не отсылается в канал, по

которому он поступил, а также в каналы, альтернативные порту, по которому он поступил. Множество этих каналов определяется в соответствии со значением регистра ADG_ROUT_i , где i – номер порта, по которому поступил код времени. Код времени рассылается в остальные каналы таким образом, чтобы в каждой группе альтернативных каналов код времени был отправлен только по одному из них, если в группе имеется хотя бы один работоспособный канал.

Если значение вновь поступившего кода времени не корректно, то он не рассылается по выходным портам коммутатора.

Значение кода времени в любом случае записывается в регистр CUR_TIME .

Если в 1892КП1Я в течение малого промежутка времени (нижняя граница этой задержки равна 56 нс и определяется временем передачи 14-разрядного кода времени по линку SpaceWire со скоростью 200 Мбит/с) поступило несколько кодов времени, то обработка этих кодов времени осуществляется в порядке номеров каналов, по которым они поступили – от меньшего к большему. В коммутатор может практически одновременно поступить несколько кодов времени, имеющих одно и то же значение. Это может произойти, если в системе существует несколько различных путей между источником кодов времени и 1892КП1Я. В этом случае нет принципиальной разницы, в каком порядке будут обрабатываться данные коды времени. Если код времени будет послан в канал, по которому уже был принят код времени с таким же значением (но еще не обработан), то его дальнейшее распространение будет прекращено узлом, в который он поступит.

При корректном проектировании сети SpaceWire и системы в целом должна быть исключена ситуация, когда в коммутатор практически одновременно поступают коды времени i и $i-1$ (код $i-1$ мог распространяться в сети по более длинному пути). Это означает, что при проектировании механизма распределения системного времени интервалы между поступлениями кодов времени из модуля–источника в сеть SpaceWire должны выбираться таким образом, чтобы обеспечить распространение в сети SpaceWire в один момент времени только одного кода времени i . Это условие будет обеспечиваться, если период генерации кодов времени будет больше времени распространения кода по пути, равного диаметру сети (то есть, наибольшему из всех кратчайших маршрутов между всеми парами терминальных узлов).

Значение текущего системного времени хранится в регистре CUR_TIME , который доступен по чтению.

2.9 Описание процесса обработки кодов распределенных прерываний и Interrupt_Acknowledge кодов в 1892КП1Я

1892КП1Я обеспечивает распространение по сети SpaceWire кодов распределенных прерываний и Interrupt_Acknowledge кодов в соответствии с проектом второй очереди

стандарта SpaceWire. Описание механизма распределенных прерываний приведено в разделе «8». Факты поступления кодов распределенных прерываний и Interrupt_Acknowledge кодов регистрируются в регистре ISR коммутатора. На основе информации, хранящейся в этом регистре, определяется, будет ли вновь поступивший код распределенного прерывания или Interrupt_Acknowledge код отправлен далее по сети SpaceWire.

Если в 1892КП1Я поступает код распределенного прерывания со значением i и соответствующий разряд регистра $ISR[i]=0$, то данный код распределенного прерывания рассылается далее по сети. $ISR[i]$ в этом случае устанавливается в '1'. Если же $ISR[i]$ уже был установлен в '1', то поступивший код распределенного прерывания игнорируется. Этот механизм обеспечивает отсеивание копий одного и того же кода распределенного прерывания, поступивших в 1892КП1Я по разным маршрутам. (В корректно спроектированной сети должен быть только один источник распределенных прерываний каждого типа. Корректно функционирующий источник распределенных прерываний отправляет в сеть следующий код распределенного прерывания i только после того, как получит Interrupt_Acknowledge код i , либо после истечения времени ожидания Interrupt_Acknowledge кода i).

Если в 1892КП1Я поступает Interrupt_Acknowledge код со значением i и $ISR[i]='1'$, то данный Interrupt_Acknowledge код рассылается далее по сети. $ISR[i]$ в этом случае устанавливается в '0'. Если же $ISR[i]$ уже был установлен в '0', то поступивший Interrupt_Acknowledge код игнорируется. Этот механизм обеспечивает отсеивание копий Interrupt_Acknowledge кода, поступивших в 1892КП1Я по разным маршрутам.

Множество каналов SpaceWire, по которым будет рассылаться код распределенного прерывания или Interrupt_Acknowledge код, определяется следующим образом. Код распределенного прерывания (Interrupt_Acknowledge код) не отсылается в канал, по которому он поступил, а также в каналы, альтернативные порту, по которому он поступил. Множество этих каналов определяется в соответствии со значением регистра ADG_ROUT_i , где i – номер порта, по которому поступил управляющий код. Код распределенного прерывания (Interrupt_Acknowledge код) рассылается в остальные каналы таким образом, чтобы в каждой группе альтернативных каналов управляющий код был отправлен только по одному из них, если в группе имеется хотя бы один работоспособный канал.

Коды распределенных прерываний и Interrupt_Acknowledge коды могут поступать в 1892КП1Я по всем портам SpaceWire. Для каждого порта существует отдельный регистр, в котором фиксируется значение поступившего кода распределенного прерывания (Interrupt_Acknowledge кода). Обработка поступающих кодов распределенных прерываний (Interrupt_Acknowledge кодов) от портов SpaceWire организована в соответствии со схемой циклических приоритетов. Регистрация в регистре ISR

поступления кода распределенного прерывания (Interrupt_Acknowledge кода) осуществляется за один такт локальной частоты работы 1892КП1Я (10 нс).

Для того чтобы гарантированно не произошла утрата кода распределенного прерывания (Interrupt_Acknowledge кода) в результате его перезаписи необходимо, чтобы по одному каналу SpaceWire коды распределенных прерываний (Interrupt_Acknowledge коды) поступали не чаще, чем один раз в 160 нс (в 16 тактов локальной частоты работы 1892КП1Я).

Если в 1892КП1Я значение одного и того же кода распределенного прерывания поступит в течение небольшого интервала времени по нескольким каналам SpaceWire (в сети между источником распределенных прерываний и 1892КП1Я существует несколько путей почти одинаковой длины), то не исключена ситуация, когда код распределенного прерывания (Interrupt_Acknowledge код) будет отправлен по каналу, по которому уже был получен код с таким же значением. Эта ситуация не является критичной для сети, поскольку такой код будет проигнорирован получившим его коммутатором или терминальным узлом.

Встроенный процессор 1892КП1Я может прочитать значение регистра ISR, а также может выступать в качестве источника распределенных прерываний. Для того чтобы отправить распределенное прерывание в сеть, необходимо записать его значение в регистр CONTROL_OUT.

Встроенный процессор 1892КП1Я может выступать в качестве обработчика распределенных прерываний (источника Interrupt_Acknowledge кодов). Для того чтобы отправить Interrupt_Acknowledge код в сеть, необходимо записать его значение в регистр CONTROL_OUT.

Факт приема распределенного прерывания (Interrupt_Acknowledge кода) из сети может быть определен процессором по установке прерывания IRQ[2], если соответствующее распределенное прерывание (Interrupt_Acknowledge код) не замаскировано в регистре маски Int_H,L_mask (Interrupt_Acknowledge_H,L_mask).

2.10 Описание процесса обработки пакетов данных в 1892КП1Я

Пакеты данных могут поступать в 1892КП1Я по всем каналам SpaceWire. Первый байт пакета (байт, пришедший вслед за очередным концом пакета) рассматривается как заголовок, по которому в соответствии с таблицей маршрутизации определяется, в какие каналы SpaceWire этот пакет будет отправлен. Если вслед за очередным символом конца пакета вновь поступает символ конца пакета, то последний символ конца пакета отбрасывается.

В заголовке каждого пакета, поступающего в коммутатор, содержится двоичный код номера порта назначения (путевая адресация) либо логический адрес терминального узла

назначения (логическая или регионально-логическая адресация). Каналы 1892КП1Я, по которым будет отправлен пакет, определяются на основе заголовка пакета, информации в таблице маршрутизации, регистра идентификации сетевых линков, регистров адаптивной групповой маршрутизации и состояния выходных портов SpaceWire.

Заголовок пакета используется в качестве адреса строки в таблице маршрутизации. Из соответствующей заголовку строки таблицы прочитывается базовый набор портов SpaceWire, в которые должен быть разослан пакет, приоритет пакета, а также признак удаления заголовка.

Пусть, например, в коммутатор поступил пакет со значением заголовка 35. Этому заголовку соответствует строка 35 в таблице маршрутизации, которая содержит информацию, показанную на рисунке 2.1.

Номер порта	31			18 17	15	11 8	7 5	3 1
Строка таблицы маршрутизации	0000	0000	0000	0000	0000	0000	0010	1010

Бит удаления заголовка

Бит приоритета




Рисунок 2.1. Пример строки таблицы маршрутизации

В разряде 17 стоит '0' – приоритет пакета равен '0'. В разряде 18 тоже '0' – заголовок пакета не должен удаляться.

В разрядах 1, 3, 5 стоят '1', соответственно базовый набор портов, в которые должен быть разослан данный пакет – 1, 3, 5. В первую очередь строка таблицы маршрутизации анализируется на количество '1' в разрядах 0...16 слова, чтобы определить широковещательная или единичная передача пакета имеет место. Если в строке более одной '1', что соответствует широковещательной передаче, то используются данные из регистра идентификации сетевых линков в качестве маски. Цель этого маскирования заключается в том, чтобы оставить только те порты SpaceWire, к которым подключены терминальные узлы. В соответствии со стандартом SpaceWire, маршрутизирующий коммутатор может использовать режим широковещания для передачи пакета только этим узлам. Это позволяет исключить риск блокировки коммутаторов, использующих маршрутизацию типа «wormhole» при передаче пакета через сеть SpaceWire.

Если в базовом наборе ко всем выделенным портам (1, 3, и 5) подключены терминальные узлы, то полученный таким образом набор выходных портов SpaceWire может быть скорректирован с учетом регистров адаптивной групповой маршрутизации. В соответствии со значениями регистров ADG_ROUT1, ADG_ROUT3 и ADG_ROUT5 определяется фактический набор каналов, по которому будет разослан данный пакет.

Пусть, например,

ADG_ROUT1= 0000 0000 0000 0000 1000 0000 0000 0000

ADG_ROUT3= 0000 0000 0000 0000 0110 0000 0000 0000

ADG_ROUT5= 0000 0000 0000 0000 0001 1110 0000 0000

В соответствии с этим группа альтернативных каналов для порта 1 включает только этот канал. Группа альтернативных каналов для порта 3 включает канал 2 и канал 3. Группа альтернативных каналов для порта 5 включает в себя каналы 4, 5, 6, 7.

При выборе в группе канала, по которому будет фактически отправлен пакет, сначала отбираются все исправные каналы, затем среди них все свободные. Среди них выбирается канал с наименьшим номером.

Пусть, например, в текущий момент времени в группе альтернативных каналов порта 3 все исправны и свободны. В этом случае среди них будет отобран канал 2. Пусть в группе для порта 5 канал 4 занят, канал 5 неисправен, а каналы 6 и 7 свободны. В этом случае среди них будет отобран канал 6.

Таким образом, рассматриваемый в примере пакет будет разослан в канал 1 (независимо от его состояния, поскольку для него альтернативные каналы не определены), канал 2 и канал 6.

Если номер порта, которому адресован пакет данных, равен '0', то данный пакет поступит в конфигурационный порт и будет записан в память пакетов в соответствии с настройками DMA. Из памяти пакетов в дальнейшем он может быть прочитан встроенным процессором.

Если пакет адресован неисправному каналу или каналу, по которому в данный момент не установлено соединение, что зафиксировано в соответствующем разряде регистра CUR_CONNECTED, для которого не определены альтернативные каналы, или все его альтернативные каналы неисправны, то пакет изымается из сети.

Если пакет адресован группе каналов, среди которых есть неисправные (и для этих неисправных каналов нет исправных альтернативных каналов), данный пакет рассылается только тем каналам из группы, которые исправны.

Отправка пакета, адресованного группе каналов, осуществляется следующим образом. Когда все порты SpaceWire подтвердили готовность принять очередной байт, он передается всем каналам. Таким образом, передача пакета, адресованного группе каналов, осуществляется на скорости самого медленного канала из группы.

3. ОПИСАНИЕ ВСТРОЕННОГО ПРОГРАММНОГО ОБЕСПЕЧЕНИЯ

Программное обеспечение (ПО) 1892КП1Я предоставляет возможность организации самотестирования устройства, инициализации необходимых блоков и обеспечивает работу в штатном режиме с использованием путевой, логической, регионально-логической адресаций, червячной, буферизирующей и адаптивной групповой маршрутизации (на базе регистров адаптивной групповой маршрутизации или таблицы маршрутизации), а также производит удаленную настройку и управление устройством.

Встроенное ПО (firmware), реализующая программно часть автомата управления маршрутизирующим коммутатором, является его неотъемлемой частью и входит в комплект поставки при покупке микросхем маршрутизирующего коммутатора SpaceWire 1892КП1Я (без дополнительной оплаты). Встроенное ПО изменению пользователем не подлежит.

ПО обеспечивает поддержку администрирования 1892КП1Я посредством использования блока UART (физический уровень: интерфейс RS-232), что позволит конфигурировать любой программно-доступный компонент 1892КП1Я. ПО обеспечивает поддержку протокола удаленного доступа в память RMAP для удаленного администрирования.

Встроенное ПО позволит настраивать следующие параметры с помощью конфигурационных файлов и программы SPiNSAW (программа с графическим интерфейсом, которая позволяет задавать в удобном виде параметры для настройки):

- количество используемых портов SpaceWire;
- регистры режима и состояния коммутатора SpaceWire;
- начальный адрес и размер памяти пакетов;
- таблицу маршрутизации;
- регистры DMA;
- скорость передачи в портах SpaceWire;
- регистры адаптивной групповой маршрутизации.

Программирование 1892КП1Я пользователями СБИС не предполагается и не допускается.

3.1 Общие положения

Встроенное ПО исполняется на CPU-ядре с архитектурой MIPS32 коммутатора 1892КП1Я. Большая часть кода ПО написана на языке программирования высокого уровня Си, а ассемблер используется только для машинно-зависимой части.

Встроенное ПО позволяет организовывать прием и передачу SpaceWire-пакетов, отправлять и обрабатывать управляющие коды SpaceWire (маркеры времени, коды распределенных прерываний, коды подтверждения), а также вести прием и передачу данных в асинхронном последовательном формате.

В механизме встраиваемого ПО используется очередь буферов для хранения принимаемых и передаваемых пакетов. Такой подход позволяет в случае занятости канала, либо отсутствия соединения не отбрасывать пакет или ожидать его освобождения, а помещать пакет в очередь (при наличии в ней свободного места). Таким образом, уменьшается вероятность потери пакетов, обеспечивается надежность передачи данных и сохранность пакетов.

Встроенное ПО 1892КП1Я является программной реализацией автомата управления и не подлежит перепрограммированию пользователем.

Пользователь перед сборкой проекта может задать в конфигурационных файлах следующие значения:

- таблицу маршрутизации – логические адреса;
- регистры адаптивной групповой маршрутизации;
- максимальная скорость передачи для каждого канала SpW;
- маску используемых портов SpW;
- частоты и скорости работы различных аппаратных блоков (CPU-ядро, MPORT, UART и т.д.);
- режимы расположения секций кода и данных проекта, а также векторов исключений и прерываний.

Это позволит пользователю настроить работу микросхемы 1892КП1Я под свои задачи и требования.

3.2 Состав встроенного ПО для реализации протоколов стандарта SpaceWire

ПО реализации протоколов стандартов SpaceWire представляет собой набор обработчиков прерываний.

- обработчик прерывания сброса системы выполняет:
 - инициализацию аппаратуры;
 - блок самотестирования устройства;
 - блок инициализацию устройства;
 - запуск блока администрирования устройства;
- обработчик прерывания ошибок в портах SpaceWire выполняет:
 - сброс прерывания;

- установку скорости передачи в порту SpaceWire (возможна программная и аппаратная (автоматическая) настройка);
- обработчик прерывания установленного соединения в порту SpaceWire выполняет:
 - сброс прерывания;
 - установку максимальной скорости передачи в порту SpaceWire (максимальная скорость указывается в ячейках настройки режимов работы. Для каждого канала максимальная скорость может устанавливаться индивидуально);
- обработчик приема и передачи пакетов SpaceWire в конфигурационный порт.

3.3 Логические блоки

Встроенное ПО состоит из 3 логических блоков: ПО самотестирования, ПО инициализации и ПО администрирования (с помощью SPiNSAW).

3.3.1 Блок самотестирования

Блок самотестирования 1892КП1Я запускается каждый раз после модуля инициализации аппаратной части встроенного ПО при включении питания или аппаратном сбросе микропроцессора. Инициализация аппаратной части встроенного ПО устанавливает начальное состояние регистров CPU-ядра, инициализирует кэш и внешнюю память, в зависимости от выбранного режима расположения ПО автоматически производит копирование секций кода и данных в указанные области памяти, обнуляет секцию .bss (секция для хранения неинициализированных переменных или представления области памяти) и вызывает блок самотестирования

Результаты самотестирования отражаются в специальной области памяти в специальном формате, приведенном в таблице 3.1.

Штатные процедуры самотестирования 1892КП1Я включают:

- проверку функционирования базовых компонентов 1892КП1Я;
- тесты памяти таблицы маршрутизации;
- тесты регистров режима и состояния коммутатора;
- тесты регистров адаптивной групповой маршрутизации;
- тесты памяти пакетов;
- тест работы DMA: записываются пакеты, адресованные на конфигурационный порт, настраиваются регистры DMA, разрешается работа, после чего сравниваются соответствующие области памяти пакетов;
- запись результатов тестирования в память пакетов согласно специальному формату.

Тестирование указанного блока памяти включает в себя 6 тестов:

- последовательные запись/чтение в ячейку заданных значений (машинное слово) с возрастанием (инкрементацией) адресов;
- последовательные запись/чтение в ячейку заданных значений (машинное слово) с убыванием (декрементацией) адресов;
- заполнение блока указанной длины заданным значением (машинное слово) с его последующим чтением с возрастанием адресов;
- заполнение блока указанной длины заданным значением (машинное слово) с его последующим чтением с убыванием адресов;
- заполнение блока указанной длины заданным значением (байт) с его последующим чтением с возрастанием адресов;
- заполнение блока указанной длины заданным значением (байт) с его последующим чтением с убыванием адресов.

Таблица 3.1. Структура отображения результатов тестирования памяти

Смещение относительно базового адреса		Номер теста	Область
байты (hex)	32-разрядные слова		
8	2	1	память пакетов
C	3	2	память пакетов
10	4	3	память пакетов
14	5	4	память пакетов
18	6	1	CRAM (незанятая часть)
1C	7	2	CRAM (незанятая часть)
20	8	3	CRAM (незанятая часть)
24	9	4	CRAM (незанятая часть)
28	10	5	CRAM (незанятая часть)
2C	11	6	CRAM (незанятая часть)
30	12	1	SDRAM (незанятая часть)
34	13	2	SDRAM (незанятая часть)
38	14	3	SDRAM (незанятая часть)
3C	15	4	SDRAM (незанятая часть)
40	16	5	SDRAM (незанятая часть)
44	17	6	SDRAM (незанятая часть)
48	18	1	таблица маршрутизации
4C	19	2	таблица маршрутизации
50	3	3	таблица маршрутизации
54	4	4	таблица маршрутизации
58	5	1	регистры коммутатора
5C	6	2	регистры коммутатора
60	7	3	регистры коммутатора
64	8	4	регистры коммутатора
68	13	1	регистры адаптивной групповой маршрутизации
6C	14	2	регистры адаптивной групповой маршрутизации
70	15	3	регистры адаптивной групповой маршрутизации
74	16	4	регистры адаптивной групповой маршрутизации

Тесты блоков памяти запускаются последовательно один за другим. Для блоков памяти, не поддерживающих побайтное обращение, соответствующие тесты не будут запускаться. Прерывания на этом этапе запрещены. Такой подход гарантирует полное отсутствие влияния на результаты тестирования прерываний. Результаты тестирования блоков памяти отображаются в специально отведенной области памяти.

3.3.2 Блок инициализации

Блок инициализации выполняется после выполнения блока самотестирования 1892КП1Я и после выполнения операций сброса (Reset), инициированных аппаратно или программно в ходе работы устройства.

Под программным управлением выполняются следующие основные действия:

- инициализация таблицы маршрутизации;
- инициализация регистров адаптивной групповой маршрутизации;
- инициализация DMA (настройка DMA на приём и передачу, и его последующий запуск);
- установка скорости передачи портов;
- установка соединения по каждому из портов;
- проверка соединения по каждому из портов.

Заполнение таблицы маршрутизации и регистров адаптивной групповой маршрутизации происходит при включении коммутатора. Сначала записывается таблица маршрутизации, в которой определены строки только для путевой маршрутизации, т.е. заполнены строки 0-N, где N – количество портов (0 - конфигурационный порт). Все остальные строки – нулевые. В i-й регистр адаптивной групповой маршрутизации записывается единица в i-й разряд, при этом задается отсутствие альтернативных портов.

Строки таблицы маршрутизации 0 - 16 заполняются, как показано в таблице 3.2. А именно, номеру строки соответствует выходной порт с тем же номером. Эти адреса (строки) в таблице будут использоваться для путевой адресации, поэтому для них устанавливается признак удаления заголовка.

Строки 17 – 31 зарезервированы, в них записываются нулевые значения.

После инициализации значения этих строк могут быть изменены пользователем в любой момент работы коммутатора через порт RS-232.

Таблица 3.2. Вид заполненной таблицы маршрутизации

Функция	Адрес	Порты																Приоритет	Признак удаления	
		№ разряда																		
		0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15			16
Конфигурация	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1
Адресация пути	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1
	2	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1
	3	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1
	4	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	1
	5	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	1
	6	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	1
	7	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	1
	8	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	1
	9	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	1
	10	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	1
	11	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	1
	12	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	1
	13	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	1
	14	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	1
	15	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	1
	16	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1
...	...	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
31	31	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
Логическая адресация	32	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
	33	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
	...	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
	255	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

При необходимости есть возможность задать строки 32-255, которые отвечают за логическую адресацию, а так же регистры адаптивной групповой маршрутизации.

По умолчанию в *i*-й регистр адаптивной групповой маршрутизации записывается единица в *i*-й разряд; при этом задается отсутствие альтернативных портов.

Значения регистров могут быть изменены пользователем после инициализации в любой момент через порт RS-232. Вид регистров адаптивной групповой маршрутизации приведен в таблице 3.3 .

Таблица 3.3. Вид регистров адаптивной групповой маршрутизации

Номер порта, альтернативный i-му (ADG_OPi)	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	Значение регистра
ADG_OP1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0x00008000
ADG_OP2	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0x00004000
ADG_OP3	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0x00002000
ADG_OP4	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0x00001000
ADG_OP5	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0x00000800
ADG_OP6	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0x00000400
ADG_OP7	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0x00000200
ADG_OP8	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0x00000100
ADG_OP9	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0x00000080
ADG_OP10	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0x00000040
ADG_OP11	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0x00000020
ADG_OP12	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0x00000010
ADG_OP13	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0x00000008
ADG_OP14	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0x00000004
ADG_OP15	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0x00000002
ADG_OP16	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0x00000001

Если в регистре адаптивной групповой маршрутизации ADG_OPi j-й разряд (или несколько разрядов) установлен в единицу, то выходной порт i эквивалентен выходному порту j. Причем, каждый регистр ADG_OP обязательно должен содержать хотя бы один единичный разряд.

В регистрах DMA настраиваются адреса и размеры областей памяти пакетов для данных на прием и передачу. В рабочем режиме коммутатора эти значения могут перенастраиваться при работе DMA, а именно при приеме/отсылке пакета конфигурационного порта.

Установка скорости передачи для каждого порта, а также установка начальных значений производится в регистрах режимов портов SpaceWire. Далее производится запуск портов и попытка установки соединения по каждому из портов коммутатора. Тем самым настраивается установка соединения.

3.3.3 Блок администрирования

Блок администрирования состоит из двух основных частей: ПО локального администрирования с помощью программы SPiNSAW, обменивающейся данными с использованием специального протокола посредством интерфейса RS-232, и ПО поддержки протокола RMAP. ПО администрирования будет поддерживать возможность отсылки принятого по UART пакета в сеть и отсылки в UART принятого из сети ответного RMAP-пакета.

Блок администрирования через интерфейс RS-232 обменивается командами чтения и записи программно-доступных компонент 1892КП1Я с программой SPiNSAW, работающей на инструментальном персональном компьютере (ПК).

Набор элементарных команд (сообщений), которыми обмениваются SPiNSAW и ПО 1892КП1Я приведен в таблице 3.4. Общий формат команды: «Код, параметры, 0xFF», где параметры зависят от кода, а “0xFF” – это признак конца команды.

Таблица 3.4. Набор элементарных команд

Код (0x)	Назначение команды	Параметры	Ответ на команду (параметры)
01 (01)	запись строки таблицы маршрутизации	Номер строки (1 байт). Настраиваются строки 33 – 254. Сама строка таблицы маршрутизации (3 байта), начиная со старшего.	Номер строки (1 байт), или 0 в случае ошибки Строка таблицы маршрутизации, которая была записана (3 байта)
02 (02)	Чтение строки таблицы маршрутизации	Номер строки (1 байт)	Номер строки (1 байт) Значение строки (3 байта)
03 (03)	Запись регистра адаптивной групповой маршрутизации	Номер регистра (1 байт) Значение регистра (4 байта)	Номер регистра (1 байт), или 0 в случае ошибки Значение записанного регистра (4 байта)
04 (04)	Чтение регистра адаптивной групповой маршрутизации	Номер регистра (1 байт)	Номер регистра (1 байт) Считанное значение регистра (2 байта)
05 (05)	Запись регистра скорости передачи	Номер порта (1 байт) Значение (4 байта)	Номер порта (1 байт) Считанное значение (4 байта)
06 (06)	Чтение регистра скорости передачи	Номер порта (1 байт)	Номер порта (1 байт) Считанное значение (4 байта)
07 (07)	Чтение регистра скорости приема	Номер порта (1 байт)	Номер порта (1 байт) Считанное значение (4 байта)
08 (08)	Чтение регистра версии коммутатора	-	Значение регистра версии коммутатора (4 байта)
09 (09)	Чтение регистра идентификатора коммутатора	-	Значение регистра версии коммутатора (4 байта)
14	Запись регистра текущего системного времени	Значение времени (1 байт)	Значение записанного времени (1 байт)
15	Чтение регистра текущего системного времени	-	Значение системного времени (1 байт)
30	Передача пакета в сеть (RMAP)	Размер пакета в байтах (4 байта) Пакет (пункт 1)	Количество байт
31	Запись ячейки памяти по указанному адресу	Адрес ячейки (4 байта) Значение для записи (4 байта)	Адрес записанной ячейки (4 байта) Записанное значение (4 байта)
32	Чтение ячейки памяти по указанному адресу	Адрес ячейки (4 байта)	Адрес ячейки (4 байта) Считанное значение (4 байта)

Блок поддержки протокола RMAP будет включать в себя:

- обработку RMAP-пакетов, пришедших в конфигурационный порт из сети;

- отсылку по RS-232 ответных RMAP-пакетов, пришедших в конфигурационный порт из сети;
- отсылку в сеть пакета, полученного по RS-232.

RMAP-пакет будет обрабатываться в соответствии со стандартом. Встроенное ПО поддерживает все типы RMAP-команд: команду записи с подтверждением и без подтверждения, команду чтения и команду модифицирующего чтения. Поле адреса чтения/записи ячейки памяти будет использоваться как есть, без преобразований, но запись разрешена только в диапазоне адресов, соответствующем программно-доступным для пользователя компонентам.

Для команд записи с подтверждением и для команд чтения встроенное ПО отслеживает следующие ошибки, приведенные в таблице 3.5, и формирует ответный RMAP-пакет.

Таблица 3.5. Ошибки RMAP-команд

Код ошибки	Ошибка	Описание ошибки
0	Команда успешно выполнена	
1	Общий код ошибки	Ошибка не покрывает ни один другой код, или узел не поддерживает различие типов ошибок. Если адрес для записи не попадает в указанный диапазон – то это этот тип ошибки
2	Неиспользуемый тип RMAP-пакета или код команды	CRC заголовка корректный, но полученный тип пакета или команда не используются RMAP-протоколом
4	Неверный CRC данных	Ошибка в CRC данных
12	Ошибочный логический адрес адресата	CRC заголовка корректный, но полученный логический адрес получателя не совпадает с ожидаемым получателем.

При несовпадении CRC заголовка, а также при всех других ошибках, команда не выполняется.

3.4 Использование ПО

Скомпилированный образ встроенного ПО записывается в энергонезависимую память, подключенную к коммутатору 1892КП1Я.

После включения питания или системного сброса микросхемы управление получает модуль инициализации аппаратной части встроенного ПО, который устанавливает начальное состояние регистров микропроцессора, инициализирует системную память, загружает в нее необходимые секции встроенного ПО, а далее поэтапно запускаются логические блоки встроенного ПО (самотестирование, инициализация, администрирование).

4. РЕКОМЕНДАЦИИ ПО ПРИМЕНЕНИЮ

4.1 Рекомендации по подключению внешней памяти

Для хранения встроенного ПО к микросхеме 1892КП1Я необходимо подключать ПЗУ, EEPROM или NOR Flash (далее – «Flash»).

К микросхеме 1892КП1Я можно подключать 32-разрядную или 8-разрядную Flash.

Flash подключается к сигналу выборки памяти nCS[3] и используется для старта CPU-ядра микросхемы 1892КП1Я.

При подключении 32-разрядной Flash входы BOOT[1:0] микросхемы 1892КП1Я необходимо установить в состояние 00. Выводы шины адреса необходимо подключать, начиная со 2 разряда.

При подключении 8-разрядной Flash входы BOOT[1:0] микросхемы 1892КП1Я необходимо установить в состояние 01. Выводы шины адреса необходимо подключать, начиная с 0 разряда.

Возможны следующие варианты программирования ПЗУ:

1. Микросхема памяти программируется на программаторе и потом распаивается на плату или устанавливаются в контактирующее устройство.
2. Микросхема программируется средствами CPU-ядра микросхемы 1892КП1Я. В этом случае к микросхеме 1892КП1Я необходимо подключаться по интерфейсу JTAG с использованием специального JTAG-эмулятора. Для программирования Flash, подключенной к порту внешней памяти микросхемы 1892КП1Я, используется утилита MCPROG.

4.2 Рекомендации по подключению failsafe резисторов

Приемники LVDS микросхемы 1892КП1Я не обладают свойствами failsafe. То есть, на их выходе не обеспечивается определенное состояние, при отсутствии входного сигнала. Это может приводить к ложному соединению при обрыве входного кабеля или при его отсутствии.

Для обеспечения функции failsafe необходимо через резисторы 1,3 кОм+/-5% подключить:

- входы DINp, SINp к шине GND микросхемы;
- входы DINn, SINn к напряжению электропитания PVDD микросхемы.

5. ЭЛЕКТРИЧЕСКИЕ И ВРЕМЕННЫЕ ПАРАМЕТРЫ

5.1 Электропитание

Номинальное значение напряжения электропитания микросхемы:

- $U_{CC1}=3,3$ В (периферия);
- $U_{CC2}=2,5$ В (ядро).

Допустимые отклонения напряжения электропитания микросхемы от номинального значения - не более $\pm 5\%$.

Порядок подачи и снятия напряжений электропитания и входных сигналов на микросхему должен быть следующим:

- при включении на микросхему сначала необходимо подать напряжение электропитания ядра U_{CC2} , а затем напряжение электропитания периферии U_{CC1} . Задержка между подачей напряжений электропитания должна быть не более 10 мс. Входные сигналы подаются после подачи напряжений электропитания или одновременно с напряжением электропитания периферии U_{CC1} . Фронт нарастания напряжений электропитания должен быть не более 5 мс;
- при выключении микросхемы необходимо сначала снять входные сигналы, затем напряжение электропитания периферии U_{CC1} , затем, с задержкой не более 10 мс, напряжение электропитания ядра U_{CC2} .

Для фильтрации напряжений электропитания микросхемы, необходимо подключить к каждому источнику (U_{CC1} и U_{CC2}) не менее шести высокочастотных конденсаторов номиналом 0,1 мкФ типа СС 0603 Y5V 0,1 uF Z 25V. Конденсаторы необходимо разместить по возможности равномерно по площади корпуса микросхемы между выводами PVDD и GND, а так же CVDD и GND. При этом расстояние между контактами микросхемы и площадками подсоединения конденсаторов должно быть не более 3 мм.

5.2 Временные параметры

5.2.1 Обмен данными с внешней памятью и устройствами

Временные параметры при обмене данными с внешней памятью и устройствами приведены в Таблица .

Таблица 5.1. Временные параметры при обмене данными с внешней памятью и устройствами

Наименование параметра, единица измерения	Буквенное обозначение	Норма	
		не менее	не более
Время задержки выходных сигналов A, D, nWRH, nWRL, nWEN, nWEL, nRDH, nRDL, nCS, SRASH, SRASL, SCASH, SCASL, SWEN, SWEL, DQM, CKE, A10, BA, nFLYBYH, nFLYBYL, nOEH, nOEL после переднего фронта частоты SCLK, нс	t _{DOSC}	2	5
Время предустановки считываемых данных из асинхронной памяти перед задним фронтом частоты SCLK, нс	t _{SDSC}	6	-
Время удержания считываемых данных из асинхронной памяти после фронта снятия сигнала nRD, нс (t _{CLK} – период частоты CLK)	t _{HDRD}	0	0,5 t _{CLK}
Время предустановки считываемых данных из синхронной памяти перед передним фронтом частоты SCLK, нс	t _{SDSC}	5	-
Время удержания считываемых данных из синхронной памяти после переднего фронта частоты SCLK, нс	t _{HDSC}	0	0,5t _{CLK}

Временная диаграмма при чтении данных из асинхронной памяти приведена на рисунке 5.1. Считываемые данные фиксируются в микросхеме по заднему фронту частоты SCLK перед снятием сигнала nRD.

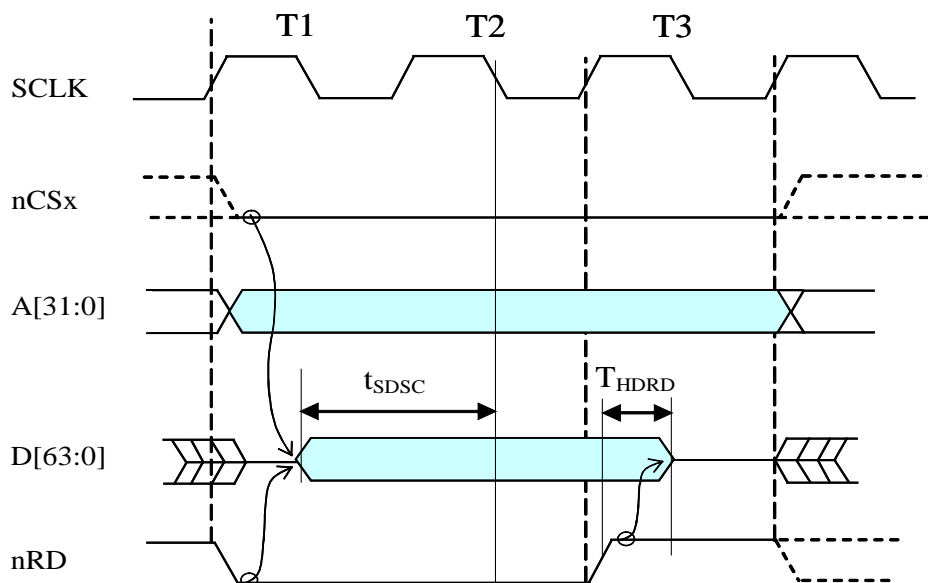


Рисунок 5.1. Чтение асинхронной памяти без дополнительных тактов ожидания

6. ОПИСАНИЕ ВНЕШНИХ ВЫВОДОВ

Микросхема 1892КП1Я имеет следующие группы выводов:

- порт внешней памяти;
- порты SpaceWire;
- системные сигналы;
- порт JTAG;
- UART;
- шина SPI;
- электропитание.

Назначение выводов микросхемы 1892КП1Я приведено в Таблица 6.1 - Таблица 6.7.

Таблица 6.1. Порт внешней памяти

Название вывода	Количество	Тип	Назначение
A[31:0]	32	O	Шина адреса.
D[31:0]	32	IO	Шина данных
DHM[6:0]	7	IO	Шина данных контроля по коду Хэмминга.
nWR [3:0]	4	O	Запись байтов асинхронной памяти
nWE	1	O	Запись асинхронной памяти
nWENM	1	O	Запись кода Хэмминга в асинхронную память
nRD	1	O	Чтение асинхронной памяти
ACK	1	I	Готовность асинхронной памяти
nCS[4:0]	5	O	Разрешение выборки блоков памяти
SRAS	1	O	Строб адреса строки SDRAM
SCAS	1	O	Строб адреса колонки SDRAM
SWE	1	O	Разрешение записи SDRAM
DQM[3:0]	4	O	Маска выборки байта
DQMNM	1	O	Маска записи кода Хэмминга в SDRAM
SCLK	1	O	Тактовая частота работы
CKE	1	O	Разрешение частоты
A_10	1	O	10 разряд адреса SDRAM
BA[1:0]	2	O	Номер банка SDRAM
Всего 97 выводов			

Таблица 6.2. Шина SPI

Название вывода	Количество	Тип	Назначение
SCK	1	O	Сигнал тактовой частоты
SO	1	O	Выход данных
SI	1	I	Вход данных
CS	1	O	Сигнал выбора внешнего устройства
Всего 4 вывода			

Таблица 6.3. Порт JTAG

Название вывода	Количество	Тип	Назначение
TCK	1	I	Тестовый тактовый сигнал (JTAG)
TRST	1	I	Установка исходного состояния (JTAG). При использовании микросхемы без возможности подключения эмулятора JTAG вывод TRST должен быть подключен к шине GND. Если микросхема используется с возможностью подключения эмулятора JTAG, то при включении электропитания микросхемы вывод TRST должен иметь низкий уровень и переключаться на высокий уровень через время не менее 1 мс после установки стабильного электропитания и стабильной тактовой частоты на входе ХТІ
TMS	1	I	Выбор режима теста (JTAG)
TDI	1	I	Вход данных теста (JTAG)
TDO	1	O	Выход данных теста (JTAG)
Всего 5 выводов			

Таблица 6.4. Порты SpaceWire

Название вывода	Количество	Тип	Назначение
DINp[15:0]	16	I	Вход данных положительный
DINn[15:0]	16	I	Вход данных отрицательный
SINp[15:0]	16	I	Вход строба положительный
SINn[15:0]	16	I	Вход строба отрицательный
DOUp[15:0]	16	O	Выход данных положительный
DOUn[15:0]	16	O	Выход данных отрицательный
SOUTp[15:0]	16	O	Выход строба положительный
SOUTn[15:0]	16	O	Выход строба отрицательный
Всего 128 выводов			

Таблица 6.5. Системные выводы

Название вывода	Количество	Тип	Назначение
nIRQ[3:0]	4	I	Входы внешних прерываний. Должны быть подключены к напряжению питания PVDD
BOOT[1:0]	2	I	Разрядность шины данных блока3 внешней памяти и источник данных при начальной загрузке: 00, 10 – 32 разряда; 01 – 8 разрядов; 11 – 32 разряда, загрузка с шины SPI (в текущей версии встроенного ПО не поддерживается)
PLL_EN	1	I	Разрешение работы PLL: 0 – системная тактовая частота коммутатора, а также частота передачи портов SpaceWire равны входной частоте ХТІ 1 - системная тактовая частота коммутатора, а также частота передачи портов SpaceWire поступает из соответствующей PLL.
ХТІ	1	I	Вход тактовой частоты 12 МГц. Эта частота поступает на умножитель частоты. С умножителя частота поступает на тактирование цифровой части 1892КП1Я. Из нее также получается

Название вывода	Количество	Тип	Назначение
			частота 2,4 МГц для синхронизации PLL_TX. Стабильность частоты от внешнего генератора – не хуже +/-50 ppm, скважность – от 40 до 60%, джиттер – не более 1 %
RTC_XTI	1	I	Частота реального времени от 1 кГц до 10 МГц. Как правило - 32,768 кГц.
nRST	1	I	Сигнал установки исходного состояния. Во время действия сигнала nRST все узлы микросхемы находятся в исходном (неактивном) состоянии, выходы - в неактивном состоянии, входы-выходы являются входами. При включении электропитания микросхемы сигнал nRST должен иметь низкий уровень и переключаться на высокий уровень через время не менее 1 мс после установки стабильного электропитания и стабильной тактовой частоты на входе XTI. Если необходимо установить работающую микросхему в исходное состояние, то для этого на нее необходимо подать асинхронный сигнал nRST длительностью не менее 10 тактов частоты на входе XTI. Фронт и спад сигнала nRST должен быть не более 100 нс.
LINK_ERROR	1	O	Сигнал ошибки контроллеров SpaceWire
STATUS	1	O	Сигнал состояния коммутатора
EN_INTRST	1	I	Разрешение сброса коммутатора по внешней команде, представляющей собой последовательность кодов распределенных прерываний: 1 – разрешено; 0 – запрещено. Вход должен быть подключен к напряжению питания PVDD
Всего 13 выводов			

Таблица 6.6. UART

Название вывода	Количество	Тип	Назначение
SIN	1	I	Вход последовательных данных
SOUT	1	O	Выход последовательных данных
Всего 2 вывода			

Таблица 6.7. Электропитание

Название вывода	Количество	Назначение
CVDD	35	Напряжение электропитания ядра и PLL
PVDD	19	Напряжение электропитания цифровых входных и выходных драйверов и LVDS.
GND	108	Земля ядра, входных и выходных драйверов, PLL и LVDS.
Всего 162 вывода		

Нумерация выводов микросхемы 1892КП1Я в корпусе HSBGA- 416 приведена на рисунках 6.1-6.3.

	1	2	3	4	5	6	7	8
A	GND	GND	PVDD	SOUTp12	DOUTn12	DINp12	SOUTp13	SINn13
B	GND	GND	GND	PVDD	SOUTn12	SINp12		DOUTp13
C	GND	GND	GND	GND	PVDD	SINn12		DOUTn13
D	GND	GND	GND	GND	GND	DOUTp12	DINn12	SOUTn13
E	SINn11	SINp11	DINp11	DINn11				
F	SOUTp11	SOUTn11	DOUTn11	DOUTp11				
G	SINn10	SINp10	DINp10	DINn10				
H	SOUTp10	SOUTn10	DOUTn10	DOUTp10				
J	SINn9	SINp9	DINp9	DINn9				
K	SOUTp9	SOUTn9	DOUTn9	DOUTp9				
L	SINn8	SINp8	DINp8	DINn8				
M	SOUTp8	SOUTn8	DOUTn8	DOUTp8				
N	PVDD	PVDD	PVDD	PVDD				
P	GND	GND	GND	DINn7				
R	DINp7	SINp7	SINn7	DOUTp7				
T	DOUTn7	SOUTn7	SOUTp7	DINn6				
U	DINp6	SINp6	SINn6	DOUTp6				
V	DOUTn6	SOUTn6	SOUTp6					
W	DINn5	DINp5	SINp5	SINn5				
Y		DOUTp5	DOUTn5	SOUTn5				
AA	SOUTp5	DINn4	DINp4	SINp4				
AB	SINn4	DOUTp4	DOUTn4	SOUTn4				
AC	GND	GND	GND	CVDD	CVDD	SINp3	SOUTn3	SINp2
AD	GND	GND	CVDD	CVDD	SOUTp4	SINn3	SOUTp3	SINn2
AE	CVDD	CVDD	CVDD	CVDD	DINn3	DOUTp3	DINn2	DOUTp2
AF	CVDD	CVDD	GND	GND	DINp3	DOUTn3	DINp2	DOUTn2

Рисунок 6.1

9	10	11	12	13	14	15	16	17
SOUTp14	SINn14	SOUTp15	SINn15	GND	CVDD	SINp15	EnINTRST	nIRQ[2]
DINn13	DOUp14	DINn14	DOUp15	GND	CVDD	DINp15	STATUS	nIRQ[1]
DINp13	DOUn14	DINp14	DOUn15	GND	CVDD	DINn15	LINK_ERROR	nIRQ[0]
SINp13	SOUTn14	SINp14	SOUTn15	GND	CVDD		nIRQ[3]	SOUT

GND	GND	PVDD	PVDD	CVDD	CVDD	GND	GND
GND	GND	GND	GND	GND	GND	GND	GND
PVDD	GND	GND	GND	GND	GND	GND	CVDD
PVDD	GND	GND	GND	GND	GND	GND	CVDD
CVDD	GND	GND	GND	GND	GND	GND	PVDD
CVDD	GND	GND	GND	GND	GND	GND	PVDD
GND	GND	GND	GND	GND	GND	GND	GND
GND	GND	CVDD	CVDD	PVDD	PVDD	GND	GND

SOUTn2	SINp1	SOUTn1	SINp0	CVDD	GND	BOOT[1]	A[3]	A[7]
SOUTp2	SINn1	SOUTp1	SINn0	CVDD	GND	BOOT[0]	A[2]	A[6]
DINn1	DOUp1	DINn0	DOUp0	CVDD	GND	SOUTp0	A[1]	A[5]
DINp1	DOUn1	DINp0	DOUn0	CVDD	GND	SOUTn0	A[0]	A[4]

Рисунок 6.2

18	19	20	21	22	23	24	25	26	
SIN	SI	TDI	nWR[1]	nRD	nCS[2]	nCS[0]	CVDD	CVDD	A
CS	TDO	TRST	nWR[0]	nCS[4]	nCS[1]	CVDD	CVDD	GND	B
SO	TMS	nWR[3]	ACK	nCS[3]	CVDD	CVDD	CVDD	GND	C
SCK	TCK	nWR[2]	nWE	CVDD	CVDD	DQM[3]	DQM[2]	DQM[1]	D
					DQM[0]	BA[1]	BA[0]	CKE	E
					A10	SWE	SCAS	SRAS	F
					DHM[6]	GND	GND	GND	G
					DHM[5]	DHM[4]	DHM[3]	DHM[2]	H
					DHM[1]	DHM[0]	nWEHM	DQM[0]	J
					nRST	SCLK	RTCXTI	XTI	K
					PLL_EN	GND	GND	GND	L
					D[31]	D[30]	D[29]	PVDD	M
					D[28]	D[27]	D[26]	GND	N
					D[23]	D[24]	D[25]	PVDD	P
					D[22]	GND	GND	GND	R
					D[18]	D[19]	D[20]	D[21]	T
					D[14]	D[15]	D[16]	D[17]	U
					D[10]	D[11]	D[12]	D[13]	V
					D[6]	D[7]	D[8]	D[9]	W
					D[5]	GND	GND	GND	Y
					GND	D[2]	D[3]	D[4]	AA
					GND	A[31]	D[0]	D[1]	AB
A[11]	A[15]	A[19]	A[23]	A[27]	GND	GND	GND	GND	AC
A[10]	A[14]	A[18]	A[22]	A[26]	A[30]	GND	GND	GND	AD
A[9]	A[13]	A[17]	A[21]	A[25]	A[29]	GND	GND	GND	AE
A[8]	A[12]	A[16]	A[20]	A[24]	A[28]	PVDD	PVDD	GND	AF
18	19	20	21	22	23	24	25	26	

Рисунок 6.3

Чертеж корпуса типа HSBGA-416 приведен на рисунок 6.4.

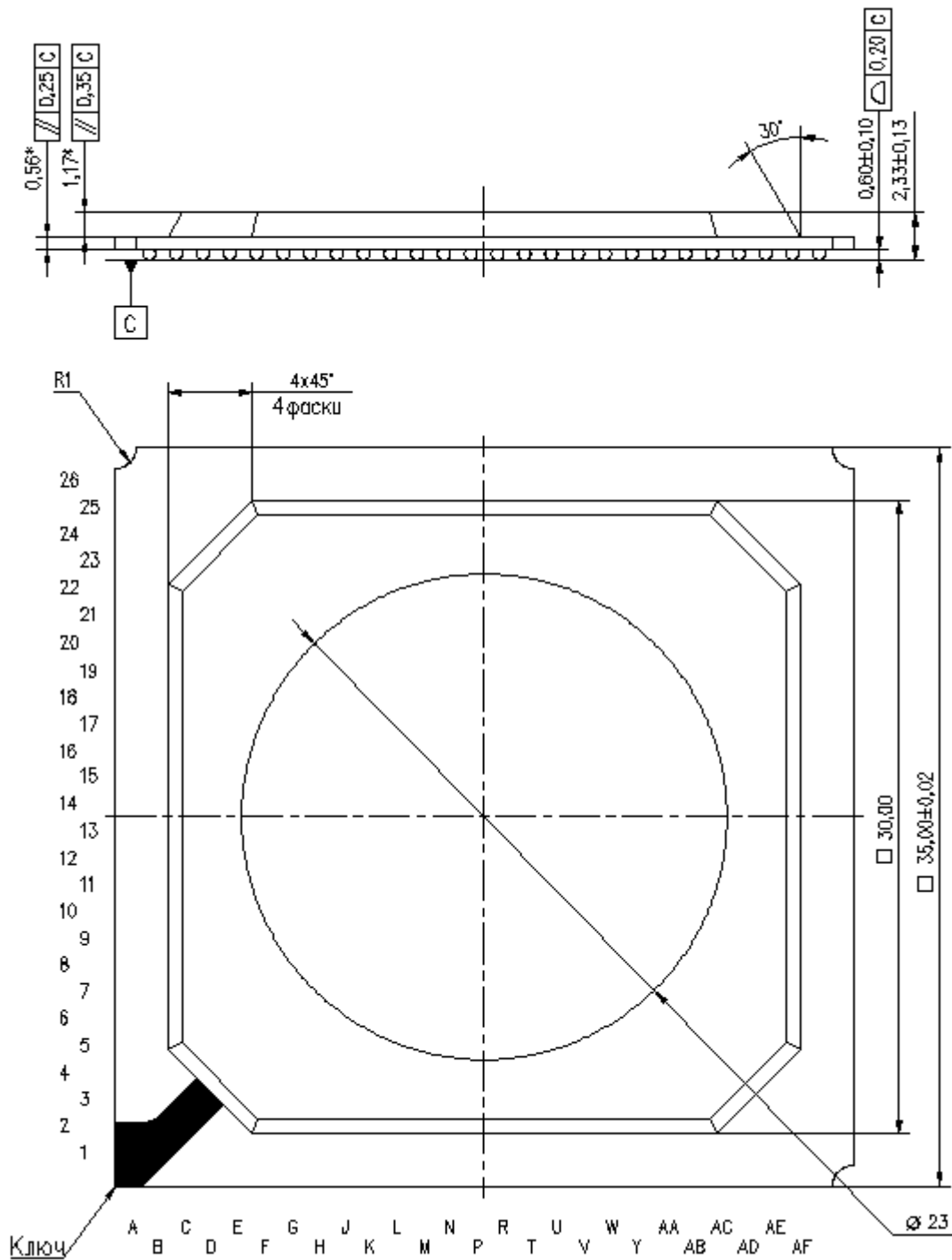


Рисунок 6.4. Чертеж корпуса HSBGA-416

7. ПРИЛОЖЕНИЕ 1. КРАТКИЕ СВЕДЕНИЯ О СЕТЕВОМ УРОВНЕ СТАНДАРТА SPACEWIRE

Сетевой уровень определяет методы маршрутизации пакетов и их коммутации при прохождении через сетевые узлы коммуникационной сети. Основным методом маршрутизации в сети SpaceWire – червячная маршрутизация

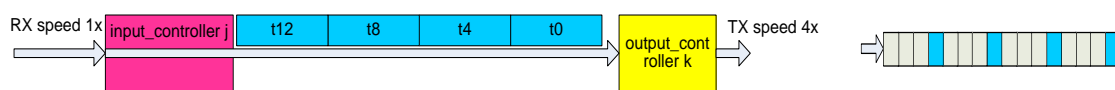
7.1 Маршрутизация

7.1.1 Червячная маршрутизация

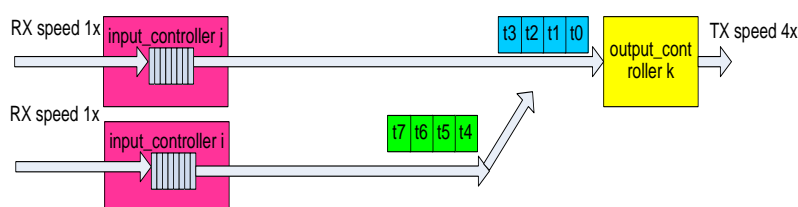
Червячная маршрутизация (wormhole routing) относится к категории методов коммутации «на лету». При использовании этого типа маршрутизации при поступлении заголовка пакета во входной порт маршрутизатора пакет сразу маршрутизируется (выбирается направление его дальнейшей передачи, т.е. выходной порт) и начинается сквозная передача потока символов пакета в выходной порт, без промежуточной буферизации и хранения в маршрутизаторе. Этот метод обеспечивает малые задержки прохождения пакета через маршрутизатор, обусловленные только временем приема и обработки заголовка пакета.

7.1.2 Маршрутизация с буферизацией

Допускается так же и поддержка маршрутизации с буферизацией. В этом случае установка канала между входным и выходным портом выполняется после того, как пакет целиком принят в буфер входного порта или буфер входного порта заполнен. Данный метод целесообразно использовать, если осуществляется передача пакетов данных из портов с невысокими скоростями приема в порт с высокой скоростью передачи.



А) коммутация «на лету»



Б) Коммутация с буферизацией

Рисунок 7.1. Сравнение методов коммутации «на лету» и коммутации с буферизацией при скорости приема в несколько раз меньшей, чем скорость передачи

7.1.3 Адаптивная групповая маршрутизация

Для увеличения пропускной способности сети SpaceWire и повышения ее надежности может использоваться групповая адаптивная маршрутизация. Она позволяет передавать пакеты по сети через альтернативные каналы, связывающие коммутаторы SpaceWire или коммутаторы и узлы SpaceWire. Для передачи данных можно использовать любой свободный канал.

В 1892КП1Я поддерживается два варианта адаптивной групповой маршрутизации: на базе регистров адаптивной групповой маршрутизации и на базе таблицы маршрутизации. Если группа портов является эквивалентной – все порты этой группы подключены каналами к портам одного и того же устройства, то в этом случае целесообразно использовать адаптивную групповую маршрутизацию на базе регистров. В этом случае все пути, идущие через эти порты, считаются эквивалентными.

На рисунке 7.2 приведен пример системы, в которой целесообразно использовать адаптивную групповую маршрутизацию на базе регистров. При использовании этого типа

адаптивной групповой маршрутизации порты будут считаться эквивалентными при использовании любых логических или регионально-логических адресов, которым соответствует один из портов группы.

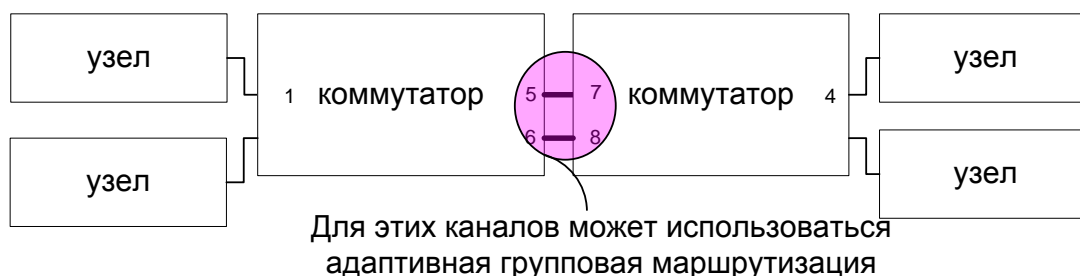


Рисунок 7.2. Пример системы, в которой используется адаптивная групповая маршрутизация на базе регистров адаптивной групповой маршрутизации

В сетях с циклами (рисунок 7.3) возможны ситуации существования нескольких альтернативных путей между источником и приемником. В коммутаторе, в котором такие пути расходятся, может быть использован вариант адаптивной групповой маршрутизации на базе таблицы маршрутизации с привязкой к логическому адресу – в строку таблицы маршрутизации добавляется бит признака (разряд 30 строки таблицы маршрутизации), указывающий, интерпретировать представленный в ней набор выходных портов, как порты для широковещания или для адаптивной групповой маршрутизации. Этот механизм упоминается как рекомендованный в стандарте SpW и в описании PnP. Он может быть очень полезным для обеспечения сбалансированности загрузки в недревовидных сетях при существенном изменении характеристик потоков данных во времени.

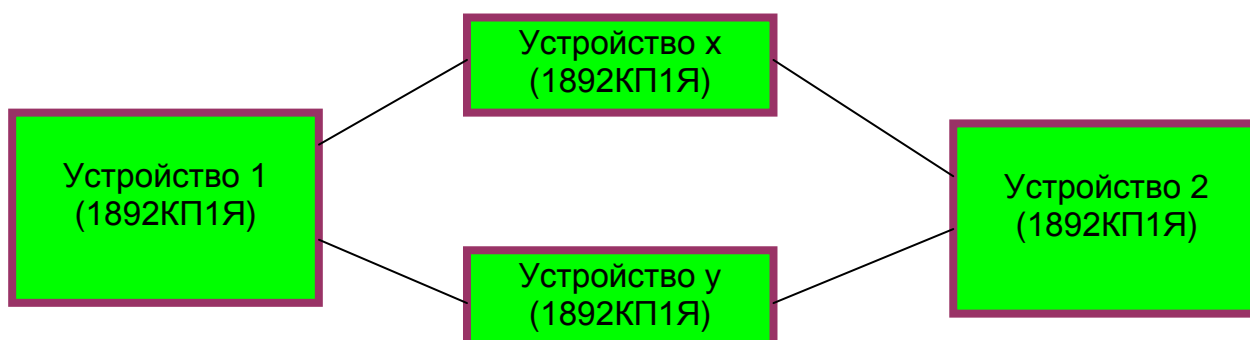


Рисунок 7.3. Пример системы, в которой используется адаптивная групповая маршрутизация на базе таблицы маршрутизации

7.2 Методы адресации

Механизм маршрутизации пакета в коммутаторе Spacewire базируется на одном из трех методов адресации узла назначения: путевой, логической, регионально-логической.

7.2.1 Путь адресация

При путевой адресации адрес назначения задается в виде последовательности номеров выходных портов маршрутизаторов, через которые должен пройти данный пакет. Приняв первый символ, маршрутизатор определяет выходной порт, удаляет этот символ и передает пакет дальше. Следующий символ пакета (теперь первый) используется очередным маршрутизатором для определения своего выходного порта и т.д. В итоге пакет пребывает к узлу приемнику с пустым заголовком. Число узлов в сети при путевой адресации не ограничено. Пример использования путевой адресации приведен на рисунке 7.4.

Чтобы отличить адрес при путевой адресации от других видов адресации, байт путевого адреса должен иметь значение от 0 до 31. Другие виды адресации такие адреса не используют. По стандарту SpaceWire у маршрутизатора может быть до 32 выходных портов. Адрес 0 назначен для конфигурационного порта маршрутизирующего коммутатора. Передачей информации в этот порт может задаваться конфигурация и режимы работы маршрутизирующего коммутатора

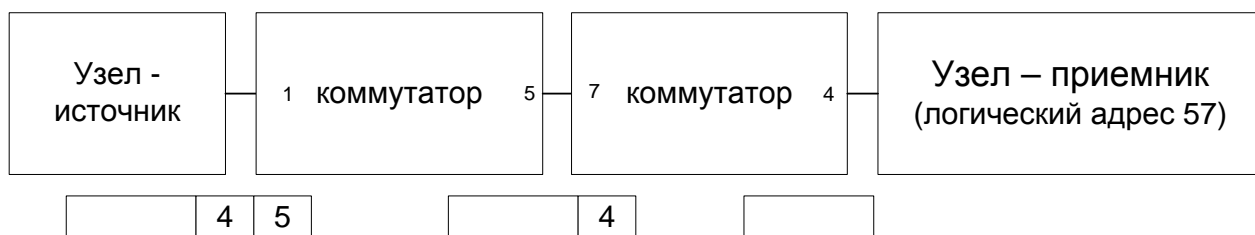


Рисунок 7.4. Пример путевой адресации

7.2.2 Логическая адресация

При логической адресации каждому узлу-абоненту присваивается уникальный номер (логический адрес). Когда источник передает пакет приемнику, он вставляет логический адрес приемника в заголовок пакета. В маршрутизаторах хранятся таблицы маршрутизации, связывающие логические адреса с номерами выходных портов. На основании этой таблицы маршрутизатор определяет номер порта для поступившего пакета. Значения логических адресов должны находиться в диапазоне от 32 до 255 (всего 224) поскольку они должны отличаться от физических номеров выходных портов и задаваться одним байтом. Адрес 255 зарезервирован для системных задач и не должен использоваться. При передаче пакетов через маршрутизатор при логической маршрутизации адреса не удаляются. Пример логической адресации приведен на рисунке 7.5.



Рисунок 7.5. Пример логической адресации

7.2.2.1 Широковещание

В сетях SpaceWire существует возможность широковещания – рассылки пакета нескольким абонентам. В этом случае логическому адресу ставится в соответствие не один, а несколько номеров выходных портов. На рисунке 7.6 приведен пример иллюстрирующий механизм широковещания



Рисунок 7.6. Пример широковещания

7.2.3 Регионально-логическая адресация

Регионально логическая адресация является комбинацией логической адресации и структуризации сети на области (regions). Внутри одной области используется обычная логическая адресация. Если источник и получатель принадлежат разным областям, используется несколько логических адресов (адрес региона и логический адрес в регионе) и механизм их удаления при прохождении маршрутизаторов на границе областей. На рисунке 7.7 приведен пример, иллюстрирующий механизм регионально-логической адресации

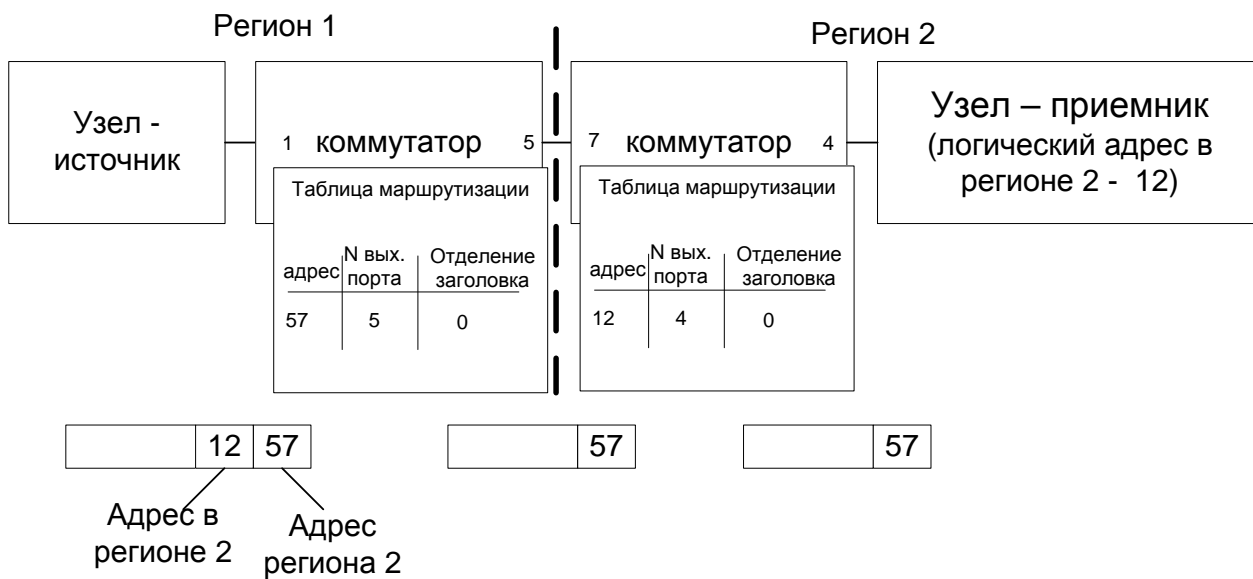


Рисунок 7.7. Пример регионально-логической адресации

8. ПРИЛОЖЕНИЕ 2. ОПИСАНИЕ МЕХАНИЗМА РАСПРЕДЕЛЕННЫХ ПРЕРЫВАНИЙ

Механизм распределенных прерываний войдет в следующую редакцию стандарта SpaceWire¹. Коды прерываний и коды подтверждений – это сигнальные коды с малой задержкой, согласно спецификации их распространение не зависит от потока данных. Это делает их полезными для распределенных коммуникационных систем реального времени.

Interrupt-код представляет собой системный сигнал запроса. Он отправляется из линка узла, который рассматриваем как узел-источник данного прерывания. Он распространяется через сеть ко всем остальным узлам. Interrupt-Code будет принят некоторым узлом в сети, который называем обработчиком прерывания. Предполагается, что в узле-обработчике должен быть реализован некий процесс обработки прерывания. Один из 64-х сигналов запроса (идентификатор источника прерывания) должен быть идентифицирован Interrupt-кодом.

Interrupt_Acknowledge-код представляет собой подтверждение что Interrupt-код достиг некоторого узла обработчика, был им принят для обработки. Узел-обработчик прерывания должен отослать Interrupt_Acknowledge-код с тем же битным идентификатором источника прерывания, который был принят. Interrupt-код передается широковещательно, чтобы найти узел-обработчик прерывания. Для избегания бесконечных циклов при широковещательной передаче управляющих кодов далее приводятся специальные механизмы и правила для их обработки в узлах и коммутаторах.

Каждый контроллер линка узла и каждый коммутатор содержит один 64-х разрядный регистр источника прерывания (ISR). Когда интерфейс линка получает от своей хост-системы запрос на прерывание с битным идентификатором прерывания или 5-и битным идентификатором прерывания (тип идентификатора задается в регистре режима), он устанавливает соответствующий бит ISR в «1». Далее он отправляет Interrupt-код с 6-битным (5-и битным) полем идентификатора источника прерывания. Если соответствующий бит ISR уже установлен в «1», то Interrupt-код не отправляется в сеть. Следующий Interrupt-код с тем же идентификатором источника может быть выслан линком только после получения Interrupt_Acknowledge-кода с соответствующим идентификатором источника прерывания.

В коммутаторе, когда интерфейс канала получает Interrupt-код, он проверяет соответствующий бит ISR. Если бит равен «0», он устанавливает бит ISR в «1» и символ передается на все выходные порты коммутатора (за исключением порта, с которого пришел). Но если соответствующий бит ISR равен «1», то Interrupt-код будет проигнорирован (для предотвращения повторного распространения Interrupt-кода в сети с

¹ В настоящем документе описана версия механизма распределённых прерываний, реализованная в микросхеме 1892КП1Я

циклическими связями). Коммутатор не должен повторно передавать Interrupt-код на все выходные порты.

На рисунке 8.1 приведен пример распространения по сети из 3-х коммутаторов и шести узлов Interrupt-кодов и Interrupt_Acknowledge-кодов. На рисунке узел N1 является источником прерывания, узел N6 является обработчиком. Зелеными стрелками показано распространение Interrupt-кодов, синими – Interrupt_Acknowledge-кодов. Цифры около стрелок показывают порядок (шаги) распространения.

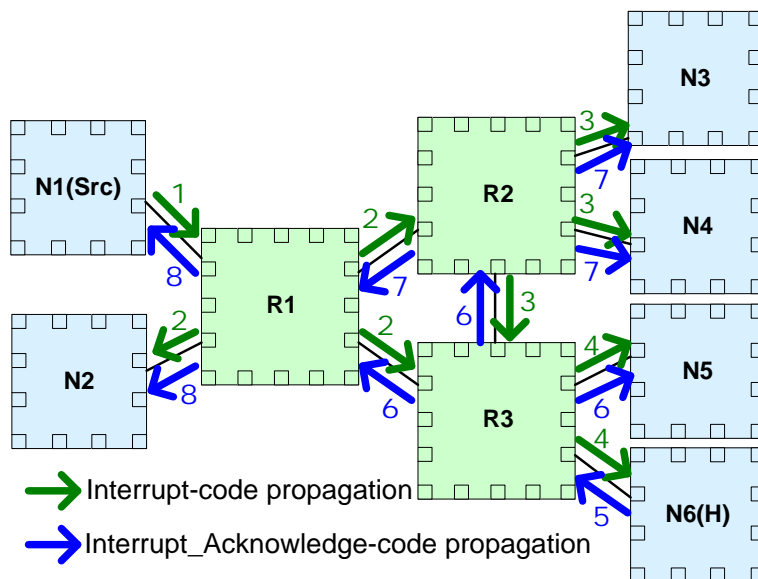


Рисунок 8.1. Пример распространения по сети Interrupt-кодов и Interrupt_Acknowledge-кодов

На символьном уровне стека проколов SpaceWire под распределенные прерывания и подтверждения выделяются специальные символы, которые называем *Interrupt-кодами* и *Interrupt_Acknowledge-кодами* соответственно. Эти символы имеют более высокий приоритет, чем у символов данных, что позволяет быстро передавать распределенные прерывания в условиях сильной загрузки сети передачей данных, обеспечивать прохождение этих кодов без задержки через загруженные или заблокированные данными пути. Более высокий приоритет имеют только маркеры времени, но загрузка сети передачей символов маркеров времени мала, поэтому это не сильно влияет на передачи распределенных прерываний.

Возможно два режима кодировки: под код распределенного прерывания отводится 6 бит, что позволяет закодировать 64 типа распределенных прерываний или под код распределенного прерывания отводится 5 бит, что позволяет закодировать 32 типа распределенных прерываний. Формат управляющих символов приведен на рисунках 8.2 и 8.3.

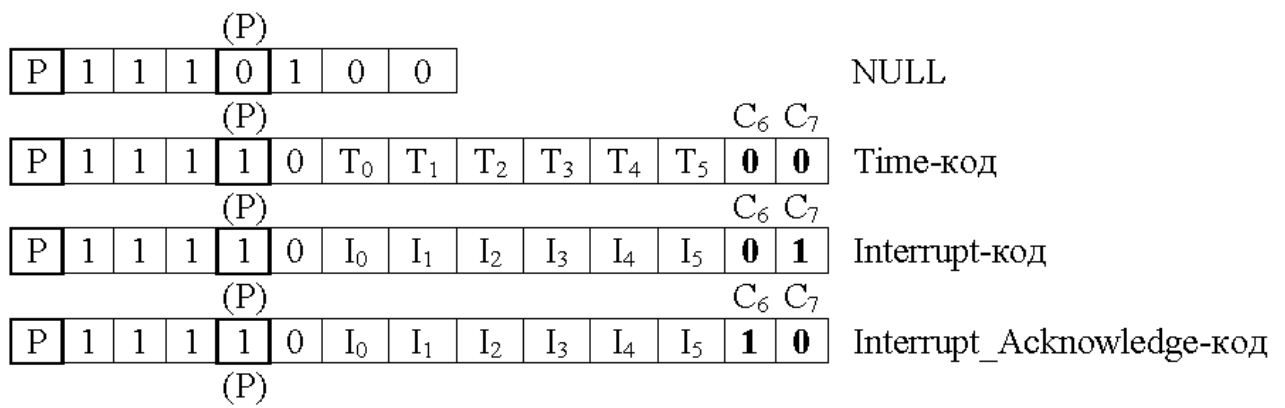


Рисунок 8.2. Формат управляющих символов при использовании 6-и битного режима

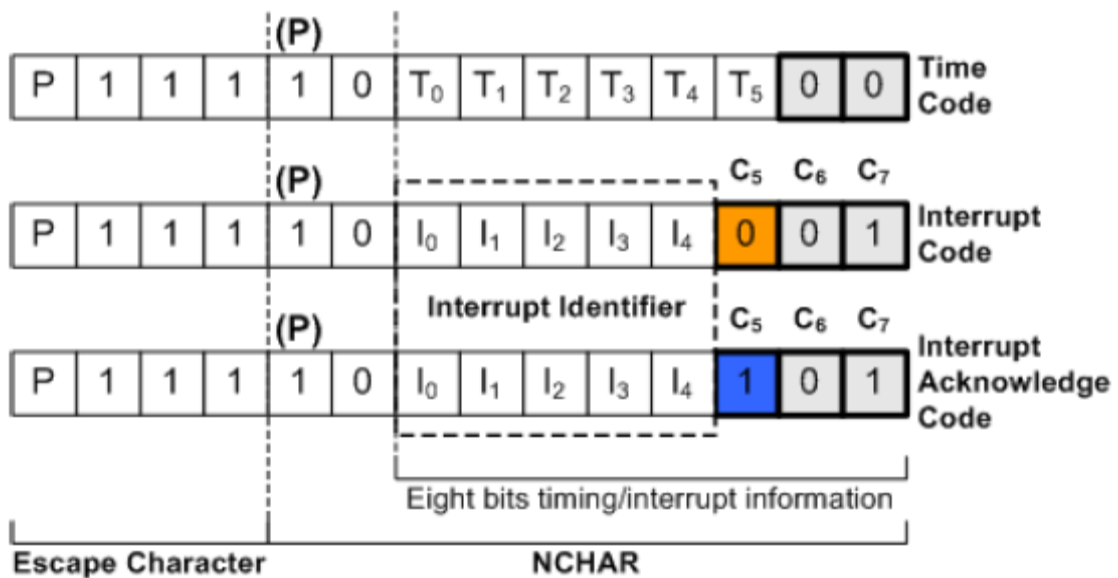


Рисунок 8.3. Формат управляющих символов при использовании 5-и битного режима

9. ИСТОРИЯ ИЗМЕНЕНИЙ

9.1 21 января 2013 г.

- Добавлено описание встроенного ПО (firmware) для МСК022;
- Добавлено описание встроенного ПО для SpiNSAW;
- Добавлено описание средств разработки и отладки.

9.2 16 апреля 2013 г.

- Удалено описание программы SpiNSAW;
- Удалено описание средств разработки и отладки;
- Доработаны рекомендации по применению микросхемы;
- Дополнено описание внешних выводов nIRQ[3:0], nRST, EN_INTRST.

9.3 03 августа 2015 г.

- Уточнен п. 1.1.

9.4 20 апреля 2017 г.

- В таблице 2.5 скорректировано исходное состояние регистра ID_VER

9.5 4 октября 2017 г.

- Добавлен пункт 4.2.

9.6 13 ноября 2017 г.

- Введен пункт 1.4.
- Изменен пункт 5.1 в части длительности фронтов нарастания напряжений электропитания.
- Дополнена таблица 6.3 в части описания назначения вывода TRST.
- Дополнена таблица 6.5 в части описания назначения вывода ХТІ.

9.7 15 ноября 2017 г.

- Уточнен пункт 4.2 Рекомендации по подключению failsafe резисторов.

9.8 25 декабря 2017 г.

- Уточнено значение максимальной скорости приема каналов SpaceWire.

9.9 11 декабря 2019 г.

- Удалено описание механизма таймаутов (регистры SWITCH_CONN_TOUTS2 и SWITCH_CONN_TOUTS) (rf#12803).