

# **МОДУЛЬ ОТЛАДОЧНЫЙ NVCOM-02ТЕМ-3U rev1.2**

**РУКОВОДСТВО ПОЛЬЗОВАТЕЛЯ**

## ОГЛАВЛЕНИЕ

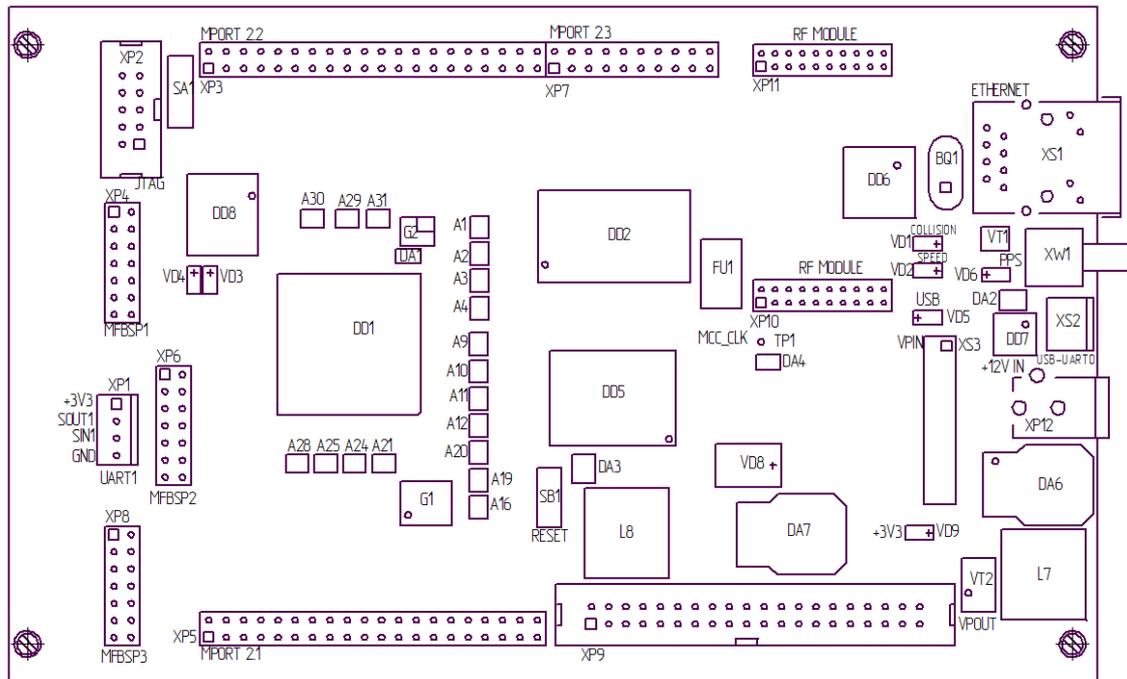
1. Введение.....	3
2. Расположение элементов на модуле.....	4
3. Назначение разъемов на модуле .....	8
4. Светодиодная индикация.....	13
5. Питание отладочного модуля.....	14
6. Память на отладочном модуле.....	15
7. Тактирование процессора.....	17
8. Работа с отладочным модулем по JTAG.....	18
9. Запуск Linux на отладочном модуле .....	19
10. uOS для процессора 1892BM10Я.....	20
11. История изменений .....	21

## **1. ВВЕДЕНИЕ**

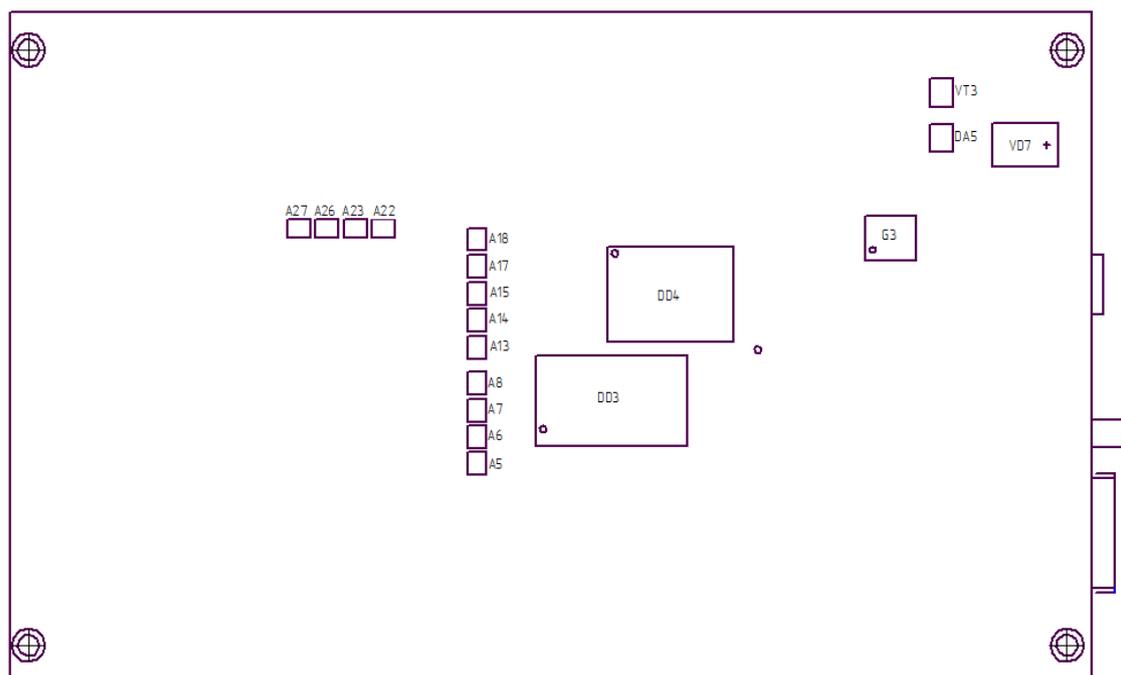
Модуль отладочный NVCom-02ТЕМ-3U реализован на основе микросхемы интегральной 1892ВМ10Я и предназначен для ознакомления с возможностями процессора, отладки программ и макетирования пользовательских систем.

## **2. РАСПОЛОЖЕНИЕ ЭЛЕМЕНТОВ НА МОДУЛЕ**

Расположение элементов показано на рисунках 2.1, 2.2. Внешний вид платы представлен на рисунках 2.3, 2.4.



**Рисунок 2.1** Расположение элементов на отладочном модуле. Лицевая сторона платы



**Рисунок 2.2** Расположение элементов на отладочном модуле. Обратная сторона платы

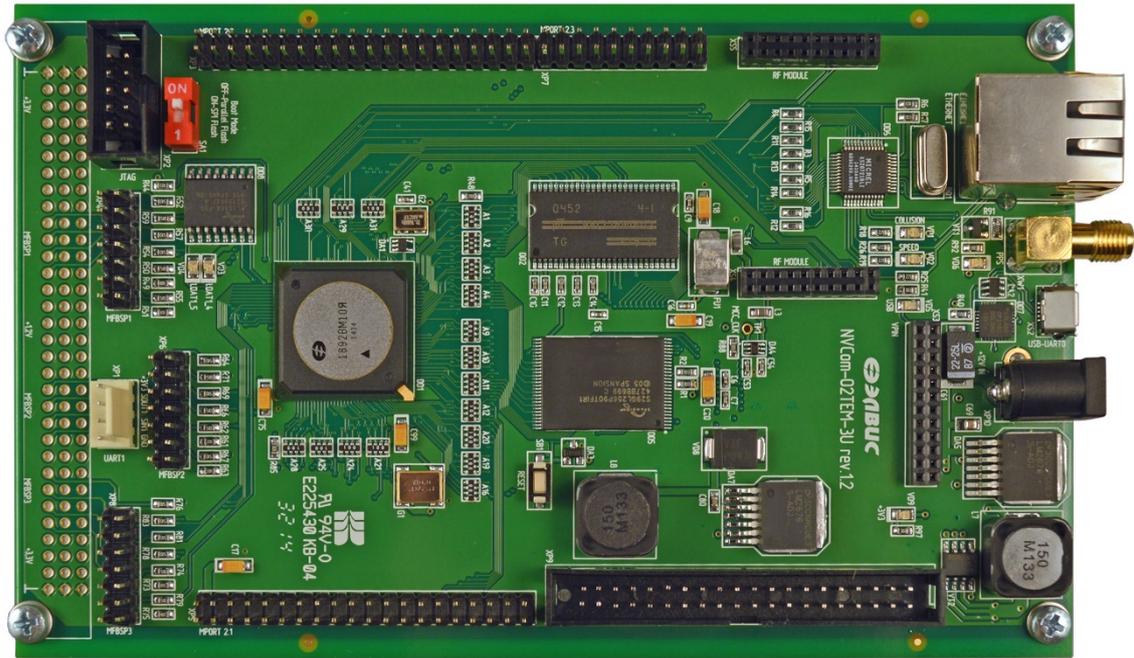


Рисунок 2.3 Внешний вид отладочного модуля. Лицевая сторона

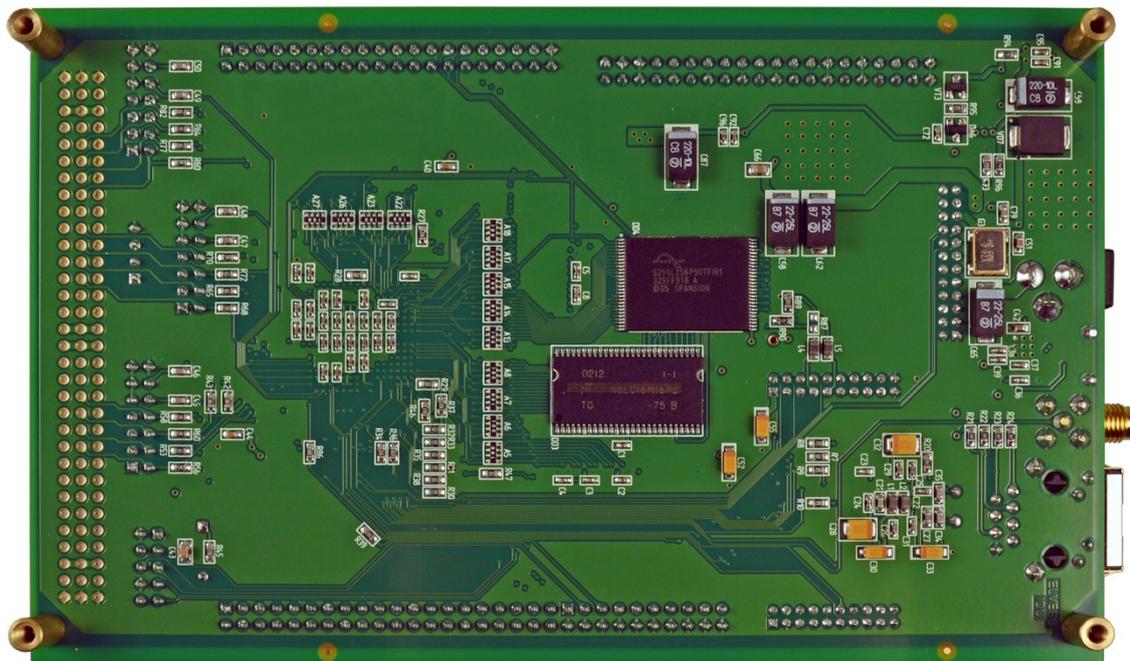


Рисунок 2.4 Внешний вид отладочного модуля. Обратная сторона

На отладочном модуле размещены:

- переключатель режима загрузки процессора (SA1);
- кварцевый генератор 10 МГц (G1);
- кварцевый генератор 32768 Гц (G2);
- кварцевый генератор 24 МГц (G3);
- микросистема интегральная 1892BM10Я ПАЯЖ.431282.012 (DD1);
- память DRAM MT48LC16M16A2TG-75 (DD2, DD3);
- параллельная Flash S29GL256P90 (DD4, DD5);
- SPI-flash S25FL256SA (DD8);
- трансивер KS8721BLI, LQFP48 (DD6);
- микросхема USB-UART CP2102 (DD7);
- разъем Ethernet J0011D21BNL (XS1);
- разъем USB-UART0 (XS2);
- разъем видеовхода (XS3);
- разъем UART1 (XP1)
- разъем JTAG IDC-10MS (XP2);
- разъемы порта внешней памяти (XP3, XP5, XP7);
- разъемы портов MFBSP1, MFBSP2, MFBSP3 (XP4, XP6, XP8);
- разъем видеовыхода (XP9);
- разъемы для подключения RF-части навигационного приемника (XS4, XS5);
- разъем питания DS-210 (XP12);
- светодиоды, подключенные к порту MFBSP1 (VD3, VD4);
- кнопка reset (SB1).

### 3. НАЗНАЧЕНИЕ РАЗЪЕМОВ НА МОДУЛЕ

**Таблица 3.1 Назначение разъемов на отладочном модуле NVCom-02ТЕМ-3U**

Разъем	Назначение
XP1	UART1. Уровни напряжений – 3.3В!
XP2	JTAG
XP3, XP5, XP7	Разъемы порта внешней памяти
XP4, XP6, XP8	Порты MFBSP1, MFBSP2, MFBSP3 соответственно
XP9	VPOUT. Разъем для подключения RGB-дисплея с тачскрином
XS4, XS5	Разъем для подключения мезонинного модуля с RF-частью навигационного приемника
XP12	Питание (12В)
XS1	Ethernet
XS2	Выход порта UART0 через микросхему UART-USB
XS3	VPIN. Разъем для подключения модуля камеры
XW1	PPS

**Таблица 3.2 Назначение выводов разъема XP1 (UART1)**

Номер вывода	Назначение
1	+3.3 В
2	SOUT1
3	SIN1
4	GND

**Таблица 3.3 Назначение выводов разъема XP2 (JTAG)**

Номер вывода	Назначение	Номер вывода	Назначение
1	TCK	6	SYS_RST
2	GND	7	TDI
3	TRST	8	GND
4	V3_3	9	TDO
5	TMS	10	-

**Таблица 3.4 Назначение выводов разъемов XP4, XP6, XP8 (MFBSPP1, MFBSPP2, MFBSPP3)**

Номер вывода	Назначение	Номер вывода	Назначение
1	LDATn[0]	8	LDATn[7]
2	LDATn[1]	9	GND
3	LDATn[2]	10	LACKn
4	LDATn[3]	11	GND
5	LDATn[4]	12	LCLKn
6	LDATn[5]	13	GND
7	LDATn[6]	14	GND

**Таблица 3.5 Назначение выводов разъема XP9 (VPOUT)**

Номер вывода	Тип сигнала	Назначение сигнала	Номер вывода	Тип сигнала	Назначение сигнала
1	+3V3	Напряжение питания	21	VDOOUT4	Видеоданные
2	+3V3		22	GND	Земля
3	GND	Земля	23	VDOOUT3	Видеоданные
4	VCLKO	Тактовая частота VPOUT	24	VDOOUT2	
5	GND	Земля	25	VDOOUT1	
6	GND		26	VDOOUT0	
7	VDOOUT15	Видеоданные	27	GND	Земля
8	VDOOUT14		28		
9	VDOOUT13		29	HSYNC	
10	GND	Земля	30	VSYNC	Сигналы вертикальной синхронизации
11	VDOOUT12	Видеоданные	31	GND	Земля
12	VDOOUT11		32		
13	VDOOUT10		33	LDAT1_0_CS	
14	GND	34	LDAT1_SCK		
15	VDOOUT9	35	LDAT1_2_MISO		
16	VDOOUT8	36	LDAT1_3_MOSI		
17	VDOOUT7	Видеоданные	37	SPI_IRQ	Сигнал прерывания от тачскрина
18	GND	Земля	38	-	-
19	VDOOUT6	Видеоданные	39	GND	Земля
20	VDOOUT5		40		

Назначение выводов разъемов XP3, XP5, XP7 приведено в спецификации интерфейса MPORT v1.4 (см. на диске, прилагающемся к отладочному модулю).

**Таблица 3.6 Назначение выводов разъема XS4**

№ вывода	Тип сигнала	Назначение сигналов
1	SPI_CS_B_ADD	Сигнал интерфейса SPI для конфигурирования RF-части
2	RFANTPOWER	Напряжение питания антенны
3	SPI_CS_A_ADD	Сигнал интерфейса SPI для конфигурирования RF-части
4	VCC3V3_RF	Напряжение питания RF-части
5	-	-
6	VCC3V3_RF	Напряжение питания RF-части
7	SPI_DOUT_ADD	Сигнал интерфейса SPI для конфигурирования RF-части
8	DIFF_CLK_INP	Вывод тактовой частоты оцифровки выходных данных RF-части
9	SPI_CLK_ADD	Сигнал интерфейса SPI для конфигурирования RF-части
10	RF_CLK_ADD	Вывод тактовой частоты оцифровки выходных данных RF-части
11	Q1_OUT_B_ADD	Вход многоканального коррелятора процессора 1892BM10Я
12	Q0_OUT_B_ADD	Вход многоканального коррелятора процессора 1892BM10Я
13	I1_OUT_B_ADD	Вход многоканального коррелятора процессора 1892BM10Я
14	I0_OUT_B_ADD	Вход многоканального коррелятора процессора 1892BM10Я
15	Q1_OUT_A_ADD	Вход многоканального коррелятора процессора 1892BM10Я
16	Q0_OUT_A_ADD	Вход многоканального коррелятора процессора 1892BM10Я
17	I1_OUT_A_ADD	Вход многоканального коррелятора процессора 1892BM10Я
18	I0_OUT_A_ADD	Вход многоканального коррелятора процессора 1892BM10Я
19	GND	Земля
20	GND	Земля

**Таблица 3.7 Назначение выводов разъема XS5**

№ вывода	Тип сигнала	Назначение сигналов
1	+3V3	Напряжение питания 3.3В (зарезервировано)
2	GND	Земля
3	-	-
4	-	-
5	-	-
6	-	-
7	-	-
8	-	-
9	-	-
10	-	-
11	GLN2_Q1	Вход многоканального коррелятора процессора 1892BM10Я
12	GLN2_Q0	Вход многоканального коррелятора процессора 1892BM10Я
13	GLN2_I1	Вход многоканального коррелятора процессора 1892BM10Я
14	GLN2_I0	Вход многоканального коррелятора процессора 1892BM10Я
15	-	-
16	-	-
17	-	-
18	-	-
19	-	-
20	-	-

**Таблица 3.8 Назначение выводов разъема XS3 (VPIN)**

№ вывода	Тип сигнала	Назначение сигналов
1	GND	Земля
2	GND	
3	VDIN9	Видеоданные
4	VDIN8	
5	VDIN7	
6	+3V3	Питание
7	VDIN6	Видеоданные
8	-	-
9	FRAME	Сигнал кадровой синхронизации
10	VDIN0	Видеоданные
11	LINE	Сигнал строчной синхронизации
12	SDA	Интерфейс I2C для конфигурирования камеры
13	VDIN1	Видеоданные
14	SCL	Интерфейс I2C для конфигурирования камеры
15	VDIN5	Видеоданные
16	LDAT1_6_CAMRST	Сигнал Reset камеры
17	VDIN4	Видеоданные
18	LDAT1_7_CAMPWDN	Сигнал Power Down камеры
19	VDIN3	Видеоданные
20	24 MHz	Тактовая частота на вход камеры
21	VDIN2	Видеоданные
22	PIXCLK	Частота выдачи видеоданных (формируется камерой)
23		
24	-	-

## 4. СВЕТОДИОДНАЯ ИНДИКАЦИЯ

Назначение светодиодов на модуле показано в таблице 4.1.

**Таблица 4.1 Назначение светодиодов на отладочном модуле**

Светодиод	Назначение
VD1	Индикатор наличия коллизий в линии Ethernet
VD2	Индикатор скорости порта Ethernet. В режиме 100 Mbit светодиод горит. В режиме 10 Mbit – не горит
VD3, VD4	Подключены соответственно к выводам LDAT4, LDAT5 порта MFBSPI. При активном нуле на данных выводах светодиоды горят, при активной единице – гаснут
VD5	Индикатор активности микросхемы USB-UART
VD6	PPS
VD9	Индикатор наличия напряжения питания 3.3В (PVDD)

## 5. ПИТАНИЕ ОТЛАДОЧНОГО МОДУЛЯ

В комплекте с модулем поставляется источник питания, предназначенный для подключения к разъему XP10. Источник питания должен обеспечивать постоянное напряжение 12 В и ток не менее 2 А.

На модуле реализована схема подачи питания, подающая напряжение питания периферии (PVDD) не ранее напряжения питания ядра (CVDD), согласно требованиям ТУ на микросхему 1892ВМ10Я. После подачи питания на отладочный модуль, формируемое напряжение PVDD не подается на процессор, так как транзистор VT2 будет заперт до тех пор, пока напряжение CVDD не достигнет рабочего уровня. Когда CVDD достигнет рабочего уровня, супервизор DA6 сформирует на выходе напряжение 1.2В, после чего в итоге транзистор VT3 будет открыт и напряжение PVDD будет подано на микросхему 1892ВМ10Я.

Супервизор питания DA3 обеспечивает активное состояние сигнала nRST на протяжении 50 мс после того, как уровень напряжения PVDD на входе процессора достигнет допустимого уровня.

Модуль также обеспечивает кратковременное удержание уровня на входе TRST процессора 1892ВМ10Я – для этого данный вывод подключен к «земле» через конденсатор емкостью 10 мкФ.

Также на отладочном модуле реализована схема, обеспечивающая при подаче сигнала reset удержание высокого уровня на входах СКЕ динамической памяти, подключенной к процессору.

Аналогичные решения по подаче питания и по работе с памятью SDRAM необходимо вводить и на конечном разрабатываемом устройстве на базе микросхемы 1892ВМ10Я.

## 6. ПАМЯТЬ НА ОТЛАДОЧНОМ МОДУЛЕ

На отладочном модуле установлено 64 Мбайт SDRAM MT48LC16M16A2 для хранения пользовательских данных. Каждая микросхема SDRAM имеет 16-разрядную шину данных. Вместе они подключены таким образом, чтобы полностью занять 32-разрядную шину данных порта внешней памяти процессора. Все микросхемы SDRAM подключены к выводу nCS[0].

Также на модуле установлено 64 Мбайт флэш-памяти S29GL256P90, подключенной к nCS[3]. Каждая микросхема Flash-памяти имеет 16-разрядную шину данных. Флэш-память может использоваться как для записи программы, которую должен исполнять процессор по включению питания (или по нажатию reset), так и для хранения данных, используемых исполняемой программой.

Кроме того, к порту MFBSPO подключена SPI-флэш S25FL256SA объемом 32 Мбайт.

На модуле установлен переключатель режимов загрузки SA1.

В положении «OFF» загрузка при подаче питания производится из параллельной флэш-памяти – процессор начинает исполнять программу, начиная с адреса 0xBFC0\_0000

В положении «ON» загрузка при подаче питания производится из SPI-флэш. В этом случае процессор исполняет жестко «вшитый» в него алгоритм, по которому из SPI-флэш вычитывается 64 32-разрядных слова, которые копируются по адресу 0x1800\_0000. После этого происходит переход на адрес 0x1800\_0000.

При поставке в ПЗУ, установленные на модуле, прошиты проекты, реализующие мигание светодиодами VD3, VD4. В параллельную флэш-память прошита программа, мигающая светодиодами попеременно. В SPI-флэш – мигающая одновременно двумя светодиодами.

Для прошивки пользовательских данных/приложений во флэш-память запланировано введение в утилиту MCPROG поддержки соответствующих типов флэш-памяти. В настоящее время для записи на диске в директории «Программное обеспечение\Samples» предоставляются примеры работы с SPI-флэш и с параллельной флэш-памятью. Данные приложения лишь показывают пример работы с флэш-памятью, для достижения максимальной производительности необходима их доработка.

Важно учитывать при отладке, что в режиме загрузки из SPI сразу после снятия сигнала nRST с процессора порт внешней памяти недоступен до тех пор, пока не будет исполнена процедура загрузки полностью и не будет произведен переход на виртуальный адрес 0x1800\_0000. Таким образом, если необходимо отлаживать режим загрузки устройства, рекомендуется сразу после ресета остановить процессор и установить точку останова на виртуальном адресе 0x1800\_0000. В этом случае процессор будет остановлен сразу после копирования данных во внутреннюю память и до начала исполнения скопированной программы.

Документация на микросхемы памяти доступна на сайтах производителей.

**Таблица 6.1 Карта памяти отладочного модуля**

Тип памяти	Начало	Конец	Объем
Parallel flash	0x1C00_0000	0x1FFF_FFFF	64 Мб
SDRAM	0x0000_0000	0x03FF_FFFF	64 Мб

В таблице указаны физические адреса. Диапазон адресов SDRAM зависит от настроек регистра CSCON0. Указанный диапазон актуален при значении 0x3000FC в регистре CSCON0.

## 7. ТАКТИРОВАНИЕ ПРОЦЕССОРА

На вход процессора ХТІ с генератора G2 подается тактовая частота 10 МГц. На вход процессора PLL\_EN подается напряжение 3.3 В, поэтому частота ХТІ поступает на вход PLL, которая формируют рабочую частоту процессора и периферии на кристалле.

На вход процессора RTC\_ХТІ подается тактовая частота 32768 Гц с генератора G3.

## 8. РАБОТА С ОТЛАДОЧНЫМ МОДУЛЕМ ПО JTAG

Для работы с процессором по интерфейсу JTAG модуль должен быть запитан. Кроме того, необходимо подключить модуль к компьютеру через эмулятор JTAG (разъем XP2).

На компьютере необходимо запустить либо среду разработки MCStudio 3М/MCStudio 4 (запускаемая версия MCStudio должна поддерживать работу с процессором 1892ВМ10Я), либо отладчик MDB.

В среде разработки необходимо открыть проект, собрать его и запустить отладку в эмуляторе. Проекты, находящиеся в директории «Samples4x\NVCom-02Т», имеют настройки, соответствующие параметрам отладочного модуля. При создании проектов, рассчитанных для работы на пользовательской системе, необходимо поменять настройки в соответствии с конфигурацией памяти, установленной на пользовательской системе.

При старте отладки в эмуляторе MCStudio соединится с процессором по JTAG, произведет reset процессора, выполнит настройки, указанные во вкладке «Options->Device» и загрузит программу в память процессора. После этого можно приступить непосредственно к отладке.

В случае использования отладчика MDB – при запуске отладчика он сразу же устанавливает соединение с процессором по JTAG и ожидает команд пользователя. Начинать работу (настройку периферийных регистров, загрузку программы и так далее) необходимо только после осуществления команды reset.

## 9. ЗАПУСК LINUX НА ОТЛАДОЧНОМ МОДУЛЕ

Для процессора 1892VM10Я и данного отладочного модуля портирована и поддерживается операционная система Linux. Собранное ядро расположено на диске в директории «Программное обеспечение\linux». Там же расположены скрипты отладчика MDB для запуска Linux.

Чтобы запустить ОС, необходимо:

- подключить к отладочному модулю эмулятор USB-JTAG;
- подключить отладочный модуль к ПК кабелем microUSB. На ПК должен появиться дополнительный COM-порт. На отладочном модуле для преобразования USB-UART используется микросхема CP2102 фирмы Silabs. Драйверы данной микросхемы можно найти на сайте производителя <http://www.silabs.com/>
- запустить на ПК терминал для соответствующего COM-порта. Настройки – 115200 8N1, управление потоком отсутствует;
- запустить отладчик MDB со следующими ключами:

```
mdb.exe -u -f linux_nvcom02t_3u.cfg
```

После того, как отладчик загрузит в ОЗУ процессора ядро Linux, он передаст ему управление, и в терминале появится консоль Linux.

Исходные коды портированного ядра Linux доступны в SVN по ссылке:

<https://hyperion.elvees.com/mclinux/>

Собранный образ Linux доступен по ссылке:

<ftp://ftp.elvees.com/1892VM10YA/Linux/3.18/>

## 10. UOS ДЛЯ ПРОЦЕССОРА 1892ВМ10Я

Для процессора 1892ВМ10Я и данного отладочного модуля портирована операционная система uOS. Исходные коды ОС, а также инструменты для ее сборки и документация по ней выложены в интернете. Репозиторий с исходными кодами:

<https://github.com/sergev/uos-embedded>

Страница с документацией:

[https://github.com/sergev/uos-embedded/wiki/docs\\_ru](https://github.com/sergev/uos-embedded/wiki/docs_ru)

Wiki:

<https://github.com/sergev/uos-embedded/wiki>

## 11. ИСТОРИЯ ИЗМЕНЕНИЙ

### Версия от 18.09.2015:

- Названия разъемов XP10, XP11 заменены на XS4, XS5;

### Версия от 20.12.2016:

- Назначения выводов разъемов XS4, XS5 вынесены в отдельные таблицы;
- Обновлено ссылки на репозитории Linux и uOS;
- Обновлено оформление документа.

### Версия от 17.05.2017:

- Скорректирована ссылка на репозиторий Linux;
- Обновлено наименование организации.

### Версия от 07.08.2019:

- Обновлено ссылка на репозиторий Linux.
- Добавлена ссылка на собранный образ Linux.