

МОДУЛЬ ПРОЦЕССОРНЫЙ САЛЮТ-ЭЛ24ПМ2

РУКОВОДСТВО ПОЛЬЗОВАТЕЛЯ

РАЯЖ.441461.031Д17

ОГЛАВЛЕНИЕ

1. Введение.....	3
2. Назначение изделия	4
3. Технические характеристики	5
4. Устройство и работа	6
4.1 Структурная схема.....	6
4.2 Внешний вид	7
4.3 Описание основных компонентов.....	8
4.3.1 Процессор 1892BM14Я	8
4.3.2 Память DDR3L.....	9
4.3.3 Память eMMC	9
4.3.4 Память NAND Flash	9
4.3.5 Память SPI Flash	9
4.3.6 Приемопередатчик Ethernet.....	9
4.3.7 Аудио кодек	10
4.3.8 Контроллер питания (PMIC).....	10
4.4 Описание интерфейсов.....	11
4.4.1 Ethernet 10/100/1000	11
4.4.2 TTL RGB 24 бит (VPOUT).....	12
4.4.3 TTL 12 бит (VPIN).....	13
4.4.4 CSI0	13
4.4.5 CSI1 (DSI).....	14
4.4.6 SpaceWire.....	15
4.4.7 SDMMC	16
4.4.8 MFBSP	17
4.4.9 I ² C.....	18
4.4.10 SPI	19
4.4.11 UART	20
4.4.12 Audio	21
4.4.13 I ² S	21
4.4.14 PWM.....	22
4.4.15 USB	23
4.4.16 GPIO	23
4.4.17 CONFIG	24
4.4.18 JTAG	25
4.4.19 Питание.....	26
4.5 Описание внешних соединителей	28
4.6 Описание светодиодов	35
4.7 Электрические характеристики	36
4.7.1 Электропитание	36
4.7.2 Ток потребления	36
4.7.3 Электрические параметры цифровых портов ввода/вывода	36
5. Установка изделия на материнскую плату	37
6. Включение изделия.....	39
7. Заметки по эксплуатации	40
7.1 Условия эксплуатации.....	40
7.2 Хранение.....	40
7.3 Транспортирование.....	40
8. Контактная информация.....	41
9. История изменений	42

1. ВВЕДЕНИЕ

Настоящий документ распространяется на модуль процессорный Салют–ЭЛ24ПМ2 РАЯЖ.441461.031 (далее – изделие), построенный на базе системы на кристалле 1892ВМ14Я.

Руководство пользователя содержит технические сведения об изделии и предназначено для ознакомления с принципом работы и описанием входящих компонентов, а также изучения правил обращения с изделием с целью обеспечения его правильной и безопасной эксплуатации.

Для изучения аппаратно-программных средств изделия может быть использован модуль отладочный Салют–ЭЛ24ОМ1 ревизии 1.2 и выше.

Таблица совместимости ревизий процессорных и отладочных модулей «Салют» размещена на сайте предприятия-изготовителя (см. раздел «Контактная информация»).

Свидетельство о приемке изделия и гарантии предприятия-изготовителя приводятся в этикетке РАЯЖ.441461.031ЭТ, которая поставляется с каждым изделием.

АО НПЦ «ЭЛВИС» оставляет за собой право в любой момент вносить изменения (дополнения) в руководство без предварительного уведомления потребителя о таком изменении (дополнении).

Документация доступна потребителю на сайте предприятия-изготовителя.

Все указанные в настоящем документе товарные знаки принадлежат их владельцам.

2. НАЗНАЧЕНИЕ ИЗДЕЛИЯ

Салют-ЭЛ24ПМ2 предназначен для использования в конечных изделиях в качестве встраиваемого процессорного модуля. Реализован на основе системы на кристалле 1892ВМ14Я АО НПЦ «ЭЛВИС». Позволяет значительно упростить разработку устройств на базе процессора 1892ВМ14Я, предоставляя готовое аппаратное решение с широкими функциональными возможностями и большим набором интерфейсов ввода-вывода.

3. ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ

Основные технические параметры изделия приведены в таблице 3.1.

Таблица 3.1. Основные технические параметры

Наименование параметра	Значение параметра
Платформа	Процессор 1892BM14Я (АО НПЦ «ЭЛВИС»): 2x ARM Cortex-A9 2x DSP ELcore-30M
ОЗУ	2x 1 Гбайт (DDR3L), 504 МГц
ПЗУ	4 Гбайт (NAND Flash) 32 Гбайт (eMMC) 4 Мбайт (SPI Flash)
Интерфейсы	Параллельный видеовыход TTL RGB 24 бит Параллельный видеовход TTL 12 бит 1x CSI 1x CSI (DSI) 10/100/1000 Ethernet 1x USB 2x SpaceWire 4x UART 2x SPI 3x I2C 1x I2S 4x PWM 1x SDMMC 1x MFBSP (LPORT, SPI, I2S, GPIO) 18x GPIO (до 116 GPIO – см. примечание) Линейный стерео аудиовход/выход, микрофон, наушники
Поддерживаемые ОС	Arch Linux (kernel 4.1) Buildroot
Напряжение питания, В	3,3
Потребляемая мощность, Вт	5, не более (уточняется)
Габаритные размеры, мм	60,0×60,0×5,5

Примечание. Количество входов/выходов общего назначения может быть увеличено до 116 с учетом использования в качестве GPIO групп контактов, помеченных (*) на структурной схеме изделия (см. рисунок 4.1.).

4. УСТРОЙСТВО И РАБОТА

4.1 Структурная схема

Структурная схема изделия приведена на рисунке 4.1

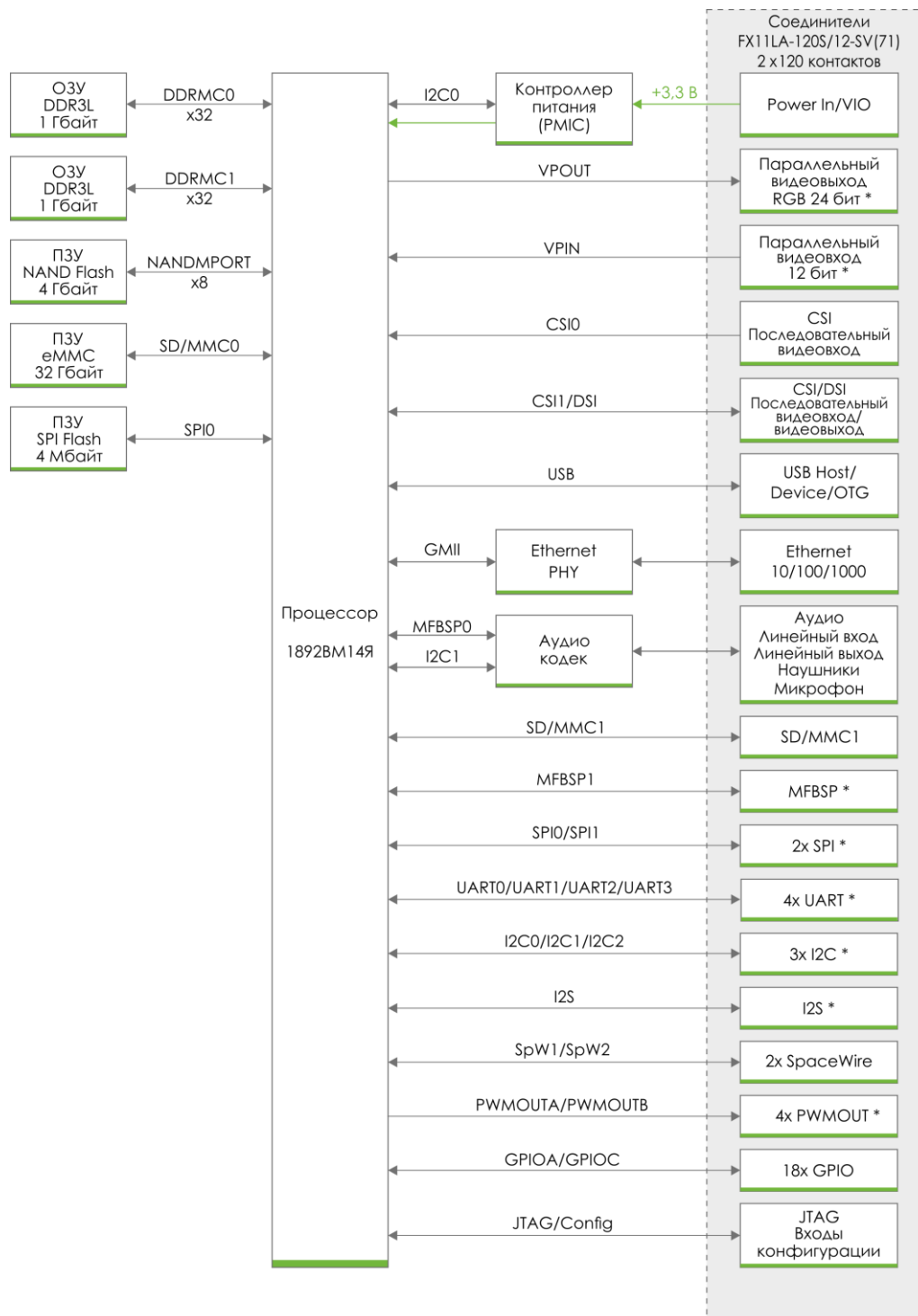


Рисунок 4.1. Структурная схема

Группы контактов, помеченные (*), могут использоваться в качестве входов/выходов общего назначения (GPIO).

4.2 Внешний вид

Изделие не имеет корпуса. Виды печатной платы с расположенными сверху и снизу элементами показаны на рисунке 4.2 и рисунке 4.3 соответственно.

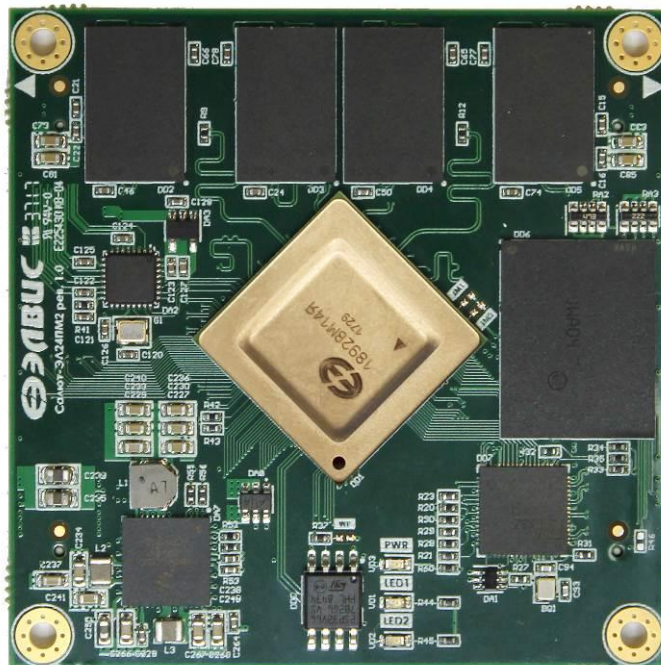


Рисунок 4.2. Внешний вид изделия (сверху)

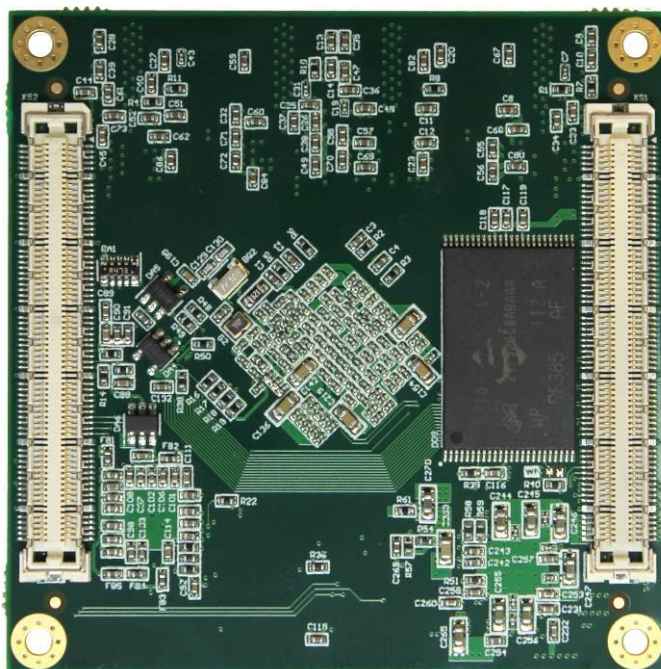


Рисунок 4.3. Внешний вид изделия (снизу)

4.3 Описание основных компонентов

4.3.1 Процессор 1892BM14Я

Микросхема интегральная 1892BM14Я представляет собой высокопроизводительную микропроцессорную систему на кристалле, изготовленную по КМОП-технологии с минимальными топологическими размерами элементов 40 нм.

Процессор имеет следующие основные технические характеристики:

- максимальная тактовая частота: до 816 МГц CPU/до 672 МГц DSP;
- многоядерная гетерогенная MIMD-архитектура на базе стандартных процессорных и специализированных ядер:
 - стандартное управляющее процессорное сдвоенное ядро: Dual CORTEX-A9 (CPU 0-1) с FPU-акселератором и NEON SIMD-акселератором (ARM);
 - кластер на базе двух DSP-ядер ELcore-30M;
 - графический 2D/3D акселератор (MALI-300, ARM); поддержка OpenVG 1.1, OpenGL ES 2.0/1.1; поддержка разрешения до Full HD с 4х-кратным сглаживанием; встроенный 8 кбайт кэш второго уровня;
 - видеокодек VELcore-01: обеспечение функций H.264 CBP Encode and Decode, Full HD (1920x1080) стерео поток с частотой следования не менее 30 кадров/с; память видеоданных VRAM объемом 1 Мбайт, доступная для CPU и DSP;
 - аппаратный ускоритель для сжатия изображений по стандарту JPEG.

Более подробные сведения о микросхеме интегральной 1892BM14Я РАЯЖ.431282.014 содержатся в руководстве пользователя, которое представлено на сайте предприятия-изготовителя.

4.3.2 Память DDR3L

К портам DDRMC0, DDRMC1 процессора 1892BM14Я подключено по две шестнадцатиразрядных микросхемы MT41K256M16HA-125 IT:E, объемом по 512 Мбайт каждая. Таким образом, суммарный объем оперативной памяти изделия равен 2 Гбайт. Максимальная частота работы 504 МГц.

4.3.3 Память eMMC

К порту SDMMC0 процессора 1892BM14Я подключена микросхема MTFC32GJDED-4M-IT объемом 32 Гбайт. Поддерживаемые режимы работы: одnorазрядный, четырёхразрядный, восьмиразрядный.

Микросхема соответствует стандарту JEDEC/MMC №8-A441.

Загрузчик U-Boot, прошиваемый в SPI флэш, может использовать память eMMC в качестве источника загрузки основной программы.

4.3.4 Память NAND Flash

К порту NANDMPORT процессора 1892BM14Я подключена микросхема MT29F32G08ABAAWP-IT объемом 4 Гбайт, представляющая собой восьмиразрядную SLC NAND-флэш.

4.3.5 Память SPI Flash

К порту SPI0 (CS0) процессора 1892BM14Я подключена микросхема M25P32-VMW6G объемом 4 Мбайт, представляющая собой NOR флэш-память с последовательным интерфейсом.

Микросхема может использоваться в качестве источника загрузки процессора, если выбран соответствующий режим загрузки (см. таблицу 4.26).

При поставке изделия в микросхему прошит загрузчик U-Boot.

4.3.6 Приемопередатчик Ethernet

Трансивер Ethernet (PHY) подключен к контроллеру Ethernet MAC процессора 1892BM14Я по интерфейсу GMII и поддерживает скорости 10, 100 и 1000 Мбит/с с возможностью авто-согласования скорости (auto-negotiation).

Микросхема KSZ9031MNXIA соответствует стандарту IEEE 802.3.

4.3.7 Аудио кодек

К порту MFBSP0 процессора 1892BM14Я в режиме I2S подключена микросхема SGTL5000XNAA3, представляющая собой малопотребляющий стерео аудио кодек со встроенным усилителем для наушников.

Для управления микросхемой используется порт I2C1 процессора 1892BM14Я.

4.3.8 Контроллер питания (PMIC)

Микросхема MMPF0100NPAEP представляет собой программируемый контроллер питания (PMIC) и предназначена для формирования и контроля напряжений вторичного электропитания изделия, а также обеспечивает требуемую последовательность подачи вторичного электропитания при включении и контролирует потребляемый ток в ходе работы.

В процессе работы изделия выходные значения напряжений микросхемы можно менять программным способом, записывая требуемые значения в регистры PMIC по интерфейсу I2C (порт I2C0 процессора).

Изменение значений напряжения ядра процессора позволяет динамически переключать режимы работы процессора: из малопотребляющего режима – в нормальный или высокопроизводительный.

Внимание! Запись некорректных значений в регистры PMIC может привести к выходу изделия из строя.

4.4 Описание интерфейсов

4.4.1 Ethernet 10/100/1000

Контроллер Ethernet MAC (GEMAC) в составе процессора 1892BM14Я соответствует спецификации IEEE 802.3-2002 и поддерживает скорость передачи данных 10/100/1000 Мбит/с.

Описание сигналов данного интерфейса приведено в таблице 4.1.

Таблица 4.1. Сигналы Ethernet

Цепь	Соединитель контакт	Тип	Описание
ETH_DA+	XS2:119	Дифференциальный сигнал	Линия данных А (прямой)
ETH_DA-	XS2:117	Дифференциальный сигнал	Линия данных А (инверсный)
ETH_DB+	XS2:113	Дифференциальный сигнал	Линия данных В (прямой)
ETH_DB-	XS2:111	Дифференциальный сигнал	Линия данных В (инверсный)
ETH_DC+	XS2:107	Дифференциальный сигнал	Линия данных С (прямой)
ETH_DC-	XS2:105	Дифференциальный сигнал	Линия данных С (инверсный)
ETH_DD+	XS2:101	Дифференциальный сигнал	Линия данных D (прямой)
ETH_DD-	XS2:99	Дифференциальный сигнал	Линия данных D (инверсный)
ETH_LED1	XS2:100	Выход	Выход для подключения светодиода, индицирующего наличие обмена данными (Activity). Переключается с высокого уровня на низкий и обратно при обмене данными по Ethernet. При отсутствии обмена данными выход находится в высоком уровне.
ETH_LED2	XS2:102	Выход	Выход для подключения светодиода, индицирующего установку соединения по Ethernet (Link). Находится в высоком уровне, если соединение отсутствует, в низком – соединение установлено.

4.4.2 TTL RGB 24 бит (VPOUT)

Параллельный порт видеовывода (VPOUT) служит для вывода изображения на жидкокристаллический дисплей в соответствии со стандартом DPI 2.0 и имеет следующие характеристики:

- Максимальное поддерживаемое разрешение: 1920x1080 (30 кадров/с);
- Выходной формат: RGB 24 бит.

Описание сигналов данного интерфейса приведено в таблице 4.2.

Таблица 4.2. Сигналы VPOUT

Цепь	Соединитель: контакт	Тип	Описание
VPOUT_VDO0	XS1:12	Выход	Сигнал выходных данных, бит 0
VPOUT_VDO1	XS1:14	Выход	Сигнал выходных данных, бит 1
VPOUT_VDO2	XS1:16	Выход	Сигнал выходных данных, бит 2
VPOUT_VDO3	XS1:18	Выход	Сигнал выходных данных, бит 3
VPOUT_VDO4	XS1:20	Выход	Сигнал выходных данных, бит 4
VPOUT_VDO5	XS1:22	Выход	Сигнал выходных данных, бит 5
VPOUT_VDO6	XS1:24	Выход	Сигнал выходных данных, бит 6
VPOUT_VDO7	XS1:26	Выход	Сигнал выходных данных, бит 7
VPOUT_VDO8	XS1:28	Выход	Сигнал выходных данных, бит 8
VPOUT_VDO9	XS1:30	Выход	Сигнал выходных данных, бит 9
VPOUT_VDO10	XS1:32	Выход	Сигнал выходных данных, бит 10
VPOUT_VDO11	XS1:34	Выход	Сигнал выходных данных, бит 11
VPOUT_VDO12	XS1:36	Выход	Сигнал выходных данных, бит 12
VPOUT_VDO13	XS1:38	Выход	Сигнал выходных данных, бит 13
VPOUT_VDO14	XS1:40	Выход	Сигнал выходных данных, бит 14
VPOUT_VDO15	XS1:42	Выход	Сигнал выходных данных, бит 15
VPOUT_VDO16	XS1:44	Выход	Сигнал выходных данных, бит 16
VPOUT_VDO17	XS1:46	Выход	Сигнал выходных данных, бит 17
VPOUT_VDO18	XS1:48	Выход	Сигнал выходных данных, бит 18
VPOUT_VDO19	XS1:50	Выход	Сигнал выходных данных, бит 19
VPOUT_VDO20	XS1:52	Выход	Сигнал выходных данных, бит 20
VPOUT_VDO21	XS1:54	Выход	Сигнал выходных данных, бит 21
VPOUT_VDO22	XS1:56	Выход	Сигнал выходных данных, бит 22
VPOUT_VDO23	XS1:58	Выход	Сигнал выходных данных, бит 23
VPOUT_HSYNC	XS1:53	Выход	Сигнал горизонтальной синхронизации
VPOUT_VSYNC	XS1:62	Выход	Сигнал вертикальной синхронизации
VPOUT_VCLK	XS1:61	Выход	Сигнал пиксельной синхронизации
VPOUT_VDEN	XS1:57	Выход	Сигнал действительности видеоданных

4.4.3 TTL 12 бит (VPIN)

Параллельный порт видеоввода (VPIN) служит для получения изображения от следующих источников с пиксельной частотой до 100 МГц:

- LVTTTL порт Bayer/Mono CMOS-сенсоров 12 бит;
- Порт BT.656 10 бит.

Описание сигналов данного интерфейса приведено в таблице 4.3.

Таблица 4.3. Сигналы VPIN

Цепь	Соединитель: контакт	Тип	Описание
VPIN_VDI0	XS2:55	Вход	Сигнал вертикальной синхронизации
VPIN_VDI1	XS2:57	Вход	Сигнал горизонтальной синхронизации
VPIN_VDI2	XS2:42	Вход	Сигнал входных данных, бит 0
VPIN_VDI3	XS2:44	Вход	Сигнал входных данных, бит 1
VPIN_VDI4	XS2:45	Вход	Сигнал входных данных, бит 2
VPIN_VDI5	XS2:46	Вход	Сигнал входных данных, бит 3
VPIN_VDI6	XS2:47	Вход	Сигнал входных данных, бит 4
VPIN_VDI7	XS2:48	Вход	Сигнал входных данных, бит 5
VPIN_VDI8	XS2:49	Вход	Сигнал входных данных, бит 6
VPIN_VDI9	XS2:50	Вход	Сигнал входных данных, бит 7
VPIN_VDI10	XS2:51	Вход	Сигнал входных данных, бит 8
VPIN_VDI11	XS2:52	Вход	Сигнал входных данных, бит 9
VPIN_VDI12	XS2:53	Вход	Сигнал входных данных, бит 10
VPIN_VDI13	XS2:54	Вход	Сигнал входных данных, бит 11
VPIN_VDI28	XS2:40	Вход	Сигнал пиксельной синхронизации
VPIN_FSYNC0	XS2:43	Выход	Сигнал кадровой синхронизации для CMOS-сенсора
VPIN_RST0	XS2:41	Выход	Сигнал общего назначения для управления CMOS-сенсором. Может использоваться в качестве сигнала сброса или перехода в режим пониженного энергопотребления.

4.4.4 CSI0

Последовательный порт видеоввода CSI0 служит для получения изображения от источников видеосигнала по интерфейсу MIPI CSI (до четырёх линий данных) и имеет следующие характеристики:

- скорость передачи до 1000 Мбит/с;
- поддерживаемые форматы: RGB, YCbCr, Bayer.

Описание сигналов данного интерфейса приведено в таблице 4.4.

Таблица 4.4. Сигналы CSI0

Цепь	Соединитель: контакт	Тип	Описание
CSI0_CLKP	XS1:11	Дифференциальный сигнал	Синхронизация (прямая)
CSI0_CLKN	XS1:13	Дифференциальный сигнал	Синхронизация (инверсная)
CSI0_DATAP0	XS1:27	Дифференциальный сигнал	Данные канал 0 (прямые)
CSI0_DATAN0	XS1:29	Дифференциальный сигнал	Данные канал 0 (инверсные)
CSI0_DATAP1	XS1:23	Дифференциальный сигнал	Данные канал 1 (прямые)
CSI0_DATAN1	XS1:25	Дифференциальный сигнал	Данные канал 1 (инверсные)
CSI0_DATAP2	XS1:19	Дифференциальный сигнал	Данные канал 2 (прямые)
CSI0_DATAN2	XS1:21	Дифференциальный сигнал	Данные канал 2 (инверсные)
CSI0_DATAP3	XS1:15	Дифференциальный сигнал	Данные канал 3 (прямые)
CSI0_DATAN3	XS1:17	Дифференциальный сигнал	Данные канал 3 (инверсные)

4.4.5 CSI1 (DSI)

Порт может работать в двух режимах: CSI и DSI.

4.4.5.1 CSI1

Последовательный порт видеоввода CSI1 служит для получения изображения от источников видеосигнала по интерфейсу MIPI CSI (до четырёх линий данных) и имеет следующие характеристики:

- скорость передачи до 1000 Мбит/с;
- поддерживаемые форматы: RGB, YCbCr, Bayer.

Описание сигналов данного интерфейса приведено в таблице 4.5.

Таблица 4.5. Сигналы CSI1

Цепь	Соединитель: контакт	Тип	Описание
CSI1_CLKP	XS1:31	Дифференциальный сигнал	Синхронизация (прямая)
CSI1_CLKN	XS1:33	Дифференциальный сигнал	Синхронизация (инверсная)
CSI1_DATAP0	XS1:47	Дифференциальный сигнал	Данные канал 0 (прямые)
CSI1_DATAN0	XS1:49	Дифференциальный сигнал	Данные канал 0 (инверсные)
CSI1_DATAP1	XS1:43	Дифференциальный сигнал	Данные канал 1 (прямые)
CSI1_DATAN1	XS1:45	Дифференциальный сигнал	Данные канал 1 (инверсные)
CSI1_DATAP2	XS1:39	Дифференциальный сигнал	Данные канал 2 (прямые)
CSI1_DATAN2	XS1:41	Дифференциальный сигнал	Данные канал 2 (инверсные)
CSI1_DATAP3	XS1:35	Дифференциальный сигнал	Данные канал 3 (прямые)
CSI1_DATAN3	XS1:37	Дифференциальный сигнал	Данные канал 3 (инверсные)

4.4.5.2 DSI

Последовательный порт видеовывода DSI служит для вывода изображения на жидкокристаллический дисплей по стандарту MIPI DPI 2.0 (до четырёх линий данных).

Описание сигналов данного интерфейса приведено в таблице 4.6.

Таблица 4.6. Сигналы DSI

Цепь	Соединитель: контакт	Тип	Описание
DSI_CLKP	XS1:31	Дифференциальный сигнал	Синхронизация (прямая)
DSI_CLKN	XS1:33	Дифференциальный сигнал	Синхронизация (инверсная)
DSI_DATAP0	XS1:47	Дифференциальный сигнал	Данные канал 0 (прямые)
DSI_DATAN0	XS1:49	Дифференциальный сигнал	Данные канал 0 (инверсные)
DSI_DATAP1	XS1:43	Дифференциальный сигнал	Данные канал 1 (прямые)
DSI_DATAN1	XS1:45	Дифференциальный сигнал	Данные канал 1 (инверсные)
DSI_DATAP2	XS1:39	Дифференциальный сигнал	Данные канал 2 (прямые)
DSI_DATAN2	XS1:41	Дифференциальный сигнал	Данные канал 2 (инверсные)
DSI_DATAP3	XS1:35	Дифференциальный сигнал	Данные канал 3 (прямые)
DSI_DATAN3	XS1:37	Дифференциальный сигнал	Данные канал 3 (инверсные)

4.4.6 SpaceWire

Контроллер интерфейса SpaceWire (далее по тексту – SWIC: SpaceWire Interface Controller) предназначен для обеспечения аппаратной поддержки функций внутрисистемных коммуникаций с использованием протокола SpaceWire. SWIC разработан в соответствии с международным стандартом ECSS-E-50-12C и обеспечивает функционирование одного дуплексного канала связи со скоростью от 2 до 696 Мбит/с в каждую сторону.

Описание сигналов порта SW0 приведено в таблице 4.7.

Таблица 4.7. Сигналы SW0

Цепь	Соединитель: контакт	Тип	Описание
SW0_SINP	XS1:74	Дифференциальный сигнал	Вход строба канала приёма SW0 (прямой)
SW0_SINN	XS1:72	Дифференциальный сигнал	Вход строба канала приёма SW0 (инверсный)
SW0_DINP	XS1:68	Дифференциальный сигнал	Вход данных канала приёма SW0 (прямой)
SW0_DINN	XS1:66	Дифференциальный сигнал	Вход данных канала приема SW0 (инверсный)
SW0_SOUTP	XS1:80	Дифференциальный сигнал	Выход строба канала приема SW0 (прямой)
SW0_SOUTN	XS1:78	Дифференциальный сигнал	Выход строба канала приема SW0 (инверсный)

Цепь	Соединитель: контакт	Тип	Описание
SW0_DOUTP	XS1:86	Дифференциальный сигнал	Выход данных канала приема SW0 (прямой)
SW0_DOUTN	XS1:84	Дифференциальный сигнал	Выход данных канала приема SW0 (инверсный)

Описание сигналов порта SW1 приведено в таблице 4.8.

Таблица 4.8. Сигналы SW1

Цепь	Соединитель: контакт	Тип	Описание
SW1_SINP	XS1:79	Дифференциальный сигнал	Вход строба канала приема SW1 (прямой)
SW1_SINN	XS1:77	Дифференциальный сигнал	Вход строба канала приема SW1 (инверсный)
SW1_DINP	XS1:85	Дифференциальный сигнал	Вход данных канала приема SW1 (прямой)
SW1_DINN	XS1:83	Дифференциальный сигнал	Вход данных канала приема SW1 (инверсный)
SW1_SOUTP	XS1:73	Дифференциальный сигнал	Выход строба канала приема SW1 (прямой)
SW1_SOUTN	XS1:71	Дифференциальный сигнал	Выход строба канала приема SW1 (инверсный)
SW1_DOUTP	XS1:67	Дифференциальный сигнал	Выход данных канала приема SW1 (прямой)
SW1_DOUTN	XS1:65	Дифференциальный сигнал	Выход данных канала приема SW1 (инверсный)

4.4.7 SDMMC

Контроллер SDMMC предназначен для работы с SD- и MMC-картами и имеет следующие характеристики:

- частота обмена от 0 до 208 МГц;
- скорость обмена до 832 Мбит/с при использовании параллельного четырехпроводного интерфейса (режим SDR104);
- передача данных в однократном и четырехкратном SD-режиме, а также в SPI-режиме;
- поддержка режимов SDR104, SDR50, DDR50;
- алгоритм проверки контрольной суммы CRC7 для проверки целостности команд и CRC16 для проверки целостности данных;
- передача данных переменной длины;
- поддержка управления ожиданием чтения (приостановка/возобновление работы SD/SDIO);
- обнаружение карты (установлена/извлечена).

Описание сигналов данного интерфейса приведено в таблице 4.9.

Таблица 4.9. Сигналы SDMMC

Цепь	Соединитель: контакт	Тип	Описание
SDMMC1_DATA0	XS2:17	Вход/Выход	Шина данных, бит 0
SDMMC1_DATA1	XS2:19	Вход/Выход	Шина данных, бит 1
SDMMC1_DATA2	XS2:21	Вход/Выход	Шина данных, бит 2
SDMMC1_DATA3	XS2:23	Вход/Выход	Шина данных, бит 3
SDMMC1_CMD	XS2:15	Выход	Команда
SDMMC1_CLK	XS2:25	Выход	Синхронизация
SDMMC1_NDET	XS2:13	Вход	Определение наличия карты
SDMMC1_VDD	XS2:27	Питание	Выход напряжения питания портов ввода/вывода блока SDMMC1

4.4.8 MFBSP

Многофункциональный буферизированный последовательный порт (MFBSP) позволяет вести обмен параллельно-последовательным кодом с другими микросхемами по линковому интерфейсу (LPORT), либо обмениваться аудиоданными и управляющей информацией с внешними устройствами по последовательным интерфейсам в дуплексном режиме, с возможностью независимой настройки приемника и передатчика. Гибкость последовательного порта позволяет организовывать передачу с широким спектром внешних устройств. Дополнительно порт позволяет организовывать обмен данными с внешними устройствами в режиме входов/выходов общего назначения.

Описание сигналов данного интерфейса приведено в таблице 4.10.

Таблица 4.10 Сигналы MFBSP

Цепь	Соединитель: контакт	Тип	Описание
MFBSP1_LDAT0	XS2:24	Вход/Выход	Шина данных, бит 0
MFBSP1_LDAT1	XS2:18	Вход/Выход	Шина данных, бит 1
MFBSP1_LDAT2	XS2:22	Вход/Выход	Шина данных, бит 2
MFBSP1_LDAT3	XS2:20	Вход/Выход	Шина данных, бит 3
MFBSP1_LDAT4	XS2:30	Вход/Выход	Шина данных, бит 4
MFBSP1_LDAT5	XS2:12	Вход/Выход	Шина данных, бит 5
MFBSP1_LDAT6	XS2:28	Вход/Выход	Шина данных, бит 6
MFBSP1_LDAT7	XS2:14	Вход/Выход	Шина данных, бит 7
MFBSP1_LACK	XS2:26	Вход/Выход	Готовность к приёму данных
MFBSP1_LCLK	XS2:16	Вход/Выход	Синхронизация

4.4.9 I²C

Контроллер I²C предназначен для обмена данными по последовательной шине I²C и имеет следующие характеристики:

- три скоростных режима передачи данных с программируемой скоростью передачи:
 - Standard-speed (от 0 до 100 Кбит/с);
 - Fast-speed (до 400 Кбит/с);
 - High-speed (до 3,4 Мбит/с);
- поддержка режима Multimaster (синхронизация тактовых частот, процедура арбитража при передаче данных);
- поддержка динамического переключения между семиразрядной и десятиразрядной адресацией;
- поддержка режимов работы по прерыванию и по опросу;
- аппаратный интерфейс взаимодействия с PDMA-контроллером;
- настраиваемые параметры фильтрации помех.

Описание сигналов порта I2C0 приведено в таблице 4.11.

Таблица 4.11 Сигналы I2C0

Цепь	Соединитель: контакт	Тип	Описание
I2C0_SCL	XS1:98	Выход	Синхронизация
I2C0_SDA	XS1:100	Вход/Выход	Данные

Примечание. К порту I2C0 изделия подключен контроллер питания (PMIC).

Описание сигналов порта I2C1 приведено в таблице 4.12.

Таблица 4.12. Сигналы I2C1

Цепь	Соединитель: контакт	Тип	Описание
I2C1_SCL	XS2:59	Выход	Синхронизация
I2C1_SDA	XS2:61	Вход/Выход	Данные

Примечание. К порту I2C1 изделия подключен аудио кодек.

Описание сигналов порта I2C2 приведено в таблице 4.13.

Таблица 4.13. Сигналы I2C2

Цепь	Соединитель: контакт	Тип	Описание
I2C2_SCL	XS2:56	Выход	Синхронизация
I2C2_SDA	XS2:58	Вход/Выход	Данные

Примечание. На линиях I2C установлены подтягивающие резисторы номиналами 4,7 кОм (I2C0) и 2,2 кОм (I2C1 и I2C2).

4.4.10 SPI

Контроллер SPI предназначен для обмена данными по протоколам:

- Serial Peripheral Interface (SPI) – Motorola;
- Synchronous Serial Protocol (SSP) – Texas Instruments;
- Microwire – Texas Instruments.

Контроллер SPI имеет следующие характеристики:

- максимальная частота передачи данных 50 МГц;
- настраиваемая длина передаваемого слова: от 4 до 16 бит;
- аппаратный интерфейс взаимодействия с PDMA-контроллером.

Описание сигналов порта SPI0 приведено в таблице 4.14.

Таблица 4.14. Сигналы SPI0

Цепь	Соединитель: контакт	Тип	Описание
SPI0_RXD	XS2:37	Вход	Данные приёма SPI0
SPI0_TXD	XS2:39	Выход	Данные передачи SPI0
SPI0_SCLK	XS2:29	Выход	Выходная частота SPI0
SPI0_CS1	XS2:31	Выход	Выбор устройства SPI0
SPI0_CS2	XS2:33	Выход	Выбор устройства SPI0
SPI0_CS3	XS2:35	Выход	Выбор устройства SPI0

Примечание. К каналу SPI0_CS0 подключена память SPI Flash, которая используется в качестве источника загрузки, если выбран соответствующий режим загрузки процессора (см. п. 4.4.17).

Описание сигналов порта SPI1 приведено в таблице 4.15.

Таблица 4.15. Сигналы SPI1

Цепь	Соединитель: контакт	Тип	Описание
SPI1_RXD	XS2:66	Вход	Данные приёма SPI1
SPI1_TXD	XS2:64	Выход	Данные передачи SPI1
SPI1_SCLK	XS2:68	Выход	Выходная частота SPI1
SPI1_CS0	XS2:70	Выход	Выбор устройства SPI1
SPI1_CS1	XS2:72	Выход	Выбор устройства SPI1
SPI1_CS2	XS2:74	Выход	Выбор устройства SPI1
SPI1_CS3	XS2:76	Выход	Выбор устройства SPI1

4.4.11 UART

Универсальный асинхронный порт (UART) имеет следующие характеристики:

- FIFO для приема и передачи данных имеют объем по 128 байт;
- программируемые параметры последовательного интерфейса:
 - длина символа от 5 до 8 бит;
 - генерация и обнаружение бита четности;
 - генерация стопового сигнала длиной 1, 1,5 или 2 бита;
- диагностический режим;
- эмуляция символьных ошибок;
- аппаратный режим управления потоком данных;
- аппаратный интерфейс запросов PDMA.

Описание сигналов порта UART0 приведено в таблице 4.16.

Таблица 4.16. Сигналы UART0

Цепь	Соединитель: контакт	Тип	Описание
UART0_SIN	XS2:79	Вход	Вход последовательных данных
UART0_SOUT	XS2:81	Выход	Выход последовательных данных
UART0_CTSN	XS2:75	Вход	Запрос на прекращение передачи
UART0_RTSN	XS2:77	Выход	Запрос на начало передачи

Примечание. UART0 используется в качестве загрузочного порта, если выбран соответствующий режим загрузки процессора (см. п. 4.4.17).

Описание сигналов порта UART1 приведено в таблице 4.17.

Таблица 4.17. Сигналы UART1

Цепь	Соединитель: контакт	Тип	Описание
UART1_SIN	XS2:71	Вход	Вход последовательных данных
UART1_SOUT	XS2:73	Выход	Выход последовательных данных
UART1_CTSN	XS2:67	Вход	Запрос на прекращение передачи
UART1_RTSN	XS2:69	Выход	Запрос на начало передачи

Описание сигналов порта UART2 приведено в таблице 4.18.

Таблица 4.18. Сигналы UART2

Цепь	Соединитель: контакт	Тип	Описание
UART2_SIN	XS2:60	Вход	Вход последовательных данных
UART2_SOUT	XS2:62	Выход	Выход последовательных данных

Описание сигналов порта UART3 приведено в таблице 4.19.

Таблица 4.19. Сигналы UART3

Цепь	Соединитель: контакт	Тип	Описание
UART3_SIN	XS2:63	Вход	Вход последовательных данных
UART3_SOUT	XS2:65	Выход	Выход последовательных данных

4.4.12 Audio

Сtereo аудио кодек предназначен для ввода/вывода аналоговых аудио сигналов по следующим интерфейсам:

- линейный выход;
- линейный вход;
- вход микрофона;
- выход наушников.

Более подробные сведения содержатся в документации на микросхему SGTL5000XNAA3, доступной на сайте производителя микросхемы.

Описание сигналов данного интерфейса приведено в таблице 4.20.

Таблица 4.20. Сигналы Audio

Цепь	Соединитель: контакт	Тип	Описание
LINEOUT_L	XS1:1	Аналоговый выход	Линейный выход (левый канал)
LINEOUT_R	XS1:2	Аналоговый выход	Линейный выход (правый канал)
LINEIN_L	XS1:5	Аналоговый вход	Линейный вход (левый канал)
LINEIN_R	XS1:3	Аналоговый вход	Линейный вход (правый канал)
MIC_IN	XS1:7	Аналоговый вход	Вход микрофона
HPOUT_L	XS1:4	Аналоговый выход	Выход наушников (левый канал)
HPOUT_R	XS1:8	Аналоговый выход	Выход наушников (правый канал)
HPGND	XS1:6	Аналоговая земля	Выход наушников (общий)

4.4.13 I²S

Контроллер I²S предназначен для обмена аудиоданными в стерео формате по последовательной шине I²S и имеет следующие характеристики:

- блок передачи, состоящий из четырех стерео передатчиков (нулевой, первый, второй и третий);
- блок приема, состоящий из одного стерео приемника;
- поддержка квантования аудиоданных по 12, 16, 20, 24, 32 бита;

- дополнительные внутренние сигналы управления выходной частотой SCLK;
- выходная частота SCLK всегда синхронна частоте уровня L3 коммутатора SPLCLK;
- буферы приемника и передатчика на 16 слов данных.

Описание сигналов данного интерфейса приведено в таблице 4.21.

Таблица 4.21. Сигналы I²S

Цепь	Соединитель: контакт	Тип	Описание
I2S_SDO0	XS1:94	Выход	Выходные данные, бит 0
I2S_SDO1	XS1:93	Выход	Выходные данные, бит 1
I2S_SDO2	XS1:91	Выход	Выходные данные, бит 2
I2S_SDO3	XS1:89	Выход	Выходные данные, бит 3
I2S_SDI	XS1:96	Вход	Входные данные
I2S_WS	XS1:92	Выход	Выбор слова
I2S_SCLK	XS1:97	Вход	Входная частота
I2S_SCLKO	XS1:99	Выход	Выходная частота

4.4.14 PWM

Широтно-импульсный модулятор (PWM) генерирует выходные импульсы сложной формы при минимальном участии CPU.

Модулятор PWM имеет следующие характеристики:

- 32-битный специализированный счетчик с возможностью контроля периода, частоты и направления счета;
- два независимых двухканальных PWM-выхода: OUTA и OUTB;
- асинхронный программный контроль выходных сигналов;
- программное управление сдвигом фазы выходных сигналов одного канала PWM относительно фазы выходных сигналов других каналов PWM, работающих в системе;
- синхронизация различных модулей PWM во время пуска и во время работы;
- возможность генерации запретной зоны от различных фронтов с различным периодом.

Описание сигналов данного интерфейса приведено в таблице 4.22.

Таблица 4.22. Сигналы PWM

Цепь	Соединитель: контакт	Тип	Описание
PWM_OUTA0	XS1:95	Выход	Выход PWM (канал A0)
PWM_OUTA1	XS2:83	Выход	Выход PWM (канал A1)
PWM_OUTB0	XS1:90	Выход	Выход PWM (канал B0)
PWM_OUTB1	XS2:85	Выход	Выход PWM (канал B1)

4.4.15 USB

Встроенный USB-контроллер является двухролевым устройством и может выполнять функции периферийного устройства и Host-контроллера, а также поддерживает стандарт USB On-The-Go (дополнение к спецификации USB 2.0, ревизии 1.3a и 2.0).

Поддерживаются три режима передачи данных:

- high-speed (до 480 Мбит/с);
- full-speed (до 12 Мбит/с);
- low-speed (до 1,5 Мбит/с).

Более подробные сведения содержатся в руководстве пользователя на микросхему 1892BM14Я, которое представлено на сайте предприятия-изготовителя.

Описание сигналов данного интерфейса приведено в таблице 4.23.

Таблица 4.23. Сигналы USB

Цепь	Соединитель: контакт	Тип	Описание
USB_OTG_DP	XS2:108	Дифференциальный сигнал	Сигнал данных (прямой)
USB_OTG_DM	XS2:110	Дифференциальный сигнал	Сигнал данных (инверсный)
USB_OTG_VBUS	XS2:114	Вход	Контроль наличия напряжения VBUS. Подключить к шине питания VBUS (+5 V)
USB_OTG_DRV	XS2:116	Выход	Выход управления внешним источником питания. Используется только в режиме Host: 0 - отключить регулятор питания VBUS; 1 – включить регулятор питания VBUS. В режиме Device: OTG_DRV_VBUS=0
USB_OTG_ID	XS2:118	Вход	Режимы работы: 0 - Host 1 - Device

4.4.16 GPIO

Группа сигналов GPIO является входами/выходами общего назначения.

Описание сигналов данного интерфейса приведено в таблице 4.24.

Таблица 4.24. Сигналы GPIO

Цепь	Соединитель: контакт	Тип	Описание
GPIOA5	XS2:93	Вход/выход	Сигнал ввода/вывода порта GPIOA, бит 5
GPIOA6	XS2:94	Вход/выход	Сигнал ввода/вывода порта GPIOA, бит 6
GPIOA7	XS2:97	Вход/выход	Сигнал ввода/вывода порта GPIOA, бит 7
GPIOA8	XS2:88	Вход/выход	Сигнал ввода/вывода порта GPIOA, бит 8
GPIOA9	XS2:86	Вход/выход	Сигнал ввода/вывода порта GPIOA, бит 9
GPIOA10	XS2:90	Вход/выход	Сигнал ввода/вывода порта GPIOA, бит 10
GPIOA11	XS2:84	Вход/выход	Сигнал ввода/вывода порта GPIOA, бит 11
GPIOA12	XS2:91	Вход/выход	Сигнал ввода/вывода порта GPIOA, бит 12
GPIOA13	XS2:82	Вход/выход	Сигнал ввода/вывода порта GPIOA, бит 13
GPIOA14	XS2:92	Вход/выход	Сигнал ввода/вывода порта GPIOA, бит 14
GPIOA15	XS2:89	Вход/выход	Сигнал ввода/вывода порта GPIOA, бит 15
GPIOA16	XS2:95	Вход/выход	Сигнал ввода/вывода порта GPIOA, бит 16
GPIOA17	XS2:80	Вход/выход	Сигнал ввода/вывода порта GPIOA, бит 17
GPIOA31	XS2:87	Вход/выход	Сигнал ввода/вывода порта GPIOA, бит 31
GPIOC21	XS2:32	Вход/выход	Сигнал ввода/вывода порта GPIOC, бит 21
GPIOC22	XS2:34	Вход/выход	Сигнал ввода/вывода порта GPIOA, бит 22
GPIOC23	XS2:36	Вход/выход	Сигнал ввода/вывода порта GPIOA, бит 23
GPIOC24	XS2:38	Вход/выход	Сигнал ввода/вывода порта GPIOA, бит 24

Примечание. Сигналы порта GPIOA могут быть использованы в режиме внешних прерываний.

4.4.17 CONFIG

Группа сигналов CONFIG включает служебные входы/выходы для конфигурации работы изделия.

Описание сигналов данного интерфейса приведено в таблице 4.25.

Таблица 4.25. Сигналы CONFIG

Цепь	Соединитель: контакт	Тип	Описание
PMIC_STANDBY	XS1:101	Вход	Перевод изделия в режим пониженного энергопотребления. В ревизии 1.1 изделия не поддерживается. Оставить неподключенным
PMIC_PWRON	XS1:102	Вход	Управление контроллером питания изделия. Высокий уровень – изделие включено. Низкий уровень – изделие выключено
RESET_MCU	XS2:4	Вход	Сброс процессора (Warm Reset). Активный уровень – низкий
RESET_PON	XS2:96	Вход	Сброс процессора (Cold Reset). Активный уровень – низкий

Цепь	Соединитель: контакт	Тип	Описание
RTC_ISO	XS2:2	Вход	Изоляция при работе в режиме глубокого сна
RTC_WAKEUP	XS2:11	Выход	Запрос на выход из экономного режима от RTC таймера
BOOT0*	XS2:6	Вход	Выбор источника загрузки процессора, бит 0
BOOT1*	XS2:8	Вход	Выбор источника загрузки процессора, бит 1
BOOT2*	XS2:10	Вход	Выбор источника загрузки процессора, бит 2

Примечания.

1 Выбор источника загрузки процессора 1892BM14Я для цепей CONFIG, помеченных (*), осуществляется в соответствии с таблицей 4.26.

Таблица 4.26. Режим загрузки процессора

BOOT2	BOOT1	BOOT0	Источник загрузки процессора
0	1	0	Внутренняя ROM память процессора и UART0
0	1	1	Внутренняя ROM память процессора и SPI Flash
1	0	0	Внутренняя ROM память процессора и порт SD/MMC

2. Более подробная информация о сигналах RTC_ISO и RTC_WAKEUP содержится в руководстве пользователя на микросхему 1892BM14Я, которое представлено на сайте предприятия-изготовителя.

4.4.18 JTAG

Отладочный порт JTAG соответствует стандарту IEEE1149.1.

Описание сигналов данного интерфейса приведено в таблице 4.27.

Таблица 4.27. Сигналы JTAG

Цепь	Соединитель: контакт	Тип	Описание
TDO	XS2:5	Выход	Выход данных
TDI	XS2:7	Вход	Вход данных
TCK	XS2:1	Вход	Тактовый сигнал
TMS	XS2:9	Вход	Выбор режима
TRSTN	XS2:3	Вход	Установка исходного состояния

4.4.19 Питание

4.4.19.1 VCC

Описание выводов питания приведено в таблице 4.28.

Таблица 4.28. Выводы питания

Цепь	Соединитель: контакт	Тип	Описание
PMIC_VDDIO	XS1:109	Питание	Напряжение питания портов ввода/вывода контроллера питания (PMIC). Подключить к +3,3 В
PMIC_VPGM	XS1:108	Питание	Служебный контакт для программирования PMIC. Подключить к GND
PMIC_LICELL	XS1:110	Питание	Вход для подключения литиевой батареи напряжением 3 В. Служит для питания часов реального времени (ЧРВ) процессора 1892BM14Я. Если ЧРВ не используются, вход подключить к +3,3 В
CPU_eFUSE_VDD	XS2:104	Питание	Напряжение для программирования eFuse. Номинал +5 В. Если не используется, то оставить неподключенным
+3V3_IN	XS1:111	Питание	Напряжение питания изделия. Номинал +3,3 В
+3V3_IN	XS1:112	Питание	Напряжение питания изделия. Номинал +3,3 В
+3V3_IN	XS1:113	Питание	Напряжение питания изделия. Номинал +3,3 В
+3V3_IN	XS1:114	Питание	Напряжение питания изделия. Номинал +3,3 В
+3V3_IN	XS1:115	Питание	Напряжение питания изделия. Номинал +3,3 В
+3V3_IN	XS1:116	Питание	Напряжение питания изделия. Номинал +3,3 В
+3V3_IN	XS1:117	Питание	Напряжение питания изделия. Номинал +3,3 В
+3V3_IN	XS1:118	Питание	Напряжение питания изделия. Номинал +3,3 В
+3V3_IN	XS1:119	Питание	Напряжение питания изделия. Номинал +3,3 В
+3V3_IN	XS1:120	Питание	Напряжение питания изделия. Номинал +3,3 В

4.4.19.2 GND

Описание выводов приведено в таблице 4.29.

Таблица 4.29. Выводы GND

Цепь	Соединитель: контакт	Тип	Описание
GND	XS1:9	Питание	Общий контакт
GND	XS1:10	Питание	Общий контакт
GND	XS1:51	Питание	Общий контакт
GND	XS1:55	Питание	Общий контакт
GND	XS1:59	Питание	Общий контакт
GND	XS1:60	Питание	Общий контакт
GND	XS1:63	Питание	Общий контакт
GND	XS1:64	Питание	Общий контакт
GND	XS1:69	Питание	Общий контакт
GND	XS1:70	Питание	Общий контакт
GND	XS1:75	Питание	Общий контакт
GND	XS1:76	Питание	Общий контакт
GND	XS1:81	Питание	Общий контакт
GND	XS1:82	Питание	Общий контакт
GND	XS1:87	Питание	Общий контакт
GND	XS1:88	Питание	Общий контакт
GND	XS1:103	Питание	Общий контакт
GND	XS1:104	Питание	Общий контакт
GND	XS1:105	Питание	Общий контакт
GND	XS1:106	Питание	Общий контакт
GND	XS1:107	Питание	Общий контакт
GND	XS2:78	Питание	Общий контакт
GND	XS2:98	Питание	Общий контакт
GND	XS2:103	Питание	Общий контакт
GND	XS2:106	Питание	Общий контакт
GND	XS2:109	Питание	Общий контакт
GND	XS2:112	Питание	Общий контакт
GND	XS2:115	Питание	Общий контакт
GND	XS2:120	Питание	Общий контакт

4.5 Описание внешних соединителей

Для соединения с материнской платой используются две розетки XS1 и XS2 FX11LA-120S/12-SV(71) фирмы HiRose (расположены на оборотной стороне печатной платы).

Назначение контактов соединителя XS1 изделия приведено в таблице 4.30.

Таблица 4.30. Назначение контактов соединителя XS1

Контакт	Цепь	Тип сигнала	Группа контактов	GPIO	Вывод процессора
1	LINEOUT_L	Аналоговый выход	Audio		
2	LINEOUT_R	Аналоговый выход	Audio		
3	LINEIN_R	Аналоговый вход	Audio		
4	HPOUT_L	Аналоговый выход	Audio		
5	LINEIN_L	Аналоговый вход	Audio		
6	HP_GND	Питание	Audio GND		
7	MICIN	Аналоговый вход	Audio		
8	HPOUT_R	Аналоговый выход	Audio		
9	GND	Питание	GND		
10	GND	Питание	GND		
11	CSI0_CLKP	Дифференц. сигнал	CSI		G35
12	VPOUT_VDO0	Выход	VPOUT		C29
13	CSI0_CLKN	Дифференц. сигнал	CSI		G36
14	VPOUT_VDO1	Выход	VPOUT		D29
15	CSI0_DATAP3	Дифференц. сигнал	CSI		F36
16	VPOUT_VDO2	Выход	VPOUT		A29
17	CSI0_DATAN3	Дифференц. сигнал	CSI		F35
18	VPOUT_VDO3	Выход	VPOUT		B29
19	CSI0_DATAP2	Дифференц. сигнал	CSI		E36
20	VPOUT_VDO4	Выход	VPOUT		C30
21	CSI0_DATAN2	Дифференц. сигнал	CSI		E35
22	VPOUT_VDO5	Выход	VPOUT		D30
23	CSI0_DATAP1	Дифференц. сигнал	CSI		D36
24	VPOUT_VDO6	Выход	VPOUT		B30
25	CSI0_DATAN1	Дифференц. сигнал	CSI		D35
26	VPOUT_VDO7	Выход	VPOUT		A30
27	CSI0_DATAP0	Дифференц. сигнал	CSI		C36
28	VPOUT_VDO8	Выход	VPOUT		D31
29	CSI0_DATAN0	Дифференц. сигнал	CSI		C35

Контакт	Цепь	Тип сигнала	Группа контактов	GPIO	Вывод процессора
30	VPOUT_VDO9	Выход	VPOUT		C31
31	CSI1_CLKP	Дифференц. сигнал	CSI (DSI)		G33
32	VPOUT_VDO10	Выход	VPOUT		B31
33	CSI1_CLKN	Дифференц. сигнал	CSI (DSI)		G34
34	VPOUT_VDO11	Выход	VPOUT		A31
35	CSI1_DATAP3	Дифференц. сигнал	CSI (DSI)		F34
36	VPOUT_VDO12	Выход	VPOUT		D32
37	CSI1_DATAN3	Дифференц. сигнал	CSI (DSI)		F33
38	VPOUT_VDO13	Выход	VPOUT		C32
39	CSI1_DATAP2	Дифференц. сигнал	CSI (DSI)		E34
40	VPOUT_VDO14	Выход	VPOUT		B32
41	CSI1_DATAN2	Дифференц. сигнал	CSI (DSI)		E33
42	VPOUT_VDO15	Выход	VPOUT		A32
43	CSI1_DATAP1	Дифференц. сигнал	CSI (DSI)		D34
44	VPOUT_VDO16	Выход	VPOUT		B33
45	CSI1_DATAN1	Дифференц. сигнал	CSI (DSI)		D33
46	VPOUT_VDO17	Выход	VPOUT		A33
47	CSI1_DATAP0	Дифференц. сигнал	CSI (DSI)		C34
48	VPOUT_VDO18	Выход	VPOUT		B34
49	CSI1_DATAN0	Дифференц. сигнал	CSI (DSI)		C33
50	VPOUT_VDO19	Выход	VPOUT		A34
51	GND	Питание	GND		
52	VPOUT_VDO20	Выход	VPOUT		B35
53	VPOUT_HSYNC	Выход	VPOUT		C28
54	VPOUT_VDO21	Выход	VPOUT		A35
55	GND	Питание	GND		
56	VPOUT_VDO22	Выход	VPOUT		B36
57	VPOUT_VDEN	Выход	VPOUT		D28
58	VPOUT_VDO23	Выход	VPOUT		A36
59	GND	Питание	GND		
60	GND	Питание	GND		
61	VPOUT_VCLK	Выход	VPOUT		A28
62	VPOUT_VSYNC	Выход	VPOUT		B28
63	GND	Питание	GND		
64	GND	Питание	GND		
65	SW1_DOUTN	Дифференц. сигнал	SpaceWire		B27
66	SW0_DINN	Дифференц. сигнал	SpaceWire		D27

Контакт	Цепь	Тип сигнала	Группа контактов	GPIO	Вывод процессора
67	SW1_DOUTP	Дифференц. сигнал	SpaceWire		A27
68	SW0_DINP	Дифференц. сигнал	SpaceWire		C27
69	GND	Питание	GND		
70	GND	Питание	GND		
71	SW1_SOUTN	Дифференц. сигнал	SpaceWire		B26
72	SW0_SINN	Дифференц. сигнал	SpaceWire		D26
73	SW1_SOUTP	Дифференц. сигнал	SpaceWire		A26
74	SW0_SINP	Дифференц. сигнал	SpaceWire		C26
75	GND	Питание	GND		
76	GND	Питание	GND		
77	SW1_SINN	Дифференц. сигнал	SpaceWire		B25
78	SW0_SOUTN	Дифференц. сигнал	SpaceWire		D25
79	SW1_SINP	Дифференц. сигнал	SpaceWire		A25
80	SW0_SOUTP	Дифференц. сигнал	SpaceWire		C25
81	GND	Питание	GND		
82	GND	Питание	GND		
83	SW1_DINN	Дифференц. сигнал	SpaceWire		B24
84	SW0_DOUTN	Дифференц. сигнал	SpaceWire		D24
85	SW1_DINP	Дифференц. сигнал	SpaceWire		A24
86	SW0_DOUTP	Дифференц. сигнал	SpaceWire		C24
87	GND	Питание	GND		
88	GND	Питание	GND		
89	I2S_SDO3	Выход	I2S	GPIO12	H12
90	PWM_OUTB0	Выход	PWM	GPIO28	E12
91	I2S_SDO2	Выход	I2S	GPIO11	G12
92	I2S_WS	Выход	I2S	GPIO13	E10
93	I2S_SDO1	Выход	I2S	GPIO10	F10
94	I2S_SDO0	Выход	I2S	GPIO9	A9
95	PWM_OUTA0	Выход	PWM	GPIO26	E14
96	I2S_SDI	Вход	I2S	GPIO8	B9
97	I2S_SCLK	Вход	I2S	GPIO14	D10
98	I2C0_SCL	Выход	I2C	GPIOA30	H10
99	I2S_SCLKO	Выход	I2S	GPIO7	C9
100	I2C0_SDA	Вход/Выход	I2C	GPIOA29	G10
101	PMIC_STANDBY	Вход	CONFIG		
102	PMIC_PWRON	Вход	CONFIG		
103	GND	Питание	GND		

Контакт	Цепь	Тип сигнала	Группа контактов	GPIO	Вывод процессора
104	GND	Питание	GND		
105	GND	Питание	GND		
106	GND	Питание	GND		
107	GND	Питание	GND		
108	PMIC_VPGM	Питание	VCC		
109	PMIC_VDDIO	Питание	VCC		
110	PMIC_LICELL	Питание	VCC		
111	+3V3_IN	Питание	VCC		
112	+3V3_IN	Питание	VCC		
113	+3V3_IN	Питание	VCC		
114	+3V3_IN	Питание	VCC		
115	+3V3_IN	Питание	VCC		
116	+3V3_IN	Питание	VCC		
117	+3V3_IN	Питание	VCC		
118	+3V3_IN	Питание	VCC		
119	+3V3_IN	Питание	VCC		
120	+3V3_IN	Питание	VCC		

Назначение контактов соединителя XS2 изделия приведено в таблице 4.31.

Таблица 4.31. Назначение контактов соединителя XS2

Контакт	Цепь	Тип сигнала	Группа контактов	GPIO	Вывод процессора
1	JTAG_TCK	Вход	CONFIG		AM10
2	RTC_ISO	Вход	CONFIG		AL16
3	JTAG_TRSTN	Вход	CONFIG		AK10
4	RESET_MCU	Вход	CONFIG		AT3
5	JTAG_TDO	Выход	CONFIG		AR6
6	BOOT0	Вход	CONFIG		AR3
7	JTAG_TDI	Вход	CONFIG		AP6
8	BOOT1	Вход	CONFIG		AT2
9	JTAG_TMS	Вход	CONFIG		AN6
10	BOOT2	Вход	CONFIG		AR2
11	RTC_WAKEUP	Вход	CONFIG		AK16
12	MFBSP1_LDAT5	Вход/Выход	MFBSP		L36
13	SDMMC1_NDET	Вход	SDMMC		AE4
14	MFBSP1_LDAT7	Вход/Выход	MFBSP		L35
15	SDMMC1_CMD	Выход	SDMMC		AE2

Контакт	Цепь	Тип сигнала	Группа контактов	GPIO	Вывод процессора
16	MFBSP1_LCLK	Вход/Выход	MFBSP		L34
17	SDMMC1_DATA0	Вход/Выход	SDMMC		AC4
18	MFBSP1_LDAT1	Вход/Выход	MFBSP		L33
19	SDMMC1_DATA1	Вход/Выход	SDMMC		AC3
20	MFBSP1_LDAT3	Вход/Выход	MFBSP		L32
21	SDMMC1_DATA2	Вход/Выход	SDMMC		AC2
22	MFBSP1_LDAT2	Вход/Выход	MFBSP		K32
23	SDMMC1_DATA3	Вход/Выход	SDMMC		AC1
24	MFBSP1_LDAT0	Вход/Выход	SDMMC		K33
25	SDMMC1_CLK	Выход	SDMMC		AE3
26	MFBSP1_LACK	Вход/Выход	MFBSP		K34
27	SDMMC1_VDD	Питание	SDMMC		AC5
28	MFBSP1_LDAT6	Вход/Выход	MFBSP		K35
29	SPI0_SCLK	Выход	SPI	GPIO15	C10
30	MFBSP1_LDAT4	Вход/Выход	MFBSP		K36
31	SPI0_SSN1	Выход	SPI	GPIO19	E13
32	GPIOC21	Вход/Выход	GPIO	GPIOC21	D19
33	SPI0_SSN2	Выход	SPI	GPIO20	F11
34	GPIOC22	Вход/Выход	GPIO	GPIOC22	C20
35	SPI0_SSN3	Выход	GPIO	GPIO21	E11
36	GPIOC23	Вход/Выход	GPIO	GPIOC23	D20
37	SPI0_RXD	Вход	SPI	GPIO17	A10
38	GPIOC24	Вход/Выход	GPIO	GPIOC24	C21
39	SPI0_TXD	Выход	SPI	GPIO16	B10
40	VPIN_VDI28	Вход	VPIN	GPIOC28	C23
41	VPIN_RST0	Выход	VPIN	GPIOC30	A21
42	VPIN_VDI2	Вход	VPIN	GPIOC2	A13
43	VPIN_FSYNC0	Выход	VPIN		A20
44	VPIN_VDI3	Вход	VPIN	GPIOC3	B13
45	VPIN_VDI4	Вход	VPIN	GPIOC4	A14
46	VPIN_VDI5	Вход	VPIN	GPIOC5	B14
47	VPIN_VDI6	Вход	VPIN	GPIOC6	A15
48	VPIN_VDI7	Вход	VPIN	GPIOC7	B15
49	VPIN_VDI8	Вход	VPIN	GPIOC8	A16
50	VPIN_VDI9	Вход	VPIN	GPIOC9	B16
51	VPIN_VDI10	Вход	VPIN	GPIOC10	A17
52	VPIN_VDI11	Вход	VPIN	GPIOC11	B17

Контакт	Цепь	Тип сигнала	Группа контактов	GPIO	Вывод процессора
53	VPIN_VDI12	Вход	VPIN	GPIOC12	A18
54	VPIN_VDI13	Вход	VPIN	GPIOC13	B18
55	VPIN_VDI0	Вход	VPIN	GPIOC0	A12
56	I2C2_SCL	Вход/Выход	I2C	GPIO25	A11
57	VPIN_VDI1	Вход	VPIN	GPIOC1	B12
58	I2C2_SDA	Вход/Выход	I2C	GPIO24	B11
59	I2C1_SCL	Вход/Выход	I2C	GPIO23	C11
60	UART2_SIN	Вход	UART	GPIO4	E9
61	I2C1_SDA	Вход/Выход	I2C	GPIO22	D11
62	UART2_SOUT	Выход	UART	GPIO5	F9
63	UART3_SIN	Вход	UART		A8
64	SPI1_TXD	Выход	SPI	GPIOA23	A7
65	UART3_SOUT	Выход	UART		B8
66	SPI1_RXD	Вход	SPI	GPIOA24	B7
67	UART1_CTSN	Вход	UART	GPIO2	G11
68	SPI1_SCLK	Выход	SPI	GPIOA22	C6
69	UART1_RTSN	Выход	UART	GPIO3	H11
70	SPI1_SSN0	Выход	SPI	GPIOA25	C7
71	UART1_SIN	Вход	UART	GPIO0	C8
72	SPI1_SSN1	Выход	SPI	GPIOA26	D7
73	UART1_SOUT	Выход	UART	GPIO1	D8
74	SPI1_SSN2	Выход	SPI	GPIOA27	E8
75	UART0_CTSN	Вход	UART	GPIOA20	B6
76	SPI1_SSN3	Выход	SPI	GPIOA28	F8
77	UART0_RTSN	Выход	UART	GPIOA21	A6
78	GND	Питание	GND		
79	UART0_SIN	Вход	UART	GPIOA18	A5
80	GPIOA17	Вход/Выход	GPIO	GPIOA17	D5
81	UART0_SOUT	Выход	UART	GPIOA19	B5
82	GPIOA13	Вход/Выход	GPIO	GPIOA13	D3
83	PWM_OUTA1	Вход/Выход	GPIO	GPIO27	F14
84	GPIOA11	Вход/Выход	GPIO	GPIOA11	D2
85	PWM_OUTB1	Вход/Выход	GPIO	GPIO29	F12
86	GPIOA9	Вход/Выход	GPIO	GPIOA9	D1
87	GPIOA31	Вход/Выход	GPIO	GPIOA31	E7
88	GPIOA8	Вход/Выход	GPIO	GPIOA8	C1
89	GPIOA15	Вход/Выход	GPIO	GPIOA15	D4

Контакт	Цепь	Тип сигнала	Группа контактов	GPIO	Вывод процессора
90	GPIOA10	Вход/Выход	GPIO	GPIOA10	C2
91	GPIOA12	Вход/Выход	GPIO	GPIOA12	C3
92	GPIOA14	Вход/Выход	GPIO	GPIOA14	C4
93	GPIOA5	Вход/Выход	GPIO	GPIOA5	B3
94	GPIOA6	Вход/Выход	GPIO	GPIOA6	A4
95	GPIOA16	Вход/Выход	GPIO	GPIOA16	C5
96	RESET_PON	Вход	CONFIG		AR4
97	GPIOA7	Вход/Выход	GPIO	GPIOA7	B4
98	GND	Питание	GND		
99	ETH_DD-	Дифференц. сигнал	Ethernet		
100	ETH_LED1	Выход	Ethernet		
101	ETH_DD+	Дифференц. сигнал	Ethernet		
102	ETH_LED2	Выход	Ethernet		
103	GND	Питание	GND		
104	CPU_eFUSE_VDD	Питание	eFuse Power		AP3
105	ETH_DC-	Дифференц. сигнал	Ethernet		
106	GND	Питание	GND		
107	ETH_DC+	Дифференц. сигнал	Ethernet		
108	USB_OTG_DP	Дифференц. сигнал	USB		AT12
109	GND	Питание	GND		
110	USB_OTG_DM	Дифференц. сигнал	USB		AR12
111	ETH_DB-	Дифференц. сигнал	Ethernet		
112	GND	Питание	GND		
113	ETH_DB+	Дифференц. сигнал	Ethernet		
114	USB_OTG_VBUS	Питание	USB		
115	GND	Питание	GND		
116	USB_OTG_DRV	Выход	USB		
117	ETH_DA-	Дифференц. сигнал	Ethernet		
118	USB_OTG_ID	Вход	USB		
119	ETH_DA+	Дифференц. сигнал	Ethernet		
120	GND	Питание	GND		

4.6 Описание светодиодов

Назначение светодиодов изделия приведено в таблице 4.32.

Таблица 4.32. Назначение светодиодов

Маркировка	Описание	Примечание
PWR	Зеленый светодиод, который горит всегда при наличии вторичного электропитания номинальным напряжением 3,3 В	
LED1	Зеленый светодиод, подключенный к выводу GPIO30 процессора 1892BM14Я	В штатной поставке ОС Linux используется для индикации обмена данными с eMMC
LED2	Зеленый светодиод, подключенный к выводу GPIO31 процессора 1892BM14Я	Используется для индикации штатной работы ОС Linux (мигает один раз в секунду)

4.7 Электрические характеристики

4.7.1 Электропитание

Питание изделия осуществляется от внешнего источника постоянного тока с номинальным напряжением 3,3 В. Изделие работоспособно при допустимых отклонениях напряжения электропитания $\pm 5\%$ от номинального значения.

4.7.2 Ток потребления

Значения потребляемого тока для различных режимов работы изделия приведены в таблице 4.33.

Таблица 4.33. Потребляемый ток

Режим работы	Потребляемый ток, мА
По состоянию на момент включения после сброса	Уточняется
Просмотр видео с разрешением 1920x1080	Уточняется
Работа бенчмарка «Whetstone» на двух ядрах CPU при частоте 816 МГц	Уточняется
Тест нагрузки DSP при частоте 672 МГц	Уточняется
Передача данных по Ethernet 1000 Мбит/с	Уточняется

4.7.3 Электрические параметры цифровых портов ввода/вывода

Электрические параметры цифровых портов ввода/вывода приведены в таблице 4.34.

Таблица 4.34. Электрические параметры цифровых портов

Параметр	Описание	Минимальное значение, В	Максимальное значение, В
V_{IH}	Входное напряжение высокого уровня	2	3,6
V_{IL}	Входное напряжение низкого уровня	-0,3	0,8
V_{OH}	Выходное напряжение высокого уровня	2,4	—
V_{OL}	Выходное напряжение низкого уровня	—	0,4

5. УСТАНОВКА ИЗДЕЛИЯ НА МАТЕРИНСКУЮ ПЛАТУ

Для подключения к розеткам XS1, XS2 изделия должны быть использованы ответные части – вилки FX11LA-120P/12-SV(71) фирмы HiRose (входят в набор крепежный РАЯЖ.442293.001).

Электрические разъёмные соединители обеспечивают не более 50 циклов сочленения при эксплуатации.

Габаритные размеры изделия приведены на рисунке 5.1.

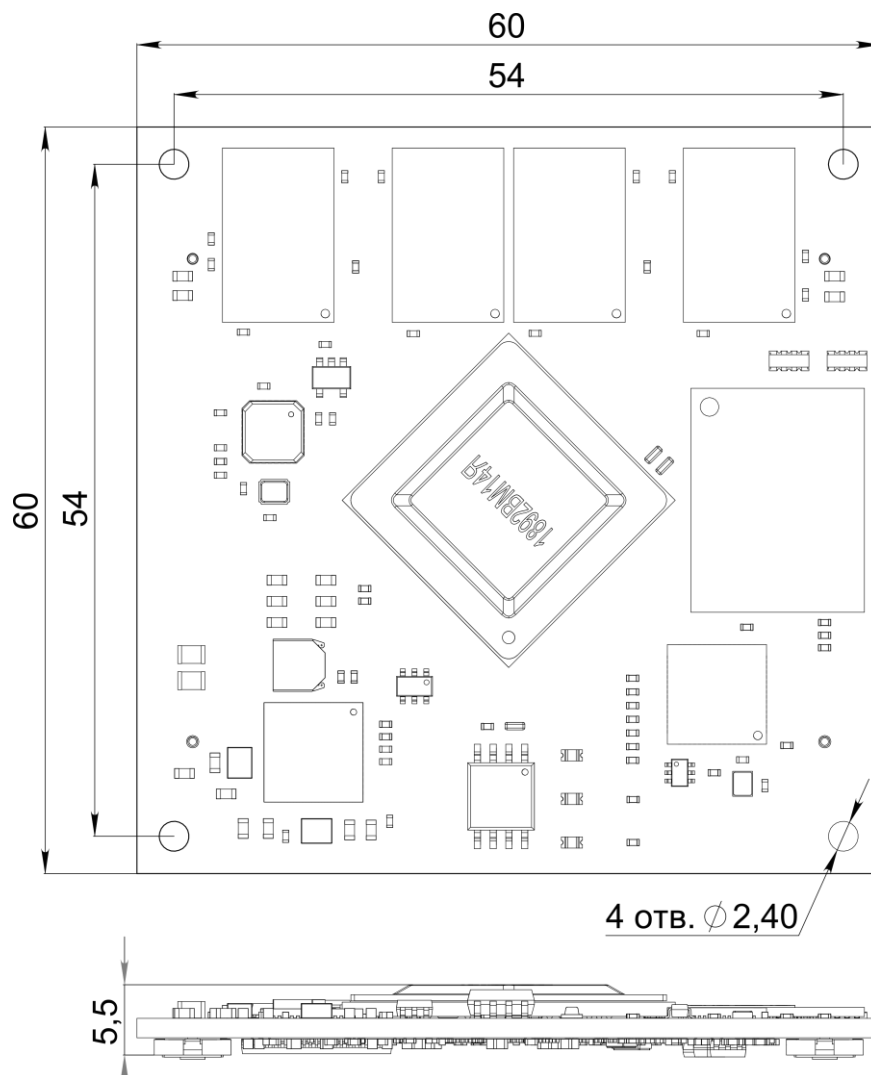


Рисунок 5.1. Габаритные размеры изделия

На материнской плате [1] изделие [2] закрепляется согласно рисунку 5.2 с помощью следующих составляющих крепежного набора РАЯЖ.442293.001:

1. Винт M2x10 DIN7985 [3], 4 шт.
2. Шайба нейлоновая WS2.1-0.8 [4], 8 шт.
3. Шайба нейлоновая WS2.1-2 [5], 4 шт.
4. Гайка M2 DIN934 [6], 4 шт.

6. ВКЛЮЧЕНИЕ ИЗДЕЛИЯ

Изделие поставляется с предустановленным программным обеспечением.

После подключения изделия к материнской плате и подачи питания правильность запуска изделия следует проконтролировать по непрерывному свечению зеленого светодиода VD3.

Включить электропитание персонального компьютера (ПК) и произвести проверку работоспособности изделия в следующем порядке:

- подключить порт UART0 изделия к ПК;
- запустить терминал UART на ПК;
- подать питание на изделие.

В случае, если выбран режим загрузки через UART, дальнейшая работа с изделием производится согласно п. 2.8.3 руководства пользователя на микросхему 1892BM14Я.

В случае, если выбран режим загрузки из SPI-флэш, будет произведена загрузка предустановленной ОС Linux. При этом в порт UART0 будет выведена консоль Linux. Дальнейшая работа должна происходить согласно документу «ДИСТРИБУТИВ ОС GNU/LINUX НА БАЗЕ BUILDROOT ДЛЯ 1892BM14Я. РУКОВОДСТВО СИСТЕМНОГО ПРОГРАММИСТА».

7. ЗАМЕТКИ ПО ЭКСПЛУАТАЦИИ

7.1 Условия эксплуатации

Изделие предназначено для эксплуатации в круглосуточном непрерывном режиме.

Модуль Салют-ЭЛ24ПМ2 должен использоваться в корпусе комплектного изделия, конструкция которого исключает попадание на него влаги, и поставляется в исполнениях для следующих климатических условий:

- температура окружающей среды от минус 40 до плюс 60 °С, относительная влажность воздуха до 98 % при температуре + 25 °С;
- температура окружающей среды от 0 до плюс 60 °С, относительная влажность воздуха до 98 % при температуре + 25 °С.

Примечание. Исполнение конкретного экземпляра модуля указано в этикетке.

Средний срок службы изделия – не менее 5 лет.

7.2 Хранение

Хранение изделия производится в упаковке предприятия-изготовителя в закрытых неотапливаемых помещениях при следующих климатических условиях:

- температура окружающей среды от минус 50 до плюс 40 °С;
- относительная влажность до 98 % при температуре + 25 °С;
- атмосферное давление от 84 до 107 кПа (от 630 до 800 мм рт. ст.).

Срок сохраняемости изделия – не менее 3 лет.

7.3 Транспортирование

Транспортирование изделия осуществляется на любые расстояния автомобильным, железнодорожным, водным и воздушным транспортом (в герметизированных отсеках самолета) в соответствии с правилами перевозок, действующими на транспорте каждого вида.

Изделие транспортируется в упаковке предприятия-изготовителя крытым транспортом при следующих климатических условиях:

- температура воздуха от минус 50 до плюс 65 °С;
- относительная влажность до 98 % при температуре + 35 °С.

После транспортирования в условиях отрицательных температур перед распаковкой необходимо выдержать изделие при температуре + (20 ± 5) °С в течение одного часа.

8. КОНТАКТНАЯ ИНФОРМАЦИЯ

Предприятие-изготовитель: Акционерное общество Научно-производственный центр «Электронные вычислительно-информационные системы» (АО НПЦ «ЭЛВИС»).

Адрес предприятия-изготовителя: 124498, г. Москва, Зеленоград, проезд № 4922, дом 4, строение 2; телефон: +7 (495) 926-79-57; электронный адрес: <http://www.multicore.ru>.

Потребитель может обратиться в службу технической поддержки по электронной почте: support@elvees.com или по телефону: +7 (495) 913-32-51.

9. ИСТОРИЯ ИЗМЕНЕНИЙ

Версия от 19.03.2018:

- в п. 4.4.3 в таблице 4.3 внесены исправления в описание цепи и тип сигнала для контакта 40 соединителя XS2;
- в п. 4.5 в таблице 4.31 исправлен вывод процессора для контакта 40 соединителя XS2;
- в п. 4.5 в таблице 4.31 исправлен тип сигнала для контакта 43 соединителя XS2.

Версия от 14.05.2018:

- в п. 4.5 в таблице 4.31 внесены исправления в тип сигнала для контактов 31, 33 и 35 соединителя XS2 (выходы).

Версия от 30.08.2018:

- в п. 7.1 изменена формулировка о поставляемых климатических исполнениях модуля;
- раздел «Список выявленных ограничений» аннулирован;
- обновлено оглавление настоящего документа.

Версия от 03.10.2018:

- в п. 4.4.18 в таблице 4.27 исправлен тип сигнала для контакта 1 соединителя XS2.

Версия от 05.08.2019:

- в разделе 3 в таблице 3.1 добавлен интерфейс USB;
- в п. 4.4.9 под таблицей 4.13 добавлено примечание об установке подтягивающих резисторов на линиях I2C изделия.