

Подключение 8-разрядной энергонезависимой памяти к процессорам 1892ВМ2Я (МС-24), 1892ВМ3Т (МС-12), 1892ВМ4Я (МС-0226G), 1892ВМ5Я (МС-0226).

Архитектура процессоров серии «Мультикор» подразумевает 32-разрядные обращения к внешней памяти. Однако в целях уменьшения габаритов и энергопотребления конечных устройств предусмотрена возможность подключения 8-разрядной загрузочной флэш-памяти к выводу nCS[3].

В процессорах серии МС-12, МС-24, МС-0226, МС-0226 есть вход ВУТЕ, определяющий разрядность памяти, подключенной к выводу nCS[3]. В таблице 1 указано соответствие уровня на входе ВУТЕ и разрядности памяти, подключенной к выводу nCS[3].

Таблица 1.

Уровень на входе ВУТЕ	Разрядность памяти, подключенной к nCS[3]
Лог. «0»	32
Лог. «1»	8

В случае, когда на вход ВУТЕ подана логическая единица, все операции загрузки слова (LW - Load word) из области физических адресов 0x1C00_0000-0x1FFF_FFFF происходят согласно временной диаграмме, приведенной на рисунке 1. Аналогично происходит чтение данных при первоначальной загрузке процессора (после снятия сигнала nRST).

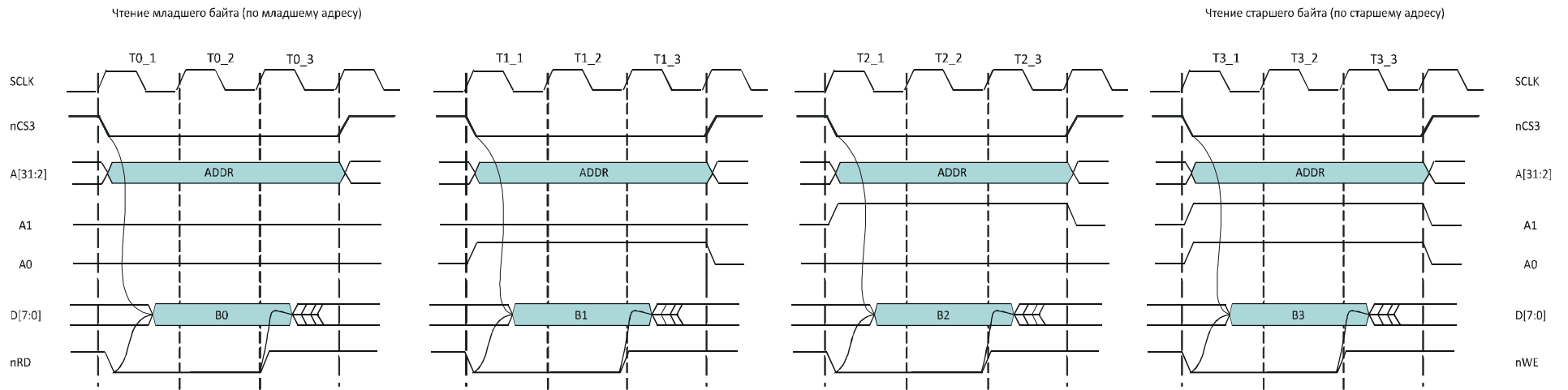


Рис. 1. Чтение слова из байтовой памяти

Для осуществления записи в байтовую флэш-память необходимо программно управлять уровнями на выводах A[1:0]. В процессорах MC-12, MC-24, MC-0226G и MC-0226 это осуществляется с помощью внешней логики.

Выводы A[1:0] объединяются по ИЛИ с выводами GPIO (рис. 2) или с незадействованными разрядами шины данных (рис. 4). Временные диаграммы обмена данными указаны на рис. 3 и рис. 5 соответственно. Программная реализация записи приведена в приложении.

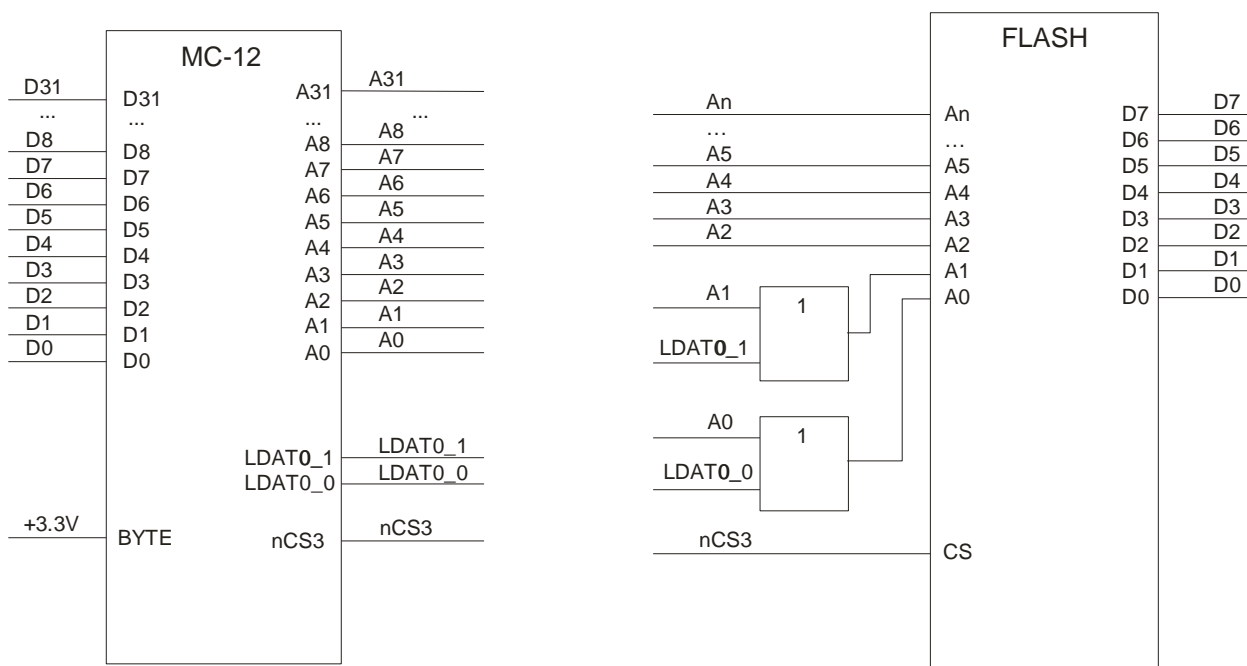


Рис. 2. Схема подключения 8-разрядной флэш-памяти с использованием выводов GPIO LDAT0_0 и LDAT0_1. Выводы процессора и флэш-памяти, не указанные на схеме, подключаются согласно документации на микросхемы. Вместо выводов LDAT0_0 и LDAT0_1 могут быть использованы другие выводы GPIO.

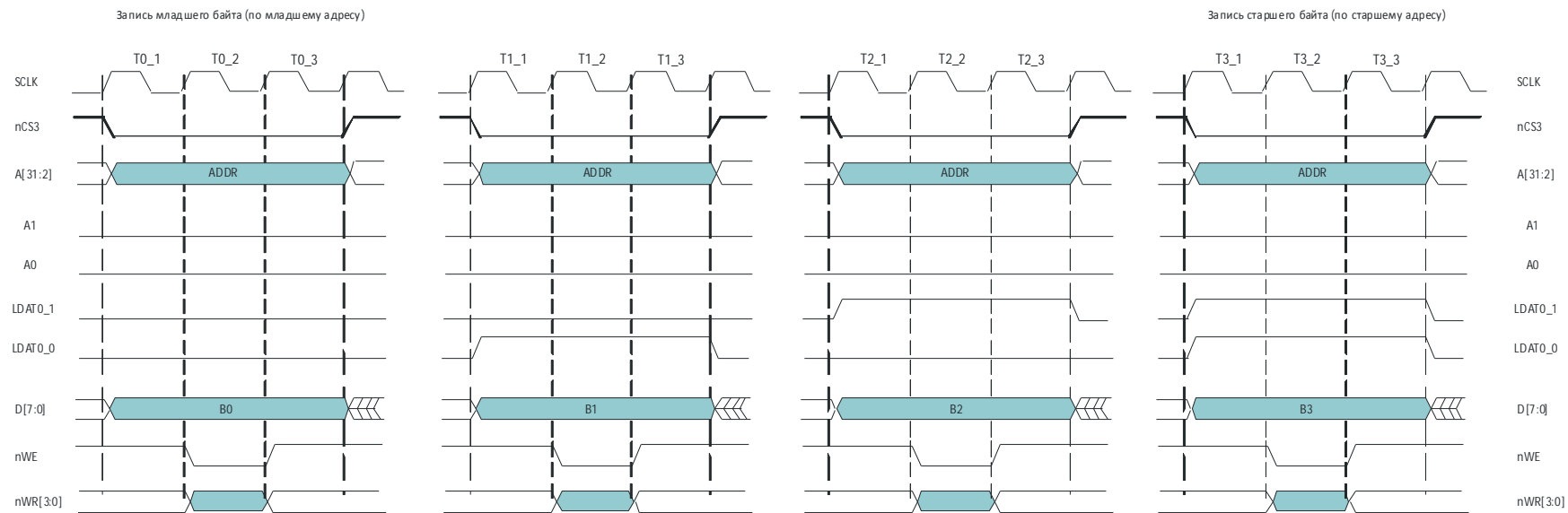


Рис. 4. Временная диаграмма записи слова в 8-разрядную флэш-память с использованием выводов GPIO.

В память записывается слово, состоящее из байтов B0, B1, B2, B3. Младший байт слова – B0. Старший байт – B3. Запись производится по адресу ADDR.

Состояние A[31:0] не меняется. Младшие адресные разряды флэш-памяти управляются с помощью выводов LDAT0_0 и LDAT0_1.

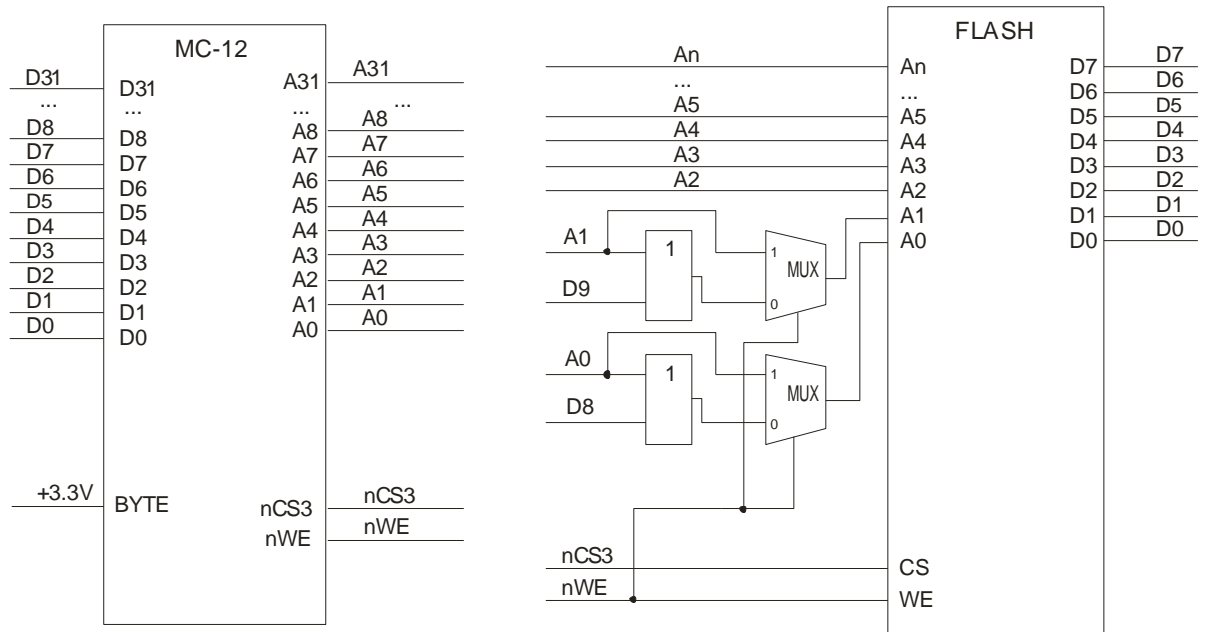


Рис. 5. Подключение 8-разрядной флэш-памяти с использованием старших разрядов шины данных процессора. Состояние выводов D[9:8] учитывается только в случае, когда сигнал nWE находится в активном состоянии.

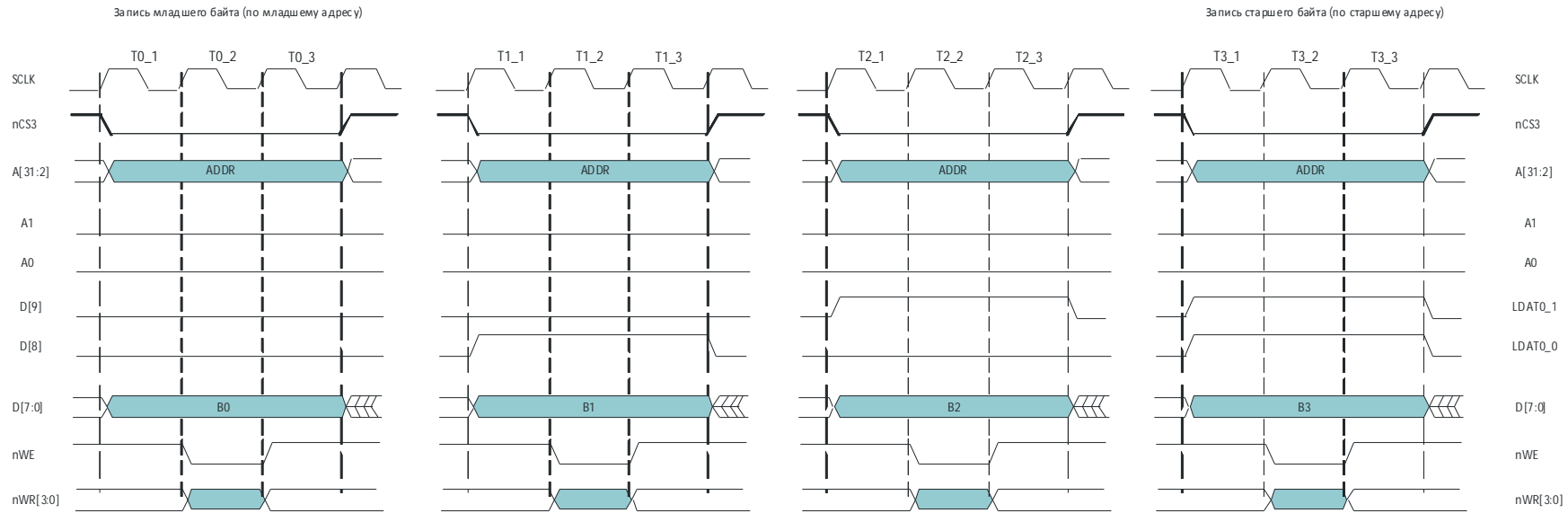


Рис. 6. Временная диаграмма записи слова в 8-разрядную флэш-память с использованием разрядов D[9:8] шины данных.

Приложение. Программная реализация записи данных в восьмиразрядную память, подключенную к выводу nCS[3].

Подключение с использованием выводов GPIO.

Реализация на языке ассемблера:

```
.text
    Main:
    /* Адрес во флэш-памяти, по которому производится запись */
        li $4,0xBFC90000
    /* Записываемое слово */
        li $5,0x12345678
    /* Базовый адрес периферийных регистров */
        li $6,0xB82F0000
    /* Счетчик и ограничение счетчика*/
        li $7,0
        li $9,4

    /* Настраиваем LPort0 в режим GPIO ( LCSR0 = 0 )*/
        li $3,0
        sw $3,0x7004($6)
    /* Выводы Lport0 - в режим выходов (LDIR0 = 0x3FF) */
        li $3,0x3FF
        sw $3,0x7008($6)
    /* цикл записи */
again:
    /* Выставляем младшие разряды адреса - значение регистра $7,
    */
    /* сдвинутое влево на два бита */
        sll $8,$7,2
        sw $8,0x700C($6)
    /* записываем очередной байт слова */
        sw $5,0($4)
    /* сдвигаем слово на 8 бит вправо - для следующего цикла
записи */
        sra $5,$5,8
        addiu $7,$7,1
        bne $7,$9,again
        nop
```

```

/* Выставляем низкий уровень на выводах LDAT0_0 и LDAT0_1 */
sw $0,0x700C($6)
    
```

Реализация на языке C:

```

#define FlashAddrPort LDR0

// Запись слова в 8-битную флэш-память
void WriteWord(unsigned int W,unsigned int addr) {
    int i;
    for (i=0;i<4;i++) {
// Выставляем младшие два разряда адреса
        FlashAddrPort = i<<2; // LDAT0_0 и LDAT0_1
// Записываем байт.
        *((unsigned int *) addr) = ( ( W>>(8*i) ) & 0xFF );
    }
// Выставляем низкий уровень на выводах LDAT0_0 и LDAT0_1
    FlashAddrPort = 0;
}

int main() {
// Выводы порта используются в качестве выводов GPIO
    LCSR0 = 0;

// Выводы LDAT0[7:0], LACK0 и LCLK0 являются выходами
    LDIR0 = 0x3FF;

    WriteWord(0x12345678,0xBFC90000);

    while (1);
}
    
```

Примечание. Для записи в формируемом слове обнуляются старшие 24 разряда:

```
( ( W>>(8*i) ) & 0xFF )
```

Это делать необязательно, так как старшие разряды в данном случае игнорируются. То есть, данное выражение можно заменить таким:

```
( W>>(8*i) )
```


Подключение с использованием незадействованных выводов шины данных.

```
// Адрес, по которому осуществляется запись
    li $3,0xBFC00000

// Запись, начиная с младшего байта

// D[9:8] = 00b
    li $4,0x78
    sw $4,0($3)

// записываем байт 0x56
// D[9:8] = 01b
    li $4,0x156
    sw $4,0($3)

// D[9:8] = 10b
// записываем байт 0x34
    li $4,0x234
    sw $4,0($3)

// D[9:8] = 11b
// записываем байт 0x12
    li $4,0x312
    sw $4,0($3)
```