

DSP-КЛАСТЕР DELCORE-30M АРХИТЕКТУРА

DSP-ЯДРО ELCORE-30M СИСТЕМА ИНСТРУКЦИЙ

ПРИЛОЖЕНИЕ 1. БАЗОВАЯ СИСТЕМА ИНСТРУКЦИЙ

КОДЫ ИНСТРУКЦИЙ

РАЯЖ.00150-01 93 01-2

ОГЛАВЛЕНИЕ

1. КОДЫ ИНСТРУКЦИЙ.....	10
1.1 ABS — Абсолютное значение (short).....	10
1.1.1 Синтаксис ассемблера и код инструкции	10
1.2 ABSL — Абсолютное значение (long).....	12
1.2.1 Синтаксис ассемблера и код инструкции	12
1.3 ADC — Сложение с переносом (short)	15
1.3.1 Синтаксис ассемблера и код инструкции	15
1.4 ADCL — Сложение с переносом (long).....	18
1.4.1 Синтаксис ассемблера и код инструкции	18
1.5 ADC16L — Сложение смешанное.....	21
1.5.1 Синтаксис ассемблера и код инструкции	22
1.6 ADD — Сложение (short)	24
1.6.1 Синтаксис ассемблера и код инструкции	24
1.7 ADDL — Сложение (long).....	27
1.7.1 Синтаксис ассемблера и код инструкции	28
1.8 ADDLR — Сложение (long) с округлением	32
1.8.1 Синтаксис ассемблера и код инструкции	32
1.9 ADDLRTR — Сложение (long) с округлением и преобразованием формата (в short)	35
1.9.1 Синтаксис ассемблера и код инструкции.....	35
1.10 ADDSUB — Сложение-вычитание (short).....	37
1.10.1 Синтаксис ассемблера и код инструкции	38
1.11 ADDSUBL — Сложение-вычитание (long)	40
1.11.1 Синтаксис ассемблера и код инструкции	41
1.12 ADDSUBX — Сложение-вычитание (X16)	43
1.12.1 Синтаксис ассемблера и код инструкции	44
1.13 ADDX — Сложение комплексное (X16).....	46
1.13.1 Синтаксис ассемблера и код инструкции	46
1.14 AD1 — Сложение и инкремент (short).....	48
1.14.1 Синтаксис ассемблера и код инструкции	49
1.15 AND — Логическое И (short).....	51
1.15.1 Синтаксис ассемблера и код инструкции	52

1.16	ANDC — Логическое И с инверсией (short).....	54
1.16.1	Синтаксис ассемблера и код инструкции.....	55
1.17	ANDCL — Логическое И с инверсией (long).....	57
1.17.1	Синтаксис ассемблера и код инструкции.....	58
1.18	ANDI — Инверсия логического И (short).....	60
1.18.1	Синтаксис ассемблера и код инструкции.....	60
1.19	ANDL — Логическое И (long).....	62
1.19.1	Синтаксис ассемблера и код инструкции.....	63
1.20	ASH — Сложение и вычитание двух пар чисел (short).....	65
1.20.1	Синтаксис ассемблера и код инструкции.....	66
1.21	ASL — Арифметический сдвиг влево (short).....	68
1.21.1	Синтаксис ассемблера и код инструкции.....	69
1.22	ASLL — Арифметический сдвиг влево (long).....	71
1.23	ASLX — Арифметический сдвиг влево (X16).....	73
1.23.1	Синтаксис ассемблера и код инструкции.....	74
1.24	ASR — Арифметический сдвиг вправо (short).....	76
1.24.1	Синтаксис ассемблера и код инструкции.....	77
1.25	ASRL — Арифметический сдвиг вправо (long).....	79
1.25.1	Синтаксис ассемблера и код инструкции.....	80
1.26	ASRLE — Условный арифметический сдвиг вправо.....	82
1.26.1	Синтаксис ассемблера и код инструкции.....	82
1.27	ASRX — Сдвиг арифметический вправо (X16).....	83
1.28	B — Ветвление программы.....	86
1.28.1	Синтаксис ассемблера и код инструкции.....	86
1.29	BD — Ветвление программы (отложенное).....	87
1.29.1	Синтаксис ассемблера и код инструкции.....	87
1.30	BS — Вызов подпрограммы.....	88
1.30.1	Синтаксис ассемблера и код инструкции.....	89
1.31	BTST — Проверка разряда (short).....	89
1.31.1	Синтаксис ассемблера и код инструкции.....	90
1.32	BTSTL — Проверка разряда (long).....	91
1.32.1	Синтаксис ассемблера и код инструкции.....	92
1.33	CLR — Обнуление регистра (short).....	94
1.33.1	Синтаксис ассемблера и код инструкции.....	94

1.34	CLRL — Обнуление регистра (long)	96
1.34.1	Синтаксис ассемблера и код инструкции	96
1.35	CMR — Сравнение (short)	98
1.36	CMRE — Сравнение экспонент формата 32E16.....	101
1.37	CMPL — Сравнение (long).....	104
1.37.1	Синтаксис ассемблера и код инструкции	104
1.38	CMPM — Сравнение модулей (short).....	106
1.39	CS2 — Парная операция выбора большего из двух чисел (short) с фиксацией бита выбора	112
1.40	CVFE — Преобразование формата: 32E16 в 24E8.....	113
1.40.1	Синтаксис ассемблера и код инструкции.....	115
1.41	CVFE — Преобразование формата: 24E8 в 32E16.....	116
1.41.1	Синтаксис ассемблера и код инструкции.....	118
1.42	CVFI — Преобразование формата: формат 24E8 в 32-разрядное целое в дополнительном коде	119
1.42.1	Синтаксис ассемблера и код инструкции.....	119
1.43	CVIF — Преобразование формата: 32-разрядное целое в дополнительном коде в формат 24E8	122
1.44	DEC — Декремент (short).....	124
1.45	DECL — Декремент (long)	126
1.45.1	Синтаксис ассемблера и код инструкции	127
1.46	DISPFX — Распаковка (дробная) X8 в X16.....	129
1.46.1	Синтаксис ассемблера и код инструкции	129
1.47	DISPX — Распаковка (целочисленная) X8 в X16	131
1.47.1	Синтаксис ассемблера и код инструкции	132
1.48	DO — Оператор цикла.....	134
1.48.1	Синтаксис ассемблера и код инструкции	136
1.49	DOFOR — Оператор бесконечного цикла.....	138
1.49.1	Синтаксис ассемблера и код инструкции	139
1.50	1.50 ENDDO — Окончание цикла	140
1.50.1	Синтаксис ассемблера и код инструкции	140
1.51	EOR — Логическое исключаяющее ИЛИ (short).....	140
1.51.1	Синтаксис ассемблера и код инструкции	141
1.52	EORL — Логическое исключаяющее ИЛИ (long)	143
1.52.1	Синтаксис ассемблера и код инструкции	144

1.53	FADD — Сложение (float).....	146
1.53.1	Синтаксис ассемблера и код инструкции.....	146
1.54	FAS — Сложение-вычитание (float).....	148
1.54.1	Синтаксис ассемблера и код инструкции.....	149
1.55	FIN — Первое приближение к обратной величине.....	150
1.55.1	Синтаксис ассемблера и код инструкции.....	150
1.56	FINR — Первое приближение к обратной величине квадратного корня.....	151
1.56.1	Синтаксис ассемблера и код инструкции.....	152
1.57	FINT — Округление к ближайшему целому (float).....	153
1.57.1	Синтаксис ассемблера и код инструкции.....	153
1.58	FLOOR — Округление к ближайшему целому (float).....	155
1.58.1	Синтаксис ассемблера и код инструкции.....	156
1.59	FMPY — Умножение (24E8).....	159
1.59.1	Синтаксис ассемблера и код инструкции.....	159
1.60	FSUB — Вычитание (24E8).....	162
1.60.1	Синтаксис ассемблера и код инструкции.....	162
1.61	FTR — Преобразование формата.....	164
1.61.1	Синтаксис ассемблера и код инструкции.....	164
1.62	FTRFL — Преобразование формата.....	166
1.62.1	Синтаксис ассемблера и код инструкции.....	167
1.63	FTRL — Преобразование формата.....	169
1.63.1	Синтаксис ассемблера и код инструкции.....	169
1.64	FTST — Определение признаков операнда (float).....	171
1.64.1	Синтаксис ассемблера и код инструкции.....	171
1.65	INC — Инкремент (short).....	173
1.65.1	Синтаксис ассемблера и код инструкции.....	174
1.66	INCL — Инкремент (long).....	176
1.66.1	Синтаксис ассемблера и код инструкции.....	176
1.67	INSL — Побитное мультиплексирование.....	178
1.67.1	Синтаксис ассемблера и код инструкции.....	178
1.68	J — Программный переход.....	180
1.68.1	Синтаксис ассемблера и код инструкции.....	180
1.69	JD — Программный переход (отложенный).....	180
1.69.1	Синтаксис ассемблера и код инструкции.....	181

1.69.2	Синтаксис ассемблера и код инструкции	182
1.69.3	Синтаксис ассемблера и код инструкции	183
1.70	LSLL — Логический сдвиг влево (long)	185
1.70.1	Синтаксис ассемблера и код инструкции	186
1.71	LSLX — Логический сдвиг влево (X16)	188
1.71.1	Синтаксис ассемблера и код инструкции	189
1.72	LSR — Логический сдвиг вправо (short).....	191
1.72.1	Синтаксис ассемблера и код инструкции	192
1.73	LSRL — Логический сдвиг вправо (long).....	194
1.73.1	Синтаксис ассемблера и код инструкции	194
1.74	LSRX — Логический сдвиг вправо (X16).....	196
1.74.1	Синтаксис ассемблера и код инструкции	197
1.75	MAC — Умножение (short) с накоплением (Int64).....	200
1.75.1	Синтаксис ассемблера и код инструкции	200
1.76	MACL Умножение (long) с накоплением (Int64).....	201
1.76.1	Синтаксис ассемблера и код инструкции	202
1.77	MMACX — Умножение дробное комплексно-сопряженное (X8) и цело- численное с накоплением (X16) 203	
1.77.1	Синтаксис ассемблера и код инструкции	204
1.78	MAC2 — Парное умножение (short) с накоплением (long).....	206
1.78.1	Синтаксис ассемблера и код инструкции	207
1.79	MAX — Выбор большего числа (short)	208
1.79.1	Синтаксис ассемблера и код инструкции	209
1.80	MAXL — Выбор большего числа (long).....	211
1.81	MAXM — Выбор числа с большим модулем (short)	214
1.81.1	Синтаксис ассемблера и код инструкции	214
1.82	MAXML — Выбор числа с большим модулем (long).....	217
1.82.1	Синтаксис ассемблера и код инструкции	217
1.83	MIN — Выбор меньшего числа (short).....	219
1.83.1	Синтаксис ассемблера и код инструкции	220
1.84	MINLM — Выбор меньшего числа (long).....	222
1.84.1	Синтаксис ассемблера и код инструкции	223
1.85	MINM — Выбор числа с меньшим модулем (short)	225
1.86	MINML — Выбор числа с меньшим модулем (long).....	228

1.87	MOVE — Пересылка данных.....	231
1.87.1	Синтаксис ассемблера и код инструкции.....	232
1.88	MOVE #16,d.....	233
1.89	MOVE #16,d.....	233
1.90	MPF — Умножение дробное со знаком (short).....	236
1.90.1	Синтаксис ассемблера и код инструкции.....	236
1.91	MPF2 — Парное умножение дробное со знаком (short).....	238
1.91.1	Синтаксис ассемблера и код инструкции.....	239
1.92	MPF2S — Парное умножение дробное со знаком (short) с перестановкой сомножителей.....	241
1.92.1	Синтаксис ассемблера и код инструкции.....	242
1.93	MPSS — Умножение целое со знаком (short).....	243
1.93.1	Синтаксис ассемблера и код инструкции.....	244
1.94	MPUU — Умножение целое без знака (short).....	246
1.94.1	Синтаксис ассемблера и код инструкции.....	247
1.95	MPX — Умножение дробное комплексное, второй операнд – комплексно-сопряженный.....	249
1.95.1	Синтаксис ассемблера и код инструкции.....	250
1.96	MPYL — Умножение целое со знаком (long).....	252
1.96.1	Синтаксис ассемблера и код инструкции.....	252
1.97	MSKG — Формирование маски (short).....	254
1.98	1.98 MSKGL — Формирование маски (long).....	257
1.99	NEG — Изменение знака (short).....	261
1.100	NEGL — Изменение знака (long).....	265
1.101	NOT — Логическое отрицание (short).....	273
1.102	NOTL — Логическое отрицание (long).....	277
1.102.1	Синтаксис ассемблера и код инструкции.....	277
1.103	OR — Логическое ИЛИ (short).....	280
1.104	1.106 ORC — Логическое ИЛИ с инверсией (short).....	284
1.105	ORCL — Логическое ИЛИ с инверсией (long).....	287
1.106	ORI — Инверсия логического ИЛИ (short).....	291
1.107	ORL — Логическое ИЛИ (long).....	295
1.108	PACK — Упаковка (short).....	299
1.109	PACKL — Упаковка (long).....	302
1.109.1	Синтаксис ассемблера и код инструкции.....	303
1.110	PDN — Определение параметра денормализации (short).....	305

1.110.1	Синтаксис ассемблера и код инструкции	305
1.111	PDNE — Определение параметра денормализации 16-разрядной мантиссы	307
1.111.1	1.113.2 Синтаксис ассемблера и код инструкции.....	308
1.112	PDNL — Определение параметра денормализации (long).....	310
1.112.1	1.114.1 Операция: long S; short d; pdn(S) → d.....	310
1.113	PDNLE — Определение параметра денормализации 32-разрядной мантиссы	312
1.113.1	Операция: long S,D; {32{(S[31:0])}} & {pdn(S),D[15:0]} → D.....	312
1.114	PDNX — Определение параметра денормализации (X16).....	314
1.114.1	Синтаксис ассемблера и код инструкции	315
1.115	RNDL — Округление	316
1.115.1	Синтаксис ассемблера и код инструкции	317
1.116	ROL — Сдвиг циклический влево (short)	319
1.116.1	Синтаксис ассемблера и код инструкции	319
1.117	ROLL — Сдвиг циклический влево (long).....	321
1.117.1	Синтаксис ассемблера и код инструкции	322
1.118	ROR — Сдвиг циклический вправо (short).....	323
1.118.1	Синтаксис ассемблера и код инструкции	324
1.119	RORL — Сдвиг циклический вправо (long)	326
1.119.1	Синтаксис ассемблера и код инструкции	326
1.120	RTS — Возврат из подпрограммы.....	328
1.120.1	Синтаксис ассемблера и код инструкции	328
1.121	SAC2 — Парная операция накопления со знаком	329
1.122	SAH — Сложение и вычитание двух пар чисел (short)	331
1.122.1	Синтаксис ассемблера и код инструкции	331
1.123	SBC —Вычитание с переносом (short).....	333
1.123.1	Синтаксис ассемблера и код инструкции	334
1.124	SBCL — Вычитание с переносом (long)	336
1.124.1	Синтаксис ассемблера и код инструкции	337
1.125	SMB — Сложение бит (short).....	339
1.125.1	Синтаксис ассемблера и код инструкции	339
1.126	SMBL — Сложение бит (long).....	341
1.126.1	Синтаксис ассемблера и код инструкции	341
1.127	STOP — Останов.....	343
1.128	1.130 SUB — Вычитание (short)	343

1.129	SUBL	— Вычитание (long).....	346
1.129.1	1.131.1	Операция:.....	346
1.129.2		Синтаксис ассемблера и код инструкции	347
1.130	SUBLR	— Вычитание (long) с округлением.....	350
1.130.1	1.132.2	Синтаксис ассемблера и код инструкции.....	351
1.131	1.133	SUBLRTR — Вычитание (long) с округлением и преобразованием формата (в short)	353
1.131.1	1.133.2	Синтаксис ассемблера и код инструкции.....	354
1.132	1.134	SUBX — Вычитание комплексное (X16).....	356
1.133	1.135	SWL — Перестановка (long).....	358
1.134	1.136	TR — Транзит (short).....	361
1.135	1.138	TST — Определение признаков операнда (short).....	367
1.136	1.139	TSTL — Определение признаков операнда (long).....	369
1.137	1.140	TSTX — Определение признаков операнда (X16).....	372

1. КОДЫ ИНСТРУКЦИЙ

1.1 ABS — Абсолютное значение (short)

Операция: short s,d;|s| → d

Описание: в формате short вычисляется абсолютное значение операнда источника s и помещается в операнд-приемник d.

Тип OP1

Время исполнения (тактов) 2 Форматы: 1, 4, 5, 6, 7, 8 Признаки результата

U	N	Z	V	C
√	-	√	√	-

1.1.1 Синтаксис ассемблера и код инструкции

Формат 1: ABS[.cc] s,d

Примеры - ABS.ne R1,R5

ABS R1,R5

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																												
s				d				0				0				cc				0				0				1				0				0				1				0				0				0				0			

Формат 4: ABS s,d <XRAM↔R.L>

Пример - ABS R1,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																																				
s				d				R				A				mode				u				0				1				de				0				0				0				1				0				0				0				0			

Формат 5: ABS s,d <R/R.L↔R/R.L>

Пример - ABS R1,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																																
s				d				RS/Rs				L				RD/Rd				1				1				0				0				0				0				1				0				0				0				0			

Формат 6: ABS s,d <R↔RC>

Пример - ABS R1,R2 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s				d				R				sc	RC				1	0	de	0	0	0	1	0	0	0	0	0	0	0	0	0

Формат 7: ABS[.cc] s,d #16/32→RC/R/R.L>

Пример - ABS R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s				d				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	0	1	0	0	0	0	0	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: <OP2>ABS[s] s,d <XRAM←→R.L> <YRAM→R0>

Примеры -LSRL R5,R0,R8 ABS R1,R2 R8,(A0)+ (AT),R0

LSRL R5,R0,R8 ABSs R1,R2 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s				d				0	0	0	0	0	M	R				u	0	0	0	0	0	0	0	0	0	1	0	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2> ABS[s] s,d <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R5,R0,R8 ABS R1,R2 R8,R15 (AT),R0 LSRL

R5,R0,R8 ABSs R1,R2 R8,R15(AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s				d				0	0	0	0	0	M	RS/Rs				0	0	0	0	0	0	0	1	0	0	0	0	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd				L	0	0	1	#	OP2									

Формат 8с: <OP2.cc> ABS[s] s,d <R.L←→R.L>

Примеры - LSRL.eq R5,R0,R8 ABS R1,R2 R8.L,R16.L LSRL.eq

R5,R0,R8 ABSs R1,R2 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode		u	0	1	de	0	0	1	1	0	0	0	0	0	0

Формат 5: **ABSL S,D** <R/R.L \leftrightarrow R/R.L>

Пример - ABSL R4,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	0	1	1	0	0	0	0	0	0	0	0

Формат 6: **ABSL S,D** <R \leftrightarrow RC>

Пример - ABSL R8,R2 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	0	1	1	0	0	0	0	0	0	0	0

Формат 7: $ABSL[.cc] S,D <\#16/32 \rightarrow RC/R/R.L>$

Пример - $ABSL R2,R0 0x12345678,R16.L$

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc			1	1	1	0	0	1	1	0	0	0	0	0	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: $<OP2>ABSL[s] S,D <XRAM \leftarrow \rightarrow R.L> <YRAM \rightarrow R0>$

Примеры - $LSRL R5,R0,R8 \quad ABSL R0,R2 \quad R8,(A0)+ \quad (AT),R0$
 $LSRL R5,R0,R8 \quad ABSLs R0,R2 \quad R8,(A0)+ \quad (AT),R0$

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	R				u	0	0	0	0	0	0	1	1	0	0	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode	A			de	0	0	#	OP2										

Формат 8b: $<OP2> ABSL[s] S,D <R/R.L \leftarrow \rightarrow R/R.L> <YRAM \rightarrow R0>$

Примеры - $LSRL R5,R0,R8 \quad ABSL R0,R2 \quad R8,R15 \quad (AT),R0 \quad LSRL$
 $R5,R0,R8 \quad ABSLs R0,R2 \quad R8,R15 \quad (AT),R0$

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S				D				0	0	0	0	0	0	RS/Rs				0	0	0	0	0	0	1	1	0	0	0	0	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd			L	0	0	1	#	OP2										

Формат 8с: $<OP2.cc>ABSL[s] S,D <R.L \leftarrow \rightarrow R.L>$

Примеры - $LSRL.eq R5,R0,R8 \quad ABSL R4,R2 \quad R8.L,R16.L$
 $LSRL.eq R5,R0,R8 \quad ABSLs R4,R2 \quad R8.L,R16.L$

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S				D				0	0	0	0	0	0	RS				0	0	0	0	0	0	1	1	0	0	0	0	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				Cc	RD			0	cc	1	0	#	OP2										

Формат 8d: <OP2>ABSL[*s*] *s*,*D* <R←→RC>

Примеры - LSRL R5,R0,R8 ABSL R0,R2 CCR,R17 LSRL
 R5,R0,R8 ABSLs R0,R2 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	Rs/Rd				0	0	0	0	0	1	1	0	0	0	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				0	0	RC				sc	de	1	1	#	OP2								

1.3 ADC — Сложение с переносом (short)

Операция

- трёхадресный вариант **short s1,s2,d**; $s1 + s2 + C \rightarrow d$

- дваадресный вариант **short s,d**; $s + d + C \rightarrow d$

Описание: в формате short вычисляется сумма операндов-источников (s1, s2 - в трёхадресном варианте; s,d - в дваадресном варианте) и переноса C; результат помещается в операнд-приемник d. В качестве первого операнда-источника (s1 - в трёхадресном варианте; s - в дваадресном варианте) может использоваться непосредственный операнд #16.

Тип OP1

Время исполнения (тактов) 2 Форматы: 1, 4, 5, 6, 7, 8 Признаки результата

U	N	Z	V	C
√	√	√	√	√

1.3.1 Синтаксис ассемблера и код инструкции

Формат 1: ADC[.cc] s1,s2,d

Примеры - ADC.ne R1,R5,R12
 ADC R1,R5,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				0	0	cc				0	0	0	1	0	0	0	0	1	0	1			

Формат 2: ADC[.cc] #16,s2,d

Пример - ADC.ne 15,R5,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				0	0	cc				0	0	1	0	0	0	0	0	0	0	1	0	1	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	#16															

Формат 3: ADC #16,d

Пример - ADC 0x11,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
d				#16																0	0	1	1	0	0	0	0	1	0	1	

Формат 4: ADC s,d <XRAM \leftrightarrow R.L>

Пример - ADC R1,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s		d				R				A				mode		u	0	1	de		0	0	0	0	0	0	0	1	0	1	

Формат 5: ADC s,d <R/R.L \leftrightarrow R/R.L>

Пример - ADC R1,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s		d				RS/Rs				L	RD/Rd				1	1	0	0	0	0	0	0	0	0	0	0	1	0	1		

Формат 6: ADC s,d <R \leftrightarrow RC>

Пример - ADC R1,R5 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s		d				R				sc	RC				1	0	de		0	0	0	0	0	0	0	0	1	0	1		

Формат 7: ADC[.cc] s,d <#16/32 \rightarrow RC/R/R.L>

Пример - ADC R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s		d				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	0	0	0	0	0	0	1	0	1		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2> ADC[s] s1,s2,d <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R5,R0,R8 ADC R1,R2,R5 R8,(A0)+ (AT),R0
 LSRL R5,R0,R8 ADCs R1,R2,R5 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				M	R				u	0	0	0	0	0	0	0	0	0	0	0	1	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2								

Формат 8b: <OP2> ADC[s] s1,s2,d <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R5,R0,R8 ADC R1,R2,R5 R8,R15 (AT),R0
 LSRL R5,R0,R8 ADCs R1,R2,R5 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				M	RS/Rs				0	0	0	0	0	0	0	0	0	0	0	1	0	1	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2				S4/s4				AT	RD/Rd				L	0	0	1	#	OP2								

Формат 8c: <OP2.cc>ADC[s] s1,s2,d<R.L←→R.L>

Примеры - LSRL.eq R5,R0,R8 ADC R1,R2,R5 R8.L,R16.L
 LSRL.eq R5,R0,R8 ADCs R1,R2,R5 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s1				d				s2				M	RS				0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1
63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32	
S3/s3/#5					D2/d2				S4/s4				cc	RD				0	cc	1	0	#	OP2									

Формат 8d: <OP2>ADC[s] s1,s2,d <R←→RC>

Примеры - LSRL R5,R0,R8 ADC R1,R2,R5 CCR,R17
 LSRL R5,R0,R8 ADCs R1,R2,R5 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s1				d				s2				M	Rs/Rd				0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2				S4/s4				0	0	RC				sc	de	1	1	#	OP2							

1.4 ADCL – Сложение с переносом (long)

Операция

- трёхадресный вариант $\text{long } S1, S2, D; S1 + S2 + C \rightarrow D$

- дваадресный вариант $\text{long } S, D; S + D + C \rightarrow D$

Описание: в формате long вычисляется сумма операндов-источников (S1, S2 - в трёхадресном варианте; S, D - в дваадресном варианте) и переноса C; результат помещается в операнд-приемник D. В качестве первого операнда-источника S1 в трёхадресном варианте может использоваться непосредственный операнд #32.

Тип OP1

Время исполнения (тактов) 2 Форматы: 1, 2, 4, 5, 6, 7, 8 Признаки результата

U	N	Z	V	C
√	√	√	√	√

1.4.1 Синтаксис ассемблера и код инструкции

Формат 1: ADCL[.cc] S1, S2, D

Примеры - ADCL.ne R2, R6, R12

ADCL R2, R6, R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	0	cc			0	0	0	1	0	1	0	0	1	0	1				

Формат 2: ADCL[.cc] #32, S2, D

Пример - ADCL.ne 15, R6, R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	0	cc			0	0	1	0	0	1	0	0	1	0	1				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#32																															

Формат 4: ADCL S, D <XRAM←→R.L>

Пример - ADCL R2, R4 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

S	D	R	A	mode	u	0	1	de	0	0	1	0	0	1	0	1
---	---	---	---	------	---	---	---	----	---	---	---	---	---	---	---	---

Формат 5: ADCL S,D <R/R.L \leftrightarrow R/R.L>

Пример - ADCL R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	0	1	0	0	1	0	1				

Формат 6: ADCL S,D <R \leftrightarrow RC>

Пример - ADCL R2,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S	D	R	sc	RC	1	0	de	0	0	1	0	0	1	0	0	1	0	1	0	1											

Формат 7: ADCL[.cc] S,D <#16/32→RC/R/R.L>

Пример - ADCL R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S		D				RD/Rd/RC				L/sc	sr	cc			1	1	1	0	0	1	0	0	1	0	0	1	0	1	0	1	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: <OP2>ADCL[s] S1,S2,D <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R5,R0,R8 ADCL R2,R4,R6 R8,(A0)+ (AT),R0

LSRL R5,R0,R8 ADCLs R2,R4,R6 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1		D				S2				M	R			u	0	0	0	0	0	1	0	0	1	0	1	0	1	0	1		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5		D2/d2				S4/s4				AT	mode			A	de	0	0	#	OP2												

Формат 8b: <OP2> ADCL[s] S1,S2,D <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R5,R0,R8 ADCL R2,R4,R6 R8,R15 (AT),R0

LSRL R5,R0,R8 ADCLs R2,R4,R6 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1		D				S2				M	RS/Rs			0	0	0	0	0	1	0	0	1	0	1	0	1	0	1	0	1	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5		D2/d2				S4/s4				AT	RD/Rd			L	0	0	1	#	OP2												

Формат 8с: <OP2.cc> ADCL S1,S2,D <R.L←→R.L>

Примеры - LSRL.eq R5,R0,R8 ADCL R2,R4,R6 R8.L,R16.L

LSRL.eq R5,R0,R8 ADCLs R2,R4,R6 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1		D				S2				M	RS			0	0	0	0	0	0	1	0	0	1	0	1	0	1	0	1	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5		D2/d2				S4/s4				cc	RD			0	cc	1	0	#	OP2												

Формат 8d: <OP2> ADCL S1,S2,D <R←→RC>

Примеры - LSRL R5,R0,R8 ADCL R2,R4,R6 CCR,R17
 LSRL R5,R0,R8 ADCLs R2,R4,R6 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				M	Rs/Rd				0	0	0	0	0	1	0	0	1	0	1				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				0	0	RC				sc	de	1	1	#	OP2								

1.5 ADC16L – Сложение смешанное

Операция

- трёхадресный вариант short s1; long S2,D;

```
if (V=0) {16{s1[15]},s1[15:0]} + S2    D
```

```
else {16{C}, s1[15:0]} + S2        D
```

- дваадресный вариант short s; long D;

```
if (V=0) {16{s[15]},s[15:0]} + D → D
```

```
else {16{C}, s[15:0]} + D → D
```

Описание: вычисляется сумма 16-разрядного операнда-источника (s1 - в трёхадресном варианте; s - в дваадресном варианте) и 32-разрядного операнда-источника (S2 - в трёхадресном варианте; D - в дваадресном варианте) и переноса C в зависимости от значения признака V; результат помещается в операнд-приемник D. В качестве первого операнда-источника s1 в трёхадресном варианте может использоваться непосредственный операнд #16.

Если V=0, то старшие разряды 16-разрядного операнда дополняются до 32-х разрядов значением 15-го разряда этого операнда,

Если V=1, то дополнение до 32 разрядов производится значением бита переноса C. Тип OP1

Время исполнения (тактов) 2 Форматы: 1, 2, 4, 5, 6, 7, 8 Признаки результата

U	N	Z	V	C
√	√	√	√	√

1.5.1 Синтаксис ассемблера и код инструкции

Формат 1: ADC16L[.cc] s1,s2,D

Примеры - ADC16L.ne R2,R6,R12

ADC16L R2,R6,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				D				S2				0	0	cc			0	0	0	1	0	0	0	0	1	0	0	0	0	0	0

Формат 2: ADC16L[.cc] #32,S2,D

Пример - ADC16L.ne 15,R6,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				D				S2				0	0	cc			0	0	1	0	0	0	0	0	0	0	1	0	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#32																															

Формат 4: ADC16L s,D <XRAM \leftrightarrow R.L>

Пример - ADC16L R2,R4 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
s				D				R				A				mode				u	0	1	de	0	0	0	0	0	1	0	0	0	0

Формат 5: ADC16L s,D <R/R.L \leftrightarrow R/R.L>

Пример - ADC16L R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s				D				RS/Rs				L	RD/Rd				1	1	0	0	0	0	0	0	1	0	0	0	0	0	0	0

Формат 6: ADC16L s,D <R \leftrightarrow RC>

Пример - ADC16L R2,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s				D				R				sc	RC				1	0	de	0	0	0	0	0	1	0	0	0	0	0	0	0

Формат 7: ADC16L[.cc] s,D <#16/32 \square RC/R/R.L>

Пример - ADC16L R2, R0 0x12345678, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	0	0	0	0	1	0	0	0	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: <OP2>ADC16L[s] s1, s2, D <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R5, R0, R8 ADC16L R2, R4, R6 R8, (A0)+ (AT), R0
 LSRL R5, R0, R8 ADC16Ls R2, R4, R6 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				D				S2				M	R				u	0	0	0	0	0	0	0	0	0	1	0	0	0	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8б: <OP2> ADC16L[s] s1, s2, D <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R5, R0, R8 ADC16L R2, R4, R6 R8, R15 (AT), R0
 LSRL R5, R0, R8 ADC16Ls R2, R4, R6 R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				D				S2				M	RS/Rs				0	0	0	0	0	0	0	0	0	0	1	0	0	0	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd				L	0	0	1	#	OP2									

Формат 8с: <OP2.cc>ADC16L s1, s2, D <R.L←→R.L>

Примеры - LSRL.eq R5, R0, R8 ADC16L R2, R4, R6 R8.L, R16.L
 LSRL.eq R5, R0, R8 ADC16Ls R2, R4, R6 R8.L, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				D				S2				M	RS				0	0	0	0	0	0	0	0	0	0	1	0	0	0	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				cc	RD				0	cc	1	0	#	OP2									

Формат 8d: <OP2>ADC16L s1,s2,D <R←→RC>

Примеры - LSRL R5,R0,R8 ADC16L R2,R4,R6 CCR,R17
 LSRL R5,R0,R8 ADC16Ls R2,R4,R6 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				D				S2				M	Rs/Rd				0	0	0	0	0	0	0	1	0	0	0				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				0	0	RC				sc	de	1	1	#	OP2								

1.6 ADD — Сложение (short)

Операция

- *трёхадресный вариант* short s1,s2,d; s1 + s2 → d

- *двухадресный вариант* short s,d; s + d → d

Описание: в формате short вычисляется сумма операндов-источников (s1,s2 - в трёхадресном варианте; s,d - в двухадресном варианте); результат помещается в операнд-приемник d. В качестве первого операнда-источника (s1 - в трёхадресном варианте; s - в двухадресном варианте) может использоваться непосредственный операнд #16.

Тип OP1

Время исполнения (тактов) 2 Форматы: 1, 2, 3, 4, 5, 6, 7, 8 Признаки результата

U	N	Z	V	C
√	√	√	√	√

1.6.1 Синтаксис ассемблера и код инструкции

Формат 1: ADD[.cc]
 s1,s2,d

Примеры - ADD.ne R1,R5,R12
 ADD R1,R5,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

s1	d	s2	0	0	cc	0	0	0	1	0	0	0	0	1	0	0
----	---	----	---	---	----	---	---	---	---	---	---	---	---	---	---	---

Формат 2: ADD[.cc] #16,s2,d

Пример - ADD.ne 15,R5,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1			d			s2			0	0	cc			0	0	1	0	0	0	0	0	0	0	0	0	0	1	0	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	#16															

Формат 3: ADD #16,d

Пример - ADD 0x11,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
d				#16												0	0	1	1	0	0	0	0	1	0	0					

Формат 4: ADD s,d <XRAM←→R.L>

Пример - ADD R1,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s		d			R			A		mode		u	0	1	de	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	

Формат 5: **ADD s,d** <R/R.L←→R/R.L>

Пример - ADD R1,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RS/Rs				L	RD/Rd				1	1	0	0	0	0	0	0	0	0	1	0	0		

Формат 6: **ADD s,d** <R←→RC>

Пример - ADD R1,R5 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				sc	RC				1	0	de	0	0	0	0	0	0	0	1	0	0		

Формат 7: **ADD[.cc] s,d** <#16/32→RC/R/R.L>

Пример - ADD R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	0	0	0	0	0	1	0	0	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2> **ADD[s] s1,s2,d** <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 ADD R1,R2,R5 R8,(A0)+ (AT),R0

LSRL R6,R0,R8 ADDs R1,R2,R5 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				M	R				u	0	0	0	0	0	0	0	0	0	0	0	1	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2> **ADD[s] s1,s2,d** <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 ADD R1,R2,R5 R8,R15 (AT),R0

LSRL R6,R0,R8 ADDs R1,R2,R5 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				M	RS/Rs				0	0	0	0	0	0	0	0	0	0	0	0	1	0	0

Тип OP1, OP2

Время исполнения (тактов) 2 Форматы: 1, 2, 4, 5, 6, 7, 8 Признаки результата

U	N	Z	V	C
√	√	√	√	√

1.7.1 Синтаксис ассемблера и код инструкции

Формат 1: (OP1) **ADDL[.cc] S1,S2,D**

Примеры - ADDL.ne R2,R6,R12

ADDL R2,R6,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	0	cc			0	0	0	1	0	1	0	0	1	0	0				

Формат 2: (OP1) **ADDL[.cc] #32,S2,D**

Пример - ADDL.ne 15,R6,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	0	cc			0	0	1	0	0	1	0	0	1	0	0				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#32																															

Формат 4(OP1) : **ADDL S,D <XRAM←→R.L>**

Пример - ADDL R2,R4 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode			u	0	1	de	0	0	1	0	0	1	0	0	

Формат 5(OP1) : **ADDL S,D <R/R.L←→R/R.L>**

Пример - ADDL R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd			1	1	0	0	0	1	0	0	1	0	0					

Формат 6(OP1) : **ADDL S,D <R←→RC>**

Пример - ADDL R2,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	0	1	0	0	1	0	0	1	0	0	

Формат 7 (OP1) : **ADDL[.cc] S,D** <#16/32→RC/R/R.L>

Пример - ADDL R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	1	0	0	1	0	0	1	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

1.8 ADDLR – Сложение (long) с округлением

Операция

- *трёхадресный вариант* long S1,S2,D;(S1 + S2)_{Round} → D

- *двухадресный вариант* long S,D;(S + D)_{Round} → D

Описание: в формате long вычисляется сумма операндов-источников (S1,S2 - в трёхадресном варианте; S,D - в двухадресном варианте); 32-х разрядное значение результата округляется и помещается в операнд-приемник D. В качестве первого операнда-источника S1 в трёхадресном варианте может использоваться непосредственный операнд #32.

Округление производится в соответствии с режимом округления, который устанавливается в девятом разряде (бит RND) регистра CCR.

Тип OP1

Время исполнения (тактов) 2 Форматы: 1, 2, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
√	√	√	√	√

1.8.1 Синтаксис ассемблера и код инструкции

Формат 1: ADDLR[.cc] S1,S2,D

Примеры - ADDLR.ne R2,R6,R12

ADDLR R2,R6,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	0	cc			0	0	0	1	0	1	0	1	0	0	0	1			

Формат 2: ADDLR[.cc] #32,S2,D

Пример - ADDLR.ne 15,R6,R12 *Код*

инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	0	cc			0	0	1	0	0	1	0	1	0	0	0	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#32																															

Формат 4: ADDLR S,D <XRAM ↔ R.L>

Пример - ADDLR R2,R4 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode	u	0	1	de	0	0	1	0	1	0	0	1			

Формат 5: ADDLR S,D <R/R.L←→R/R.L>

Пример - ADDLR R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	0	1	0	1	0	0	1				

Формат 6: ADDLR S,D <R←→RC>

Пример - ADDLR R2,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	0	1	0	1	0	0	1				

Формат 7: ADDLR[.cc] S,D <#16/32→RC/R.R.L>

Пример - ADDLR R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	0	0	0	1	0	1	0	0	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2>ADDLR[s] S1,S2,D <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 ADDLR R2,R4,R6 R8,(A0)+ (AT),R0

LSRL R6,R0,R8 ADDLRS R2,R4,R6 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				M	R				u	0	0	0	0	0	1	0	1	0	0	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2> ADDLR[s] S1,S2,D <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R6, R0, R8 ADDLR R2, R4, R6 R8, R15 (AT), R0
 LSRL R6, R0, R8 ADDLRs R2, R4, R6 R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1					D					S2					M	RS/Rs					0	0	0	0	0	1	0	1	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8с: <OP2.cc> **ADDLR S1,S2,D** <R.L←→R.L>

Примеры - LSRL.eq R6, R0, R8 ADDLR R2, R4, R6 R8.L, R16.L
 LSRL.eq R6, R0, R8 ADDLRs R2, R4, R6 R8.L, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					S2					M	RS					0	0	0	0	0	0	1	0	1	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8d: <OP2> **ADDLR S1,S2,D** <R←→RC>

Примеры - LSRL R6,R0,R8 ADDLR R2,R4,R6 CCR,R17
 LSRL R6,R0,R8 ADDLRs R2,R4,R6 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				M	Rs/Rd				0	0	0	0	0	1	0	1	0	0	1				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.9 ADDLRTR – Сложение (long) с округлением и преобразованием формата (в short)

Операция

- *трёхадресный вариант* long S1,S2,d; $(S1 + S2)_{\text{Round}} \rightarrow d[15:0]$

- *двухадресный вариант* long S,D; $(S + D)_{\text{Round}} \rightarrow D[15:0]$

Описание: в формате long вычисляется сумма операндов-источников (S1,S2 - в трёхадресном варианте; S,D - в двухадресном варианте); 32-разрядное значение результата округляется до 16-разрядного значения и помещается в операнд-приемник D/d.

Округление производится в соответствии с режимом округления, установленным битом RND=CCR[9].

В форматах 1, 8 в качестве регистра приемника используется 16-разрядный регистр.

В форматах 4, 5, 6, 7 – 16-разрядный результат помещается в младшие 16 разрядов регистра приемника, старшие 16 разрядов регистра приемника не изменяются.

Тип OP1

Время исполнения (тактов) 2 Форматы: 1, 4, 5, 6, 7, 8 Признаки результата

U	N	Z	V	C
√	√	√	√	√

1.9.1 Синтаксис ассемблера и код инструкции

Формат 1: **ADDLRTR[.cc] S1,S2,d** *Примеры* - **ADDLRTR.ne R2,R6,R12**

ADDLRTR R2,R6,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0			
S1					d					S2					0	0	cc					0	0	0	1	0	1	0	1	0	1	0	1	0

Формат 4: ADDLRTR S,D <XRAM \leftarrow \rightarrow R.L>

Пример - ADDLRTR R2,R4 R8,(A0)

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0					
S					D					R					A					mode					u	0	1	de	0	0	1	0	1	0	1	0

Формат 5: ADDLRTR S,D <R/R.L \leftarrow \rightarrow R/R.L>

Пример - ADDLRTR R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
S					D					RS/Rs					L	RD/Rd					1	1	0	0	0	1	0	1	0	1	0	1	0

Формат 6: ADDLRTR S,D <R \leftarrow \rightarrow RC>

Пример - ADDLRTR R2,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
S					D					R					sc	RC					1	0	de	0	0	1	0	1	0	1	0	1	0

Формат 7: ADDLRTR[.cc] S,D <#16/32 \rightarrow RC/R/R.L>

Пример - ADDLRTR R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					RD/Rd/RC					L/sc	sr	cc					1	1	1	0	0	1	0	1	0	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2> ADDLRTR[s] S1,S2,d <XRAM \leftarrow \rightarrow R.L> <YRAM \rightarrow R0>

Примеры - LSRL R6,R0,R8 ADDLRTR R2,R4,R6 R8,(A0)+ (AT),R0

LSRL R6,R0,R8 ADDLRTRs R2,R4,R6 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
S1					d					S2					M	R					u	0	0	0	0	0	0	1	0	1	0	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----

S3/s3/#5	D2/d2	S4/s4	AT	mode	A	de	0	0	#	OP2
----------	-------	-------	----	------	---	----	---	---	---	-----

Формат 8b: <OP2> **ADDLRTR[s] s1,s2,d** <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 ADDLRTR R2,R4,R6 R8,R15 (AT),R0

LSRL R6,R0,R8 ADDLRTRs R2,R4,R6 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				d				S2				M	RS/Rs				0	0	0	0	0	1	0	1	0	1	0				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd				L	0	0	1	#	OP2									

Формат 8с: <OP2.cc> **ADDLRTR s1,s2,d** <R.L←→R.L>

Примеры - LSRL.eq R6,R0,R8 ADDLRTR R2,R4,R6 R8.L,R16.L

LSRL.eq R6,R0,R8 ADDLRTRs R2,R4,R6 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				d				S2				M	RS				0	0	0	0	0	0	1	0	1	0	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				cc	RD				0	cc	1	0	#	OP2									

Формат 8d: <OP2> **ADDLRTR s1,s2,d** <R←→RC>

Примеры - LSRL R6,R0,R8 ADDLRTR R2,R4,R6 CCR,R17

LSRL R6,R0,R8 ADDLRTRs R2,R4,R6 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				d				S2				M	Rs/Rd				0	0	0	0	0	1	0	1	0	1	0				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				0	0	RC				sc	de	1	1	#	OP2								

1.10 ADDSUB – Сложение-вычитание (short)

Операция

Способ формирования результата данной операции зависит от бита DD=SR[9].

A) DD=0

- трёхадресный вариант short s1,s2,d;

$s1 + s2 \rightarrow d$ $s2 - s1 \rightarrow s2$

- *двухадресный вариант* short s, d ;

$s + d \rightarrow s$ $d - s \rightarrow d$

Описание: в формате short вычисляется сумма и разность операндов-источников ($s2, s1$ – в трёхадресном варианте; d, s – в двухадресном варианте). Результат сложения помещается по адресу d в трёхадресном варианте, по адресу s в двухадресном варианте. Результат вычитания помещается по адресу $s2$ в трёхадресном варианте, по адресу d в двухадресном варианте.

Б) $DD=1$

- *трёхадресный вариант* short $s1, s2$; long D ;

$s1 + s2 \rightarrow D[15:0]$ $s2 - s1 \rightarrow D[31:16]$

Описание: в формате short вычисляется сумма и разность операндов-источников $s2, s1$.

Результаты сложения и вычитания помещаются по адресу D , сложения - в разряды $[15:0]$, вычитания - в разряды $[31:16]$.

Тип OP1

Время исполнения (тактов) 2

* *

Форматы: 1, 4, 5, 6, 8a), 8b), 8c, 8d Признаки результата

U	N	Z	V	C
*	*	*	*	*

*) При $DD=0$ данная операция несовместима с пересылкой $\langle YRAM \leftarrow \rightarrow R.L \rangle$

1.10.1 Синтаксис ассемблера и код инструкции

Формат 1: `ADDSUB[.cc] s1, s2, d[.l]`

Примеры - `ADDSUB.ne R1, R5, R12`

`ADDSUB R1, R5, R12`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				0	0	cc			0	0	0	1	0	0	0	0	1	1	1				

Формат 4: `ADDSUB S, D <XRAM ← → R.L>`

Пример - `ADDSUB R2, R4 R8, (A0)+`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S				D				R				A				mode	u	0	1	de	0	0	1	0	0	0	0	0	0	0	0	0

Формат 5: ADDSUB S,D <R/R.L←→R/R.L>

Пример - ADDSUB R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S				D				RS/Rs				L	RD/Rd				1	1	0	0	0	1	0	0	0	0	0	0	0	0	0	0

Формат 6: ADDSUB S,D <R←→RC>

Пример - ADDSUB R2,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S				D				R				sc	RC				1	0	de	0	0	1	0	0	0	0	0	0	0	0	0	0

Формат 8a: <OP2> ADDSUB[s] S1,S2,D <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 ADDSUB R2,R4,R6 R8,(A0)+ (AT),R0 LSRL
R6,R0,R8 ADDSUBs R2,R4,R6 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1				D				S2				M	R				u	0	0	0	0	0	1	0	0	1	1	1	1	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	mode					A	de	0	0	#	OP2					

Формат 8b: <OP2> ADDSUB[s] S1,S2,D <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 ADDSUB R2,R4,R6 R8,R15 (AT),R0
LSRL R6,R0,R8 ADDSUBs R2,R4,R6 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1				D				S2				M	RS/Rs				0	0	0	0	0	1	0	0	1	1	1	1	1	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8c: <OP2.cc> ADDSUB[s] s1,s2,d[.1] <R.L←→R.L>

Примеры - LSRL.eq R6,R0,R8 ADDSUB R1,R2,R5 R8.L,R16.L

LSRL.eq R6,R0,R8 ADDSUBs R1,R2,R5 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s1					d					s2				M	RS			0	0	0	0	0	0	0	0	0	0	0	0	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4				cc	R D			0	cc			1	0	#	OP2						

Формат 8d: <OP2>ADDSUB[s] s1,s2,d[.1] <R←→RC>

Примеры - LSRL R6,R0,R8 ADDSUB R1,R2,R5 CCR,R17

LSRL R6,R0,R8 ADDSUBs R1,R2,R5 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1					d					s2				M	Rs/Rd			0	0	0	0	0	0	0	0	0	0	0	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4				0	0	RC			sc	de	1	1	#	OP2							

1.11 ADDSUBL – Сложение-вычитание (long)

Операция:

Способ формирования результата данной операции зависит от бита DD=SR[9].

A) DD=0

- трёхадресный вариант long S1,S2,D;

$S1 + S2 \rightarrow D$ S2

- $S1 \rightarrow S2$

- двухадресный вариант long S,D;

$S + D \rightarrow S$ D

- $S \rightarrow D$

Описание: в формате long вычисляется сумма и разность операндов-источников (S2,S1– в трёхадресном варианте; D,S – в двухадресном варианте). Результат сложения помещается по адресу D в трёхадресном варианте, по адресу S в двухадресном варианте. Результат вычитания помещается по адресу S2 в трёхадресном варианте, по адресу D в двухадресном варианте.

B) DD=1

- трёхадресный вариант long S1,S2; double D;

$S1 + S2 \rightarrow D[63:32]$ S2

- $S1 \rightarrow D[31:0]$

Описание: в формате long вычисляется сумма и разность операндов-источников S2,S1.

Результат сложения помещается по адресу D[63:32], вычитания - по адресу D[31:0].

Тип OP1
 Время исполнения (тактов) 2
 Форматы: 1, 4, 5, 6, 8a^{*)}, 8b^{*)}, 8c, 8d

Признаки результата

U	N	Z	V	C
*	*	*	*	*
	N+			C+

^{*)} При DD=0 данная операция несовместима с пересылкой <YRAM \leftrightarrow R.L>

1.11.1 Синтаксис ассемблера и код инструкции

Формат 1: ADDSUBL[.cc] S1,S2,D

Примеры – ADDSUBL.ne R2,R6,R12

ADDSUBL R2,R6,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					S2					0	0	cc					0	0	0	1	0	0	1	1	0	1	1

Формат 4: ADDSUBL S,D <XRAM \leftrightarrow R.L>

Пример - ADDSUBL R2,R4 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0					
S					D					R					A					mode					u	0	1	de	0	0	1	0	0	0	0	0

Формат 5: ADDSUBL S,D <R/R.L \leftrightarrow R/R.L>

Пример - ADDSUBL R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					RS/Rs					L	RD/Rd					1	1	0	0	0	0	1	0	0	0	0	0

Формат 6: ADDSUBL S,D <R \leftrightarrow RC>

Пример - ADDSUBL R2, R6 R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	0	1	0	0	0	0	0	0	0	0	0

Формат 8a: <OP2> ADDSUBL[s] S1, S2, D <XRAM<->R.L> <YRAM->R0>

Примеры - LSRL R6, R0, R8 ADDSUBL R2, R4, R6 R8, (A0)+ (AT), R0 LSRL
R6, R0, R8 ADDSUBLs R2, R4, R6 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				M	R				u	0	0	0	0	0	0	1	0	0	1	1	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2> ADDSUBL[s] S1, S2, D <R/R.L<->R/R.L> <YRAM->R0>

Примеры - LSRL R6, R0, R8 ADDSUBL R2, R4, R6 R8, R15 (AT), R0
LSRL R6, R0, R8 ADDSUBLs R2, R4, R6 R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				M	RS/Rs				0	0	0	0	0	0	1	0	0	1	1	1	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd				L	0	0	1	#	OP2									

Формат 8c: <OP2.cc> ADDSUBL[s] S1, S2, D <R.L<->R.L>

Примеры - LSRL.eq R6, R0, R8 ADDSUBL R2, R4, R6 R8.L, R16.L
LSRL.eq R6, R0, R8 ADDSUBLs R2, R4, R6 R8.L, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1				D				S2				M	RS				0	0	0	0	0	0	0	0	1	1	0	1	1	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----

S3/s3/#5	D2/d2	S4/s4	cc	RD	0	cc	1	0	#	OP2
----------	-------	-------	----	----	---	----	---	---	---	-----

Формат 8d: <OP2> ADDSUBL[s] S1, S2, D <R←→RC>

Примеры - LSRL R6, R0, R8 ADDSUBL R2, R4, R6 CCR, R17

LSRL R6, R0, R8 ADDSUBLs R2, R4, R6 CCR, R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1					D					S2					M	Rs/Rd					0	0	0	0	0	0	1	1	0	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.12 ADDSUBX – Сложение-вычитание (X16)

Операция

Способ формирования результата данной операции зависит от бита DD=SR[9].

A) DD=0

- трёхадресный вариант X16 S1, S2, D;

S1[31:16] + S2[31:16] → D[31:16]

S1[15:0] + S2[15:0] → D[15:0]

S2[31:16] - S1[31:16] → S2[31:16]

S2[15:0] - S1[15:0] → S2[15:0]

- двухадресный вариант X16 S, D; S[31:16]

+ D[31:16] → S[31:16]

S[15:0] + D[15:0] → S[15:0]

D[31:16] - S[31:16] → D[31:16]

D[15:0] - S[15:0] → D[15:0]

Описание: в формате X16 вычисляется сумма и разность операндов-источников (S2, S1 - в трёхадресном варианте; D, S - в двухадресном варианте), при этом независимо складываются и вычитаются старшие 16 разрядов операндов-источников и младшие 16 разрядов операндов. Результат сложения помещается по адресу D в трёхадресном варианте, по адресу S в двухадресном варианте. Результат вычитания помещается по адресу S2 в трёхадресном варианте, по адресу D в двухадресном варианте.

B) DD=1

- трёхадресный вариант X16 S1, S2; double D;
 $S1[31:16] + S2[31:16] \rightarrow D[63:48]$

$S1[15:0] + S2[15:0] \rightarrow D[47:32]$

$S2[31:16] - S1[31:16] \rightarrow D[31:16]$

$S2[15:0] - S1[15:0] \rightarrow D[15:0]$

Описание: в формате long вычисляется сумма и разность операндов-источников S2, S1. Результат сложения помещается по адресу D[63:32], вычитания - по адресу D[31:0].

Тип: OP1

Форматы: 1, 4, 5, 6, 8a¹, 8b¹, 8c, 8d

^{*)} При DD=0 данная операция несовместима с пересылкой <YRAM \leftrightarrow R.L>

Время исполнения (тактов) 2

Признаки результата

U	N	Z	V	C
*	*	*	*	*
Ur+&Ur-&Ui+&Ui-	Nr+	Zr+	Vr+ Vr- Vi+ Vi-	Nr-

1.12.1 Синтаксис ассемблера и код инструкции

Формат 1: ADDSUBX[.cc] S1, S2, D

Примеры - ADDSUBX.ne R2, R6, R12

ADDSUBX R2, R6, R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	0	cc				0	0	0	1	0	1	0	0	0	0	0	0	0	

Формат 4: ADDSUBX S, D <XRAM \leftrightarrow R.L>

Пример - ADDSUBX R2, R4 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode				u	0	1	de	0	0	1	0	0	0	0	0

Формат 5: ADDSUBX S, D <R/R.L \leftrightarrow R/R.L>

Пример - ADDSUBX R2, R4 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

S	D	RS/Rs	L	RD/Rd	1	1	0	0	0	1	0	0	0	0	0	0	0	0	0
---	---	-------	---	-------	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---

Формат 6: ADDSUBX S,D <R←→RC>

Пример - ADDSUBX R2,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
S					D					R					sc	RC					1	0	de	0	0	1	0	0	0	0	0	0	0

Формат 8a: <OP2> ADDSUBX[s] S1,S2,D <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 ADDSUBX R2,R4,R6 R8,(A0)+ (AT),R0 LSRL
R6,R0,R8 ADDSUBXs R2,R4,R6 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					S2					M	R					u	0	0	0	0	0	1	0	0	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	mode					A	de	0	0	#	OP2					

Формат 8b: <OP2> ADDSUBX[s] S1,S2,D <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 ADDSUBX R2,R4,R6 R8,R15 (AT),R0
LSRL R6,R0,R8 ADDSUBXs R2,R4,R6 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1					D					S2					M	RS/Rs					0	0	0	0	0	1	0	0	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8c: <OP2.cc> ADDSUBX[s] S1,S2,D <R.L←→R.L>

Примеры - LSRL.eq R6,R0,R8 ADDSUBX R2,R4,R6 R8.L,R16.L
LSRL.eq R6,R0,R8 ADDSUBXs R2,R4,R6 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					S2					M	RS					0	0	0	0	0	0	1	0	0	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8d: <OP2> ADDSUBX[s] S1,S2,D <R←→RC>

Примеры - LSRL R6, R0, R8 ADDSUBX R2, R4, R6 CCR, R17
 LSRL R6, R0, R8 ADDSUBXs R2, R4, R6 CCR, R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					S2					M	Rs/Rd					0	0	0	0	0	1	0	0	0	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.13 ADDX — Сложение комплексное (X16)

Операция:

- трёхадресный вариант X16 S1, S2, D;

$S1[31:16] + S2[31:16] \rightarrow D[31:16]$

$S1[15:0] + S2[15:0] \rightarrow D[15:0]$

- двухадресный вариант X16 S, D;

$S[31:16] + D[31:16] \rightarrow D[31:16]$

$S[15:0] + D[15:0] \rightarrow D[15:0]$

Описание: в формате X16 вычисляется сумма операндов-источников (S1, S2 - в трёхадресном варианте; S, D - в двухадресном варианте), при этом независимо складываются старшие 16 разрядов и младшие 16 разрядов операндов-источников; результат сложения старших 16 разрядов операндов помещается в старшие 16 разрядов операнда-приемника D, а результат сложения младших 16 разрядов помещается в младшие 16 разрядов операнда-приемника D.

Тип OP1

Время исполнения (тактов) 2

Форматы: 1, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
*	*	*	*	*
Ur&Ui	Nr	Zr	Vr Vi	Cr

1.13.1 Синтаксис ассемблера и код инструкции

Формат 1: ADDX[.cc] S1, S2, D

Пример - ADDX.ne R2, R6, R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	0	cc				0	0	0	1	0	1	0	0	1	1	1			

Формат 4: ADDX S, D <XRAM \leftarrow \rightarrow R.L>

Пример - ADDX R2, R4 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode		u	0	1	de	0	0	1	0	0	1	1	1		

Формат 5: ADDX S, D <R/R.L \leftarrow \rightarrow R/R.L>

Пример - ADDX R2, R4 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	0	1	0	0	1	1	1				

Формат 6: ADDX S, D <R \leftarrow \rightarrow RC>

Пример - ADDX R2, R6 R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	0	1	0	0	1	1	1				

Формат 7: ADDX[.cc] S, D <#16/32 \rightarrow RC/R/R.L>

Пример - ADDX R2, R0 0x12345678, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	1	0	0	1	1	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: <OP2> ADDX[s] S1, S2, D <XRAM \leftarrow \rightarrow R.L> <YRAM \rightarrow R0>

Примеры - LSRL R6, R0, R8 ADDX R2, R4, R6 R8, (A0)+ (AT), R0
 LSRL R6, R0, R8 ADDXs R2, R4, R6 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

S1	D	S2	M	R	u	0	0	0	0	0	0	1	0	0	1	1	1
----	---	----	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	mode			A	de	0	0	#	OP2							

Формат 8b: <OP2> **ADDX[s] S1,S2,D** <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 ADDX R2,R4,R6 R8,R15 (AT),R0
 LSRL R6,R0,R8 ADDXs R2,R4,R6 R8,R15(AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1					D					S2					M	RS/Rs					0	0	0	0	0	1	0	0	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8с: <OP2.cc> **ADDX S1,S2,D** <R.L←→R.L>

Примеры - LSRL.eq R6,R0,R8 ADDX R2,R4,R6 R8.L,R16.L
 LSRL.eq R6,R0,R8 ADDXs R2,R4,R6 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					S2					M	RS					0	0	0	0	0	0	1	0	0	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8d: <OP2> **ADDX S1,S2,D** <R←→RC>

Примеры - LSRL R6,R0,R8 ADDX R2,R4,R6 CCR,R17
 LSRL R6,R0,R8 ADDXs R2,R4,R6 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1					D					S2					M	Rs/Rd					0	0	0	0	0	1	0	0	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.14 AD1 – Сложение и инкремент (short)

Операция:

- трёхадресный вариант short s1,s2,d: s1 + s2 + 1 → d

- *двухадресный вариант* short $s, d; s + d + 1 \rightarrow d$

Описание: в формате short вычисляется сумма операндов-источников ($s1, s2$ - в трёхадресном варианте; s, d - в двухадресном варианте) и инкрементируется на 1; результат помещается в операнд-приемник d . В качестве первого операнда-источника ($s1$ - в трёхадресном варианте; s - в двухадресном варианте) может использоваться непосредственный операнд #16.

Тип OP1
 Время исполнения (тактов) 2
 Форматы: 1, 2, 3, 4, 5, 6, 7, 8
 Признаки результата

U	N	Z	V	C
√	√	√	√	-

1.14.1 Синтаксис ассемблера и код инструкции

Формат 1: AD1[.cc] s1,s2,d

Примеры - AD1.ne R1,R5,R12
 AD1 R1,R5,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				0	0	cc			0	0	0	1	0	1	0	1	1	1	1	1	1		

Формат 2: AD1[.cc] #16,s2,d

Пример - AD1.ne 15,R5,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				0	0	cc			0	0	1	0	0	1	0	1	1	1	1	1	1	1	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	#16															

Формат 3: AD1 #16,d

Пример - AD1 0x11,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
d				#16																0	0	1	1	0	1	0	1	1	1	1	

Формат 4: AD1 s,d <XRAM \leftrightarrow R.L>

Пример - AD1 R1,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				A				mode				u	0	1	de	0	0	1	0	1	1	1	1

Формат 5: AD1 s,d <R/R.L \leftrightarrow R/R.L>

Пример - AD1 R1,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RS/Rs				L	RD/Rd				1	1	0	0	0	1	0	1	1	1	1				

Формат 6: AD1 s,d <R \leftrightarrow RC>

Пример - AD1 R1,R5 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				sc	RC				1	0	de	0	0	1	0	1	1	1	1				

Формат 7: AD1[.cc] s,d <#16/32 \rightarrow RC/R/R.L>

Пример - AD1 R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	1	0	1	1	1	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: <OP2> AD1[s] s1,s2,d <XRAM \leftrightarrow R.L> <YRAM \rightarrow R0>

Примеры - LSRL R6,R0,R8 AD1 R1,R2,R5 R8,(A0)+ (AT),R0
 LSRL R6,R0,R8 AD1s R1,R2,R5 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				d				s2				M	R				u	0	0	0	0	0	1	0	1	1	1	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT		mode		A		de		0		0		#		OP2					

Формат 8b: <OP2> **AD1[s] s1,s2,d** <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 AD1 R1,R2,R5 R8,R15 (AT),R0
 LSRL R6,R0,R8 AD1s R1,R2,R5 R8,R15(AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0								
s1				d				s2				M		RS/Rs				0		0		0		0		0		1		0		1		1		1		1	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT		RD/Rd		L		0		0		1		#		OP2					

Формат 8с: <OP2.cc>AD1[s] s1,s2,d <R.L←→R.L>

Примеры - LSRL.eq R6,R0,R8 AD1 R1,R2,R5 R8.L,R16.L
 LSRL.eq R6,R0,R8 AD1s R1,R2,R5 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0						
s1				d				s2				M		RS				0		0		0		0		0		1		0		1		1		1	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				cc		RD		0		cc		1		0		#		OP2					

Формат 8d: <OP2> AD1[s] s1,s2,d <R←→RC>

Примеры - LSRL R6,R0,R8 AD1 R1,R2,R5 CCR,R17
 LSRL R6,R0,R8 AD1s R1,R2,R5 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0						
s1				d				s2				M		Rs/Rd				0		0		0		0		0		1		0		1		1		1	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				0		0		RC		sc		de		1		1		#		OP2			

1.15 AND — Логическое И (short)

Операция:

- трёхадресный вариант short s1,s2,d: s1 & s2 → d

- *двухадресный вариант* short $s, d; s \ \& \ d \rightarrow d$

Описание: в формате short выполняется побитное логическое умножение операндов-источников ($s1, s2$ - в трёхадресном варианте; s, d - в двухадресном варианте); результат помещается в операнд-приемник d . В качестве первого операнда-источника ($s1$ - в трёхадресном варианте; s - в двухадресном варианте) может использоваться непосредственный операнд #16.

Тип OP1
 Время исполнения (тактов) 1
 Форматы: 1, 2, 3, 4, 5, 6, 7, 8
 Признаки результата

U	N	Z	V	C
√	√	√		-

1.15.1 Синтаксис ассемблера и код инструкции

Формат 1: AND[.cc] $s1, s2, d$

Примеры - AND.ne R1, R5, R12
 AND R1, R5, R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				0	0	cc			0	0	0	1	1	0	0	0	0	0	0	0	1		

Формат 2: AND[.cc] #16, $s2, d$

Пример - AND.ne 15, R5, R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				0	0	cc			0	0	1	0	1	0	0	0	0	0	0	0	1		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	#16															

Формат 3: AND #16, d *Пример -*

AND 0x11, R12 *Код*

инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
d				#16												0	0	1	1	1	0	0	0	0	0	1					

Формат 4: AND s, d <XRAM←→R.L>

Пример - AND R1, R2 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
s				d				R				A				mode				u	0	1	de	0	1	0	0	0	0	0	0	0	1

Формат 5: AND s, d <R/R.L \leftarrow \rightarrow R/R.L>

Пример - AND R1, R2 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RS/Rs				L	RD/Rd				1	1	0	0	1	0	0	0	0	0	0	0	0	0	1

Формат 6: AND s, d <R \leftarrow \rightarrow RC>

Пример - AND R1, R5 R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				sc	RC				1	0	de	0	1	0	0	0	0	0	0	0	0	0	1

Формат 7: AND[.cc] s, d <#16/32 \rightarrow RC/R/R.L>

Пример - AND R2, R0 0x12345678, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s				d				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	0	0	0	0	0	0	0	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2> AND s1, s2, d <XRAM \leftarrow \rightarrow R.L> <YRAM \rightarrow R0>

Пример - LSRL R6, R0, R8 AND R1, R2, R5 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				M	R				u	0	0	0	0	1	0	0	0	0	0	0	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2>AND s1, s2, d <R/R.L \leftarrow \rightarrow R/R.L> <YRAM \rightarrow R0>

Пример - LSRL R6, R0, R8 AND R1, R2, R5 R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
S1					d					s2					M	RS/Rs					0	0	0	0	1	0	0	0	0	0	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8с: $\langle OP2.cc \rangle AND\ s1,s2,d \quad \langle R.L \leftarrow \rightarrow R.L \rangle$

Пример - `LSRL.eq R6,R0,R8 AND R1,R2,R5 R8.L,R16.L`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s1					d					s2					M	RS					0	0	0	0	0	1	0	0	0	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8d: $\langle OP2 \rangle AND\ s1,s2,d \quad \langle R \leftarrow \rightarrow RC \rangle$

Пример - `LSRL R6,R0,R8 AND R1,R2,R5 CCR,R17`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s1					d					s2					M	Rs/Rd					0	0	0	0	1	0	0	0	0	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.16 ANDC – Логическое И с инверсией (short)

Операция

- *трёхадресный вариант* `short s1,s2,d; ~s1 & s2 → d`

- *двухадресный вариант* `short s,d; ~s & d → d`

Описание: в формате short выполняется побитное логическое умножение инверсии операнда-источника (s1 - в трёхадресном варианте; s - в двухадресном варианте) с вторым операндом (s2 - в трёхадресном варианте; d - в двухадресном варианте). Результат помещается в операнд-приемник d. В качестве первого операнда-источника (s1 - в трёхадресном варианте; s - в двухадресном варианте) может использоваться непосредственный операнд #16.

Тип ОП1

Время исполнения (тактов) 1 Форматы:

1, 2, 3, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
√	√	√		-

1.16.1 Синтаксис ассемблера и код инструкции

Формат 1: ANDC[.cc] s1,s2,d

Примеры - ANDC.ne R1,R5,R12

ANDC R1,R5,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				d				s2				0	0	cc				0	0	0	1	1	0	0	0	0	0	1	0		

Формат 2: ANDC[.cc] #16,s2,d

Пример - ANDC.ne 15,R5,R12 *Код*

инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				d				s2				0	0	cc				0	0	1	0	1	0	0	0	0	0	1	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	#16															

Формат 3: ANDC #16,d *Пример*

инструкции

- ANDC 0x11,R12 *Код*

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
d				#16												0	0	1	1	1	0	0	0	0	1	0					

Формат 4: ANDC s,d <XRAM←→R.L>

Пример - ANDC R1,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				A				mode				u	0	1	de	0	1	0	0	0	0	1	0

Формат 5: ANDC s,d <R/R.L←→R/R.L>

Пример - ANDC R1,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RS/Rs				L	RD/Rd				1	1	0	0	1	0	0	0	0	0	1	0			

Формат 6: ANDC s, d <R←→RC>

Пример - ANDC R1, R5 R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				sc	RC				1	0	de	0	1	0	0	0	0	0	0	1	0		

Формат 7: ANDC[.cc] s, d <#16/32→RC/R/R.L>

Пример - ANDC R2, R0 0x12345678, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	0	0	0	0	0	1	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2> ANDC s1, s2, d <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R6, R0, R8 ANDC R1, R2, R5 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				M	R				u	0	0	0	0	1	0	0	0	0	0	1	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2> ANDC s1, s2, d <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R6, R0, R8 ANDC R1, R2, R5 R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				M	RS/Rs				0	0	0	0	1	0	0	0	0	1	0				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd				L	0	0	1	#	OP2									

Формат 8с: <OP2.сс> **ANDC s1,s2,d** <R.L←→R.L>

Пример - LSRL.eq R6,R0,R8 ANDC R1,R2,R5 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				M	RS				0	0	0	0	0	0	1	0	0	0	0	1	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8d: <OP2> ANDC s1,s2,d
<R←→RC>

Пример - LSRL R6,R0,R8 ANDC R1,R2,R5 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				M	Rs/Rd				0	0	0	0	1	0	0	0	0	1	0				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.17 ANDCL – Логическое И с инверсией (long)

Операция:

- *трёхадресный вариант* long S1,S2,D; ~S1 & S2 → D

- *двухадресный вариант* long S,D; ~S & ~D → D

Описание: в формате long выполняется побитное логическое умножение инверсии операнда-источника (S1 - в трёхадресном варианте; S - в двухадресном варианте) с вторым операндом (S2 - в трёхадресном варианте; D - в двухадресном варианте). Результат помещается в операнд-приемник D. В качестве первого операнда-источника (S1 - в трёхадресном; S - в двухадресном варианте) может использоваться непосредственный операнд #32.

Тип OP1

Время исполнения (тактов) 1

Форматы: 1, 2, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
√	√	√	-	-

1.17.1 Синтаксис ассемблера и код инструкции

Формат 1: ANDCL[.cc] S1,S2,D

Примеры - ANDCL.ne R2,R6,R12
ANDCL R2,R6,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	0	cc			0	0	0	1	1	0	1	0	0	1	0	0	1	0	

Формат 2: ANDCL[.cc] #32,S2,D

Пример - ANDCL.ne 15,R6,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	0	cc			0	0	1	0	1	0	1	0	0	1	0	0	1	0	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#32																															

Формат 4: ANDCL S,D <XRAM←→R.L>

Пример - ANDCL R2,R4 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S				D				R				A				mode		u	0	1	de	0	1	0	1	0	0	1	0	0	1	0

Формат 5: ANDCL S,D <R/R.L←→R/R.L>

Пример - ANDCL R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S				D				RS/Rs				L	RD/Rd				1	1	0	0	1	0	1	0	1	0	0	1	0	0	1	0

Формат 6: ANDCL S,D <R←→RC>

Пример - ANDCL R2,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S				D				R				sc	RC				1	0	de	0	1	0	1	0	1	0	0	1	0	0	1	0

Формат 7: ANDCL[.cc] S,D <#16/32→RC/R/R.L>

Пример - ANDCL R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					RD/Rd/RC					L/sc	sr	cc					1	1	1	0	1	0	1	0	0	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2> ANDCL S1,S2,D <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 ANDCL R2,R4,R6 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					S2					M	R					u	0	0	0	0	1	0	1	0	0	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	mode					A	de	0	0	#	OP2					

Формат 8b: <OP2> ANDCL S1,S2,D <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 ANDCL R2,R4,R6 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1					D					S2					M	RS/Rs					0	0	0	0	1	0	1	0	0	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8c: <OP2.cc> ANDCL S1,S2,D <R.L←→R.L>

Пример - LSRL.eq R6,R0,R8 ANDCL R2,R4,R6 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					S2					M	RS					0	0	0	0	0	1	0	1	0	0	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8d: <OP2>ANDCL S1,S2,D <R←→RC>

Пример - LSRL R6,R0,R8 ANDCL R2,R4,R6 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

S1	D	S2	M	Rs/Rd	0	0	0	0	1	0	1	0	0	1	0
----	---	----	---	-------	---	---	---	---	---	---	---	---	---	---	---

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2				S4/s4				0	0	RC				sc	de	1	1	#	OP2							

1.18 ANDI — Инверсия логического И (short)

Операция

- трёхадресный вариант $\text{short } s1, s2, d; i \sim (s1 \& s2) \rightarrow d$

- двухадресный вариант $\text{short } s, d; i \sim (s \& d) \rightarrow d$

Описание: в формате short выполняется побитное логическое умножение операндов-источников (s1,s2 - в трёхадресном варианте; s,d - в двухадресном варианте); инверсия результата помещается в операнд-приемник d. В качестве первого операнда-источника (s1 - в трёхадресном варианте; s - в двухадресном варианте) может использоваться непосредственный операнд #16.

Тип OP1

Время исполнения (тактов) 1

Форматы: 1, 2, 3, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
√	√	√		-

1.18.1 Синтаксис ассемблера и код инструкции

Формат 1: `ANDI[.cc] s1,s2,d`

Примеры - `ANDI.ne R1,R5,R12`
`ANDI R1,R5,R12`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1					d				s2				0	0	cc				0	0	0	1	1	0	0	0	0	1	1		

Формат 2: `ANDI[.cc] #16,s2,d`

Пример - `ANDI.ne 15,R5,R12`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1					d				s2				0	0	cc				0	0	1	0	1	0	0	0	0	1	1		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----

0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0											#16
---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	--	--	--	--	--	--	--	--	--	--	-----

Формат 3: ANDI #16,d

Пример - ANDI 0x11,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
d				#16												0	0	1	1	1	0	0	0	0	1	1					

Формат 4: ANDI s,d <XRAM←→R.L>

Пример - ANDI R1,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s			d				R		A		mode		u	0	1	de	0	1	0	0	0	0	1	1							

Формат 5: ANDI s,d <R/R.L←→R/R.L>

Пример - ANDI R1,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s			d				RS/Rs		L	RD/Rd		1	1	0	0	1	0	0	0	0	1	1									

Формат 6: ANDI s,d <R←→RC>

Пример - ANDI R1,R5 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s			d				R		sc	RC		1	0	de	0	1	0	0	0	0	0	1	1								

Формат 7: ANDI[.cc] s,d <#16/32→RC/R/R.L>

Пример - ANDI R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s			d				RD/Rd/RC		L/sc	sr	cc		1	1	1	0	1	0	0	0	0	1	1								

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: <OP2> ANDI s1,s2,d <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 ANDI R1,R2,R5 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				0	R				u	0	0	0	0	1	0	0	0	0	0	0	0	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2> **ANDI s1,s2,d** <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 ANDI R1,R2,R5 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				0	RS/Rs				0	0	0	0	1	0	0	0	0	1	1				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd				L	0	0	1	#	OP2									

Формат 8c: <OP2.cc> **ANDI s1,s2,d** <R.L←→R.L>

Пример - LSRL.eq R6,R0,R8 ANDI R1,R2,R5 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				0	RS				0	0	0	0	0	1	0	0	0	0	1	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				cc	RD				0	cc	1	0	#	OP2									

Формат 8d: <OP2> **ANDI s1,s2,d** **<R←→RC>**

Пример - LSRL R6,R0,R8 ANDI R1,R2,R5 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				0	Rs/Rd				0	0	0	0	1	0	0	0	0	1	1				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				0	0	RC				sc	de	1	1	#	OP2								

1.19 ANDL – Логическое И (long)

Операция:

- трёхадресный вариант long S1, S2, D; S1 & S2 → D
- двухадресный вариант long S, D; S & D → D

Описание: в формате long выполняется побитное логическое умножение операндов-источников (S1, S2 - в трёхадресном варианте; S, D - в двухадресном варианте); результат помещается в операнд-приемник D. В качестве первого операнда-источника (S1 - в трёхадресном варианте; S - в двухадресном варианте) может использоваться непосредственный операнд #32.

Тип OP1
 Время исполнения (тактов) 1
 Форматы: 1, 2, 4, 5, 6, 7, 8
 Признаки результата

U	N	Z	V	C
√	√	√	-	-

1.19.1 Синтаксис ассемблера и код инструкции

Формат 1: ANDL[.cc] S1, S2, D

Примеры - ANDL.ne R2, R6, R12
 ANDL R2, R6, R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	0	cc			0	0	0	1	1	0	1	0	0	0	0	1			

Формат 2: ANDL[.cc] #32, S2, D

Пример - ANDL.ne 15, R6, R12
 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	0	cc			0	0	1	0	1	0	1	0	0	0	0	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#32																															

Формат 4: ANDL S, D <XRAM←→R.L>

Пример - ANDL R2, R4 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S				D				R				A				mode				u	0	1	de	0	1	0	1	0	0	0	0	1

Формат 5: ANDL S,D <R/R.L←→R/R.L>

Пример - ANDL R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	1	0	1	0	0	0	0	1			

Формат 6: ANDL S,D <R←→RC>

Пример - ANDL R2,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	1	0	1	0	0	0	1				

Формат 7: ANDL[.cc] S,D <#16/32→RC/R/R.L>

Пример - ANDL R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	0	1	0	0	0	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2> ANDL S1,S2,D <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 ANDL R2,R4,R6 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				M	R				u	0	0	0	0	1	0	1	0	0	0	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2> ANDL S1,S2,D <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 ANDL R2,R4,R6 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1					D					S2					M	RS/Rs					0	0	0	0	1	0	1	0	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8с: <OP2.сс> **ANDL S1,S2,D** <R.L←→R.L>

Пример - LSRL.eq R6,R0,R8 ANDL R2,R4,R6 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					S2					M	RS					0	0	0	0	0	1	0	1	0	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8d: <OP2> ANDL S1,S2,D <R←→RC>

Пример - LSRL R6,R0,R8 ANDL R2,R4,R6 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1					D					S2					M	Rs/Rd					0	0	0	0	1	0	1	0	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.20 ASH — Сложение и вычитание двух пар чисел (short)

Операция

- *трёхдресный вариант* long S1,S2,D;

S1[31:16] + S1[15:0] → D[31:16]

S2 [15:0] - S2[31:16] → D[15:0]

- *двухдресный вариант* long S,D; S[31:16]

+ S[15:0] → D[31:16]

D[15:0] - D[31:16] → D[15:0]

Описание: в формате short вычисляется сумма старшей и младшей части первого операнда-источника (S1 – в трёхадресном варианте; S – в двухадресном варианте), и разность младшей и старшей части второго операнда-источника (S2 – в трёхадресном варианте; D – в двухадресном варианте). Результат сложения помещается в старшую часть операнда-приемника D, результат вычитания помещается в младшую часть операнда-приемника D.

Тип OP1
 Время исполнения (тактов) 2
 Форматы: 1, 4, 5, 6, 8

Признаки результата

U	N	Z	V	C
*	*	*	*	*
U+&U	N+	Z+	V+ V-	N-

1.20.1 Синтаксис ассемблера и код инструкции

Формат 1: ASH[.cc] S1,S2,D

Примеры - ASH.ne R2,R6,R12 ASH
 R2,R6,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	0	cc			0	0	0	1	0	1	1	1	1	1	1	1	0		

Формат 4: ASH S,D <XRAM←→R.L>

Пример - ASH R2,R4 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode		u	0	1	de	0	0	1	1	1	1	1	1	0	

Формат 5: ASH S,D <R/R.L←→R/R.L>

Пример - ASH R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd			1	1	0	0	0	1	1	1	1	1	1	1	1	0		

Формат 6: ASH S,D <R←→RC>

Пример - ASH R2,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	0	1	1	1	1	1	1	1	1	1	0

Формат 7: **ASH[.cc] S,D** <#16/32→RC/R/R.L>

Пример - ASH R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	1	1	1	1	1	1	1	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: <OP2> **ASH[s] S1,S2,D** <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 ASH R2,R4,R6 R8,(A0)+ (AT),R0

LSRL R6,R0,R8 ASHs R2,R4,R6 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				M	R				u	0	0	0	0	0	1	1	1	1	1	1	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2> **ASH[s] S1,S2,D** <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 ASH R2,R4,R6 R8,R15 (AT),R0

LSRL R6,R0,R8 ASHs R2,R4,R6 R8,R15(AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				M	RS/Rs				0	0	0	0	0	1	1	1	1	1	0				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd				L	0	0	1	#	OP2									

Формат 8с: <OP2.cc> **ASH[s] S1,S2,D** <R.L←→R.L>

Примеры - LSRL.eq R6,R0,R8 ASH R2,R4,R6 R8.L,R16.L

LSRL.eq R6,R0,R8 ASHs R2,R4,R6 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

S1	D	S2	M	RS	0	0	0	0	0	0	1	1	1	1	1	0
----	---	----	---	----	---	---	---	---	---	---	---	---	---	---	---	---

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32	
S3/s3/#5					D2/d2					S4/s4					cc		RD					0	cc		1	0	#	OP2				

Формат 8d: <OP2>ASH[s] S1, S2, D <R←→RC>

Примеры - LSRL R6, R0, R8 ASH R2, R4, R6 CCR, R17
 LSRL R6, R0, R8 ASHs R2, R4, R6 CCR, R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1					D					S2					M	Rs/Rd					0	0	0	0	0	1	1	1	1	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.21 ASL — Арифметический сдвиг влево (short)

:

- трёхадресный вариант short $s1, s2, d; (s2 \ll s1) \rightarrow d$

- двухадресный вариант short $s, d; (d \ll s) \rightarrow d$

Описание: операнд-источник s2 (в трёхадресном варианте) или d (в двухадресном варианте) сдвигается влево на количество разрядов, заданное s1 (в трёхадресном варианте) или s (в двухадресном варианте) и результат помещается в операнд-приемник d. Выдвинутые за пределы разрядной сетки разряды теряются, кроме последнего выдвинутого, который запоминается в признаке C. Младшие освободившиеся в результате сдвига разряды заполняются нулями. Если при сдвиге влево происходит переполнение, вырабатывается признак переполнения V.

В качестве первого операнда-источника (s1 - в трёхадресном варианте; s - в двухадресном варианте) может использоваться непосредственный операнд #5.

Тип OP2
 Время исполнения (тактов) 2
 Форматы: 1, 4, 5, 6, 7, 8
 Признаки результата

U	N	Z	V	C
√	-	√	√	√

1.21.1 Синтаксис ассемблера и код инструкции

Формат 1: ASL[.cc] s1/#5,s2,d

Примеры - ASL.ne R1,R5,R12
ASL 17,R5,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s1/#5					d					s2					#	0	cc					0	0	0	1	1	1	0	0	1	0	0

Формат 4: ASL s/#5,d <XRAM←→R.L>

Примеры - ASL R1,R2 R8,(A0)+
ASL 17,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0					
s/#5					d					R					A					mode					u	0	1	de	#	1	1	0	0	1	0	0

Формат 5: ASL s,d <R/R.L←→R/R.L>

Примеры - ASL R1,R2 R8.L,R12.L
ASL 15,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s/#5					d					RS/Rs					L	RD/Rd					1	1	0	#	1	1	0	0	1	0	0

Формат 6: ASL s,d <R←→RC>

Примеры - ASL R1,R5 R7,CCR
ASL 1,R5 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s/#5					d					R					sc	RC					1	0	de	#	1	1	0	0	1	0	0

Формат 7: ASL[.cc] s,d <#16/32→RC/R/R.L>

Пример - ASL R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s					d					RD/Rd/RC					L/sc	sr	cc					1	1	1	0	1	1	0	0	1	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----

#16/32

Формат 8а: **ASL s3/#5,s4,d2** <OP1> <XRAM←→R.L> <YRAM→R0> *Примеры -*
 ASL R1,R2,R5 ANDL R6,R0,R8 R8,(A0)+ (AT),R0 ASL
 1,R2,R5 ANDL R6,R0,R8 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	R				u	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5				d2				s4				AT	mode				A	de	0	0	#	0	0	1	0	0					

Формат 8b: **ASL s3/#5,s4,d2** <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Примеры - ASL R1,R2,R5 ANDL R6,R0,R8 R8,R15 (AT),R0 ASL
 1,R2,R5 ANDL R6,R0,R8 R8,R15(AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS/Rs				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5				d2				s4				AT	RD/Rd				L	0	0	1	#	0	0	1	0	0					

Формат 8с: **ASL[.cc] s3/#5,s4,d2** <OP1> <R.L←→R.L>

Примеры - ASL.eq R1,R2,R5 ANDL R6,R0,R8 R8.L,R16.L
 ASL.eq1,R2,R5 ANDL R6,R0,R8 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5				d2				s4				cc	RD				0	cc	1	0	#	0	0	1	0	0					

Формат 8d: **ASL s3/#5,s4,d2** <OP1> <R←→RC>

Примеры - ASL R1,R2,R5 ANDL R6,R0,R8 CCR,R17 ASL
 1,R2,R5 ANDL R6,R0,R8 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	Rs/Rd				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					d2					s4					0	0	RC					sc	de	1	1	#	0	0	1	0	0

1.22 ASLL — Арифметический сдвиг влево (long)

Операция:

- *трёхдресный вариант* short s1; long S2,D;

$$(S2 \ll s1) \rightarrow D$$

- *двухдресный вариант* short s; long D;

$$(D \ll s) \rightarrow D$$

Описание: операнд-источник S2 (в трёхдресном варианте) или D (в двухдресном варианте) сдвигается влево на количество разрядов, заданное s1 (в трёхдресном варианте) или s (в двухдресном варианте) и результат помещается в операнд-приемник D. Выдвинутые за пределы разрядной сетки разряды теряются, кроме последнего выдвинутого, который запоминается в признаке C. Младшие освободившиеся в результате сдвига разряды заполняются нулями. Если при сдвиге влево происходит переполнение, вырабатывается признак переполнения V.

В качестве первого операнда-источника (s1 - в трёхдресном варианте; s - в двухдресном варианте) может использоваться непосредственный операнд #5.

Тип OP2

Время исполнения (тактов) 2

Форматы: 1, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
√	-	√	√	√

1.22.2 Синтаксис ассемблера и код инструкции

Формат 1: ASLL[.cc] s1/#5,S2,D

Примеры - ASLL.ne R2,R6,R12
 ASLL 17,R6,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s1/#5					D					S2					#	0	cc					0	0	0	1	1	1	0	1	1	0	0

Формат 4: ASLL s/#5,D<XRAM←→R.L>

Примеры - ASLL R2,R4 R8,(A0)+
 ASLL 17,R4 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0					
s/#5					D					R					A					mode					u	0	1	de	#	1	1	0	1	1	0	0

Формат 5: ASLL s,D <R/R.L←→R/R.L>

Примеры - ASLL R2,R4 R8.L,R12.L
ASLL 15,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s/#5					D					RS/Rs					L	RD/Rd					1	1	0	#	1	1	0	1	1	0	0

Формат 6: ASLL S,D <R←→RC>

Примеры - ASLL R2,R6 R7,CCR
ASLL 1,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s/#5					D					R					sc	RC					1	0	de	#	1	1	0	1	1	0	0

Формат 7: ASLL[.cc] s,D <#16/32→RC/R/R.L>

Пример - ASLL R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s					D					RD/Rd/RC					L/sc	sr	cc					1	1	1	0	1	1	0	1	1	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: ASLL s3/#5,s4,D2 <OP1> <XRAM←→R.L> <YRAM→R0>

Примеры - ASLL R1,R2,R6 ANDL R6,R0,R8 R8,(A0)+ (AT),R0
ASLL 1,R2,R6 ANDL R6,R0,R8 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2					M	R					u	0	0	0	0	OP1					

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					D2					S4					AT	mode					A	de	0	0	#	0	1	1	0	0	

Формат 8b: ASLL s3/#5,s4,D2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Примеры - ASLL R1,R2,R6 ANDL R6,R0,R8 R8,R15 (AT),R0
ASLL 1,R2,R6 ANDL R6,R0,R8 R8,R15(AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS/Rs				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5				D2				S4				AT	RD/Rd				L	0	0	1	#	0	1	1	0	0					

Формат 8с: ASLL[.cc] s3/#5,S4,D2 <OP1> <R.L←→R.L>

Примеры - ASLL.eq R1,R2,R6 ANDL R6,R0,R8 R8.L,R16.L
 ASLL.eq 1,R2,R6 ANDL R6,R0,R8 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5				D2				S4				cc	RD				0	cc	1	0	#	0	1	1	0	0					

Формат 8d: ASLL s3/#5,S4,D2 <OP1><R←→RC>

Примеры - ASLL R1,R2,R6 ANDL R6,R0,R8 CCR,R17
 ASLL 1,R2,R6 ANDL R6,R0,R8 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	Rs/Rd				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----

s3/#5				D2				S4				0	0	RC				sc	de	1	1	#	0	1	1	0	0				
-------	--	--	--	----	--	--	--	----	--	--	--	---	---	----	--	--	--	----	----	---	---	---	---	---	---	---	---	--	--	--	--

1.23 ASLX – Арифметический сдвиг влево (X16)

Операция

- *трёхдресный вариант* short s1; X16 S2,D;
 (S2[31:16] << s1) → D[31:16]

(S2[15:0] << s1) → D[15:0]

- *двухдресный вариант* short s1; X16 D;
 (D[31:16] << s) → D[31:16]

$$(D[15:0] \ll s) \rightarrow D[15:0]$$

Описание: в формате X16 операнд-источник S2 (в трёхадресном варианте) или D (в двух-адресном варианте) сдвигается влево на количество разрядов, заданное s1 (в трёхадресном варианте) или s (в двухадресном варианте), при этом старшие 16 разрядов операнда и младшие 16 разрядов операнда сдвигаются независимо. Результат сдвига старших 16 разрядов операнда помещается в старшие 16 разрядов операнда-приемника D, а результат сдвига младших 16 разрядов операнда помещается в младшие 16 разрядов операнда-приемника D. Выдвинутые за пределы разрядной сетки разряды теряются. Младшие освободившиеся в результате сдвига разряды заполняются нулями. Если при сдвиге влево происходит переполнение, вырабатывается признак переполнения V.

В качестве первого операнда-источника (s1 - в трёхадресном варианте; s - в двухадресном варианте) может использоваться непосредственный операнд #5.

Тип OP2
 Время исполнения (тактов) 2
 Форматы: 1, 4, 5, 6, 7, 8
 Признаки результата

U	N	Z	V	C
*	*	*	*	*
Ur&Ui	-	Zr&Zi	Vr Vi	-

1.23.1 Синтаксис ассемблера и код инструкции

Формат 1: ASLX[.cc] s1/#5,S2,D

Примеры - ASLX.ne R1,R6,R12
 ASLX 17,R6,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s1/#5					D					S2					#	0	cc					0	0	0	1	1	1	0	0	1	0	1

Формат 4: ASLX s/#5,D <XRAM←→R.L>

Примеры - ASLX R1,R2 R8,(A0)+
 ASLX 17,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s/#5					D					R					A	mode					u	0	1	de	#	1	1	0	0	1	0	1

Формат 5: ASLX s,D <R/R.L←→R/R.L>

Примеры - ASLX R1,R2 R8.L,R12.L
 ASLX 15,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s/#5					D					RS/Rs					L	RD/Rd					1	1	0	#	1	1	0	0	1	0	1

Формат 6: ASLX s,D <R←→RC>

Примеры - ASLX R1,R6 R7,CCR
ASLX 1,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s/#5					D					R					sc	RC					1	0	de	#	1	1	0	0	1	0	1

Формат 7: ASLX[.cc] s,D <#16/32→RC/R/R.L>

Пример - ASLX R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s					D					RD/Rd/RC					L/sc	sr	cc					1	1	1	0	1	1	0	0	1	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: ASLX s3/#5,s4,D2 <OP1> <XRAM←→R.L> <YRAM→R0>

Примеры - ASLX R1,R2,R6 ANDL R6,R0,R8 R8,(A0)+ (AT),R0
ASLX 1,R2,R6 ANDL R6,R0,R8 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2					M	R					u	0	0	0	0	OP1					

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					D2					S4					AT	mode	A	de	0	0	#	0	0	1	0	1					

Формат 8b: ASLX s3/#5,s4,D2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Примеры - ASLX R1,R2,R6 ANDL R6,R0,R8 R8,R15 (AT),R0
ASLX 1,R2,R6 ANDL R6,R0,R8 R8,R15(AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2					M	RS/Rs					0	0	0	0	OP1						

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32										
s3/#5					D2					S4					AT		RD/Rd					L		0		0		1		#		0		0		1		0		1	

Формат 8с: ASLX[.cc] s3/#5,S4,D2 <OP1> <R.L←→R.L>

Примеры - ASLX.eq R1,R2,R6 ANDL R6,R0,R8 R8.L,R16.L
 ASLX.eq 1,R2,R6 ANDL R6,R0,R8 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0						
S1/s1					D/d					S2/s2					M		RS					0		0		0		0		0		0		0		OP1	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32										
s3/#5					D2					S4					cc		RD					0		cc		1		0		#		0		0		1		0		1	

Формат 8d: ASLX s3/#5,S4,D2 <OP1><R←→RC>

Примеры - ASLX R1,R2,R6 ANDL R6,R0,R8 CCR,R17
 ASLX 1,R2,R6 ANDL R6,R0,R8 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0				
S1/s1					D/d					S2/s2					M		Rs/Rd					0		0		0		0		0		0		OP1	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32												
s3/#5					D2					S4					0		0		RC					sc		de		1		1		#		0		0		1		0		1	

1.24 ASR — Арифметический сдвиг вправо (short)

Операция

- трёхадресный вариант short s1,s2,d; (s2 >> s1) → d

- двухадресный вариант short s,d; (d >> s) → d

Описание: операнд-источник s2 (в трёхадресном варианте) или d (в двухадресном варианте) сдвигается вправо на количество разрядов, заданное младшими шестью разрядами s1 (в трёхадресном варианте) или s (в двухадресном варианте). Результат помещается в операнд-приемник d. Выдвинутые за пределы разрядной сетки разряды теряются, кроме последнего выдвинутого, который запоминается в признаке C. Старшие освободившиеся в результате сдвига разряды заполняются знаком.

В качестве первого операнда-источника (s1 - в трёхадресном варианте; s - в двухадресном варианте) может использоваться непосредственный операнд #5.

Тип OP2

Время исполнения (тактов) 2

Форматы: 1, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
√	√	√	-	√

1.24.1 Синтаксис ассемблера и код инструкции

Формат 1: ASR[.cc] s1/#5,s2,d

Примеры - ASR.ne R1,R5,R12 ASR
17,R5,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s1/#5					d					s2					#	0	cc					0	0	0	1	1	1	1	0	1	0	0

Формат 4: ASR s/#5,d <XRAM←→R.L>

Примеры - ASR R1,R2R8,(A0)+ ASR 17,R2
R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0					
s/#5					d					R					A					mode					u	0	1	de	#	1	1	1	0	1	0	0

Формат 5: ASR s,d <R/R.L←→R/R.L>

Примеры - ASR R1,R2 R8.L,R12.L ASR
15,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s/#5					d					RS/Rs					L	RD/Rd					1	1	0	#	1	1	1	0	1	0	0

Формат 6: ASR s,d

Примеры - ASR R1,R5 R7,CCR ASR
1,R5 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

s/#5	d	R	sc	RC	1	0	de	#	1	1	1	0	1	0	0
------	---	---	----	----	---	---	----	---	---	---	---	---	---	---	---

Формат 7: ASR[.cc] s,d <#16/32→RC/R/R.L>

Пример - ASR R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	1	1	0	1	0	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: ASR s3/#5,s4,d2 <OP1> <XRAM↔R.L> <YRAM→R0>

Примеры - ASR R1,R2,R5 ANDL R6,R0,R8 R8,(A0)+ (AT),R0 ASR
1,R2,R5 ANDL R6,R0,R8 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	R				u	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5				d2				s4				AT	mode				A	de	0	0	#	1	0	1	0	0					

Формат 8b: ASR s3/#5,s4,d2 <OP1> <R/R.L↔R/R.L> <YRAM→R0>

Примеры - ASR R1,R2,R5 ANDL R6,R0,R8 R8,R15 (AT),R0 ASR
1,R2,R5 ANDL R6,R0,R8 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS/Rs				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5				d2				s4				AT	RD/Rd				L	0	0	1	#	1	0	1	0	0					

Формат 8с: ASR[.cc] s3/#5,s4,d2 <OP1> <R.L↔R.L>

Примеры - ASR.eq R1,R2,R5 ANDL R6,R0,R8 R8.L,R16.L
ASR.eq1,R2,R5 ANDL R6,R0,R8 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS				0	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5				d2				s4				cc	RD				0	cc	1	0	#	1	0	1	0	0					

Формат 8d: ASR s3/#5, s4, d2 <OP1><R←→RC>

Примеры - ASR R1, R2, R5 ANDL R6, R0, R8 CCR, R17
 ASR 1, R2, R5 ANDL R6, R0, R8 CCR, R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2					M	Rs/Rd					0	0	0	0	OP1						

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					d2					s4					0	0	RC					sc	de	1	1	#	1	0	1	0	0

1.25 ASRL — Арифметический сдвиг вправо (long)

Операция

- *трёхдресный вариант* short s1; long S2, D;
 (S2 >> s1) → D

- *двухдресный вариант* short s1; long D;
 (D >> s) → D

Описание: операнд-источник S2 (в трёхдресном варианте) или D (в двухдресном варианте) сдвигается вправо на количество разрядов, заданное s1 (в трёхдресном варианте) или s (в двухдресном варианте) и результат помещается в операнд-приемник D. Выдвинутые за пределы разрядной сетки разряды теряются, кроме последнего выдвинутого, который запоминается в признаке C. Старшие освободившиеся в результате сдвига разряды заполняются знаком.

В качестве первого операнда-источника (s1 - в трёхдресном варианте; s - в двухдресном варианте) может использоваться непосредственный операнд #5.

Тип OP2
 Время исполнения (тактов) 2
 Форматы: 1, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
√	√	√		√

1.25.1 Синтаксис ассемблера и код инструкции

Формат 1: ASRL[.cc] s1/#5,S2,D

Примеры - ASRL.ne R2,R6,R12 ASRL
17,R6,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s1/#5					D					S2					#	0	cc					0	0	0	1	1	1	1	1	1	0	0

Формат 4: ASRL s/#5,D <XRAM←→R.L>

Примеры - ASRL R2,R4 R8,(A0)+
ASRL 17,R4 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0					
s/#5					D					R					A					mode					u	0	1	de	#	1	1	1	1	1	0	0

Формат 5: ASRL s,D <R/R.L←→R/R.L>

Примеры - ASRL R2,R4 R8.L,R12.L
ASRL 15,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s/#5					D					RS/Rs					L	RD/Rd					1	1	0	#	1	1	1	1	1	1	0	0

Формат 6: ASRL s,D <R←→RC>

Примеры - ASRL R2,R6 R7,CCR
ASRL 1,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s/#5					D					R					sc	RC					1	0	de	#	1	1	1	1	1	1	0	0

Формат 7: ASRL[.cc] s,D <#16/32→RC/R.R.L>

Пример - ASRL R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s					D					RD/Rd/RC					L/sc	sr	cc					1	1	1	0	1	1	1	1	1	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: ASRL s3/#5, s4, D2 <OP1> <XRAM←→R.L> <YRAM→R0> *Примеры -*
 ASRL R1, R2, R6 ANDL R6, R0, R8 R8, (A0)+ (AT), R0
 ASRL 1, R2, R6 ANDL R6, R0, R8 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	R				u	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5				D2				S4				AT	mode				A	de	0	0	#	1	1	1	0	0					

Формат 8b: ASRL s3/#5, s4, D2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Примеры - ASRL R1, R2, R6 ANDL R6, R0, R8 R8, R15 (AT), R0
 ASRL 1, R2, R6 ANDL R6, R0, R8 R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS/Rs				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5				D2				S4				AT	RD/Rd				L	0	0	1	#	1	1	1	0	0					

Формат 8c: ASRL[.cc] s3/#5, s4, D2 <OP1> <R.L←→R.L>

Примеры - ASRL.eq R1, R2, R6 ANDL R6, R0, R8 R8.L, R16.L
 ASRL.eq 1, R2, R6 ANDL R6, R0, R8 R8.L, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS				0	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5				D2				S4				cc	RD				0	cc	1	0	#	1	1	1	0	0					

Формат 8d: ASRL s3/#5, s4, D2 <OP1><R←→RC>

Примеры - ASRL R1, R2, R6 ANDL R6, R0, R8 CCR, R17
 ASRL 1, R2, R6 ANDL R6, R0, R8 CCR, R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	Rs/Rd				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					D2					S4					0	0	RC					sc	de	1	1	#	1	1	1	0	0

1.26 ASRLE — Условный арифметический сдвиг вправо

Операция

short s1; long S2,D;

```

        if((E=1)&&(s1<32))    (D  >> s1) → D ;
    else if (E=1)                0 → D ;
    else if((E=0)&&(s1<32)) (S2 >> s1) → S2; else
    if (E=0)                    0 → S2;
    
```

Описание: в зависимости от значения экспоненциального бита E (6-й разряд CCR), производится арифметический сдвиг вправо операнда S2 или операнда D на количество разрядов, заданное s1. Результат помещается на место исходного операнда. Выдвинутые за пределы разрядной сетки разряды теряются. Старшие освободившиеся в результате сдвига разряды заполняются знаком. В случае сдвига на 32 разряда или больше результат равен нулю. Команда ASRLE используется при выполнении сложения/вычитания в расширенном формате с плавающей точкой 32E16. Ограничение: команда ASRLE не может сочетаться с пересылкой данных из/в RF, а также с командой INSL.

Тип OP2
 Время исполнения (тактов) 2
 Форматы: 1, 8 Признаки
 результата

U	N	Z	V	C
√	√	√	-	√

1.26.1 Синтаксис ассемблера и код инструкции

Формат 8a: ASRLE s3,S4,D2 <OP1> <XRAM→R.L> <YRAM→R0>

Пример - ASRLE R1,R2,R6 ANDL R6,R0,R8 (A0)+,R4 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2					M	R					u	0	0	0	0	OP1					

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3					D2					S4					AT	mode					A	de	0	0	0	0	0	1	1	0	1

Формат 8d: ASRLE s3,S4,D2 <OP1><RC→R>

Пример - ASRLE R1,R2,R6 ANDL R6,R0,R8 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	Rs/Rd				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				D2				S4				0	0	RC				sc	de	1	1	0	0	1	1	0	1				

1.27 ASRX — Сдвиг арифметический вправо (X16)

Операция

- трёхадресный вариант short s1; X16 S2, D;

(S2[31:16] >> s1[5:0]) → D[31:16]

(S2[15:0] >> s1[5:0]) → D[15:0]

- двухадресный вариант short s1; X16 D;

(D[31:16] >> s[5:0]) → D[31:16]

(D[15:0] >> s[5:0]) → D[15:0]

Описание: в формате X16 операнд-источник S2 (в трёхадресном варианте) или D (в двухадресном варианте) сдвигается вправо на количество разрядов, заданное младшими шестью разрядами s1 (в трёхадресном варианте) или s (в двухадресном варианте). Результат сдвига старших 16 разрядов операнда S2 (D) помещается в старшие 16 разрядов операнда-приемника D, а результат сдвига младших 16 разрядов операнда помещается в младшие 16 разрядов операнда-приемника D. Выдвинутые за пределы разрядной сетки разряды теряются. Старшие освободившиеся в результате сдвига разряды заполняются соответствующими знаковыми разрядами.

В качестве первого операнда-источника (s1 - в трёхадресном варианте; s - в двухадресном варианте) может использоваться непосредственный операнд #5.

Тип OP2

Время исполнения (тактов) 2

Форматы: 1, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
*	-	*	-	-

1.27.2 Синтаксис ассемблера и код инструкции

Формат 1: ASRX[.cc] s1/#5,S2,D

Примеры - ASRX.ne R1, R6, R12
 ASRX 17, R6, R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s1/#5					D					S2					#	0	cc					0	0	0	1	1	1	1	0	1	0	1

Формат 4: ASRX s/#5, D <XRAM←→R.L>

Примеры - ASRX R1, R2 R8, (A0)+
 ASRX 17, R2 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0					
s/#5					D					R					A					mode					u	0	1	de	#	1	1	1	0	1	0	1

Формат 5: ASRX s/#5, D <R/R.L←→R/R.L>

Примеры - ASRX R1, R2 R8.L, R12.L
 ASRX 15, R2 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s/#5					D					RS/Rs					L	RD/Rd					1	1	0	#	1	1	1	0	1	0	1

Формат 6: ASRX s/#5, D

Примеры - ASRX R1, R6 R7, CCR ASRX
 1, R6 R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s/#5					D					R					sc	RC					1	0	de	#	1	1	1	0	1	0	1

Формат 7: ASRX[.cc] s, D <#16/32→RC/R/R.L>

Пример - ASRX R2, R0 0x12345678, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s					D					RD/Rd/RC					L/sc	sr	cc					1	1	1	0	1	1	1	0	1	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: ASRX s3/#5, s4, D2 <OP1> <XRAM←→R.L> <YRAM→R0>

Примеры - ASRX R1, R2, R6 ANDL R6, R0, R8 R8, (A0)+ (AT), R0
 ASRX 1, R2, R6 ANDL R6, R0, R8 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2					M	R					u	0	0	0	0	OP1					

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					D2					S4					AT	mode					A	de	0	0	#	1	0	1	0	1	

Формат 8b: ASRX s3/#5, S4, D2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Примеры - ASRX R1, R2, R6 ANDL R6, R0, R8 R8, R15 (AT), R0
 ASRX 1, R2, R6 ANDL R6, R0, R8 R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2					M	RS/Rs					0	0	0	0	OP1						

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					D2					S4					AT	RD/Rd					L	0	0	1	#	1	0	1	0	1	

Формат 8c: ASRX[.cc] s3/#5, S4, D2 <OP1> <R.L←→R.L>

Примеры - ASRX.eq R1, R2, R6 ANDL R6, R0, R8 R8.L, R16.L
 ASRX.eq 1, R2, R6 ANDL R6, R0, R8 R8.L, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2					M	RS					0	0	0	0	OP1						

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					D2					S4					cc	RD					0	cc	1	0	#	1	0	1	0	1	

Формат 8d: ASRX s3/#5, S4, D2 <OP1> <R←→RC>

Примеры - ASRX R1, R2, R6 ANDL R6, R0, R8 CCR, R17
 ASRX 1, R2, R6 ANDL R6, R0, R8 CCR, R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

S1/s1					D/d					S2/s2					M	Rs/Rd					0	0	0	0	OP1				
-------	--	--	--	--	-----	--	--	--	--	-------	--	--	--	--	---	-------	--	--	--	--	---	---	---	---	-----	--	--	--	--

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					D2					S4					0	0	RC					sc	de	1	1	#	1	0	1	0	1

1.28 В — Ветвление программы

Операция — ветвление программы (Branch) одним из способов:

1) по метке или непосредственному значению

$$\text{if}(cc) \quad PC + \#16 \rightarrow PC$$

2) по адресному регистру:

$$\text{if}(cc) \quad PC + An \rightarrow PC$$

Описание: если специфицированное условие истинно, происходит программный переход по адресу PC + смещение. Смещение является разностью между текущим адресом и адресом назначения. Если условие ложно, продолжается последовательное выполнение программы.

Смещение может быть задано одним из следующих способов:

- при помощи метки или непосредственного значения #16 (прямой способ);
- путем указания адресного регистра An, хранящего величину смещения (косвенный способ).

Значение смещения является целым числом со знаком, представленным в дополнительном коде.

Тип OP1
 Время исполнения (тактов) 2
 Форматы: 3m, 3mb
 Признаки результата

U	N	Z	V	C
	-			-

1.28.1 Синтаксис ассемблера и код инструкции

Формат 3m: **B[.cc] #16** (*Ветвление по метке или непосредственному значению*)

Примеры - B.ne label_1

B 0x17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
cc				1	#16												0	0	1	1	0	0	1	1	1	0	0				

Формат 3mb: **B[.cc] An** (*Ветвление по адресному регистру*)

Пример - B.eq A7

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0								
cc														0	0	0	0	0	0	0	0	0	0	A	0	0	0	0	0	0	1	1	0	0	1	1	1	0	0

сбoв:

1.29 BD – Ветвление программы (отложенное)

Операция: ветвление программы отложенное (Branch Delayed) одним из сбoв

1) по метке или непосредственному значению

```
if(cc) PC + #16 → PC;
```

2) по адресному регистру

```
if(cc) PC + An → PC.
```

Описание: если специфицированное условие истинно, происходит программный переход по адресу PC + смещение. Смещение является разностью между текущим адресом и адресом назначения. Если условие ложно, продолжается последовательное выполнение программы.

Смещение может быть задано одним из следующих сбoвoв:

- при помощи метки или непосредственного значения #16 (прямой сбoвoв);
- путем указания адресного регистра An, хранящего величину смещения (косвенный сбoвoв).

Значение смещения является целым числом со знаком, представленным в дополнительном коде.

Отличием команды отложенного ветвления BD от обычной команды программного ветвления B является то, что следующая за командой отложенного ветвления инструкция выполняется всегда.

Тип	OP1
Время исполнения	(тактов)
	2
	Форматы:
	3m, 3mb
Признаки результата	

U	N	Z	V	C
	-			-

1.29.1 Синтаксис ассемблера и код инструкции

Формат 3m: BD[.cc] #16 (Ветвление по метке или непосредственному значению)

Примеры - BD.ne label_1

BD 0x17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
cc				1	#16																0	0	1	1	0	0	1	1	1	1	0

Формат 3mb: BD[.cc] An (Ветвление по адресному регистру)

Пример - BD.eq A7

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
cc				0	0	0	0	0	0	0	0	0	0	A	0	0	0	0	0	0	1	1	0	0	1	1	1	1	1	0	

1.30 BS — Вызов подпрограммы

Операция — подпрограммы вызов (Branch to Subroutine) одним из способов:

1) по метке или непосредственному значению:

$if(cc) \{ PC + 1 \rightarrow SS; SP[3:0] + 1 \rightarrow SP[3:0]; PC + \#16 \rightarrow PC; \}$

2) по адресному регистру:

$if(cc) \{ PC + 1 \rightarrow SS; SP[3:0] + 1 \rightarrow SP[3:0]; PC + An \rightarrow PC; \}$

Описание: если специфицированное условие истинно, происходит программный переход на подпрограмму по адресу PC + смещение. Адрес следующей за командой перехода инструкции заносится в системный стек SS, указатель системного стека SP[3:0] инкрементируется. Смещение является разностью между текущим адресом и адресом назначения. Если условие ложно, продолжается последовательное выполнение программы.

Смещение может быть задано одним из следующих способов:

- при помощи метки или непосредственного значения #16 (прямой способ);
- путем указания адресного регистра An, хранящего величину смещения (косвенный способ).

Значение смещения является целым числом со знаком, представленным в дополнительном коде.

Тип	OP1
Время исполнения (тактов)	2
Форматы:	3m, 3mb
Признаки результата	

U	N	Z	V	C
-	-	-	-	-

1.30.1 Синтаксис ассемблера и код инструкции

Формат 3m BS[.cc] #16 (Переход по метке или непосредственному значению)

Примеры - BS.ne label_1

BS 0x17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
cc				1	#16												0	0	1	1	0	1	0	1	1	0	0				

Формат 3mb BS[.cc] An (Переход по адресному регистру)

Пример - BS.eq A7

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
cc				0	0	0	0	0	0	0	0	0	0	A	0	0	0	0	0	0	1	1	0	1	0	1	1	0	0		

1.31 BTST – Проверка разряда (short)

Операция: short s,d; d[s[3:0]] → C

Описание: значение бита операнда d запоминается в признаке C, номер бита задается младшими четырьмя разрядами операнда операндом-источником s. В качестве операнда-источника может использоваться непосредственный операнд #5.

Тип OP2

Время исполнения (тактов) 2

Форматы: 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
	-			*

1.31.1 Синтаксис ассемблера и код инструкции

Формат 4: BTST s/#5,d <XRAM←→R.L>

Примеры - BTST R1,R2 R8,(A0)+
BTST 1,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0					
s/#5					d					R					A					mode					u	0	1	de	#	1	1	1	0	0	0	0

Формат 5: BTST s/#5,d <R/R.L←→R/R.L>

Примеры - BTST R1,R2 R8.L,R12.L
BTST 1,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s/#5					d					RS/Rs					L	RD/Rd					1	1	0	#	1	1	1	0	0	0	0

Формат 6: BTST s/#5,d <R←→RC>

Примеры - BTST R1,R2 R7,CCR
BTST 1,R2 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s/#5					d					R					sc	RC					1	0	de	#	1	1	1	0	0	0	0

Формат 7: BTST[.cc] s,d #16/32→RC/R/R.L>

Пример - BTST R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s					d					RD/Rd/RC					L/sc	sr	cc					1	1	1	0	1	1	1	0	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: BTST s3/#5,d2 <OP1> <XRAM←→R.L> <YRAM→R0>

Примеры - BTST R1,R2 ANDL R5,R0,R8 R8,(A0)+ (AT),R0
BTST 1,R2 ANDL R5,R0,R8 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

S1/s1	D/d	S2/s2	M	R	u	0	0	0	0	OP1
-------	-----	-------	---	---	---	---	---	---	---	-----

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					d2					d2					AT	mode			A	de	0	0	#	1	0	0	0	0	0		

Формат 8b: BTST s3/#5,d2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Примеры - BTST R1,R2 LSRL R5,R0,R8 R8,R15 (AT),R0
 BTST 1,R2 LSRL R5,R0,R8 R8,R15(AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2					M	RS/Rs					0	0	0	0	OP1						

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					d2					d2					AT	RD/Rd					L	0	0	1	#	1	0	0	0	0	

Формат 8c: BTST[.cc] s3/#5,d2 <OP1><R.L←→R.L>

Примеры - BTST.eq R1,R2 ANDL R5,R0,R8 R8.L,R16.L
 BTST.eq 1,R2 ANDL R5,R0,R8 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2					M	RS					0	0	0	0	OP1						

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					d2					d2					cc	RD					0	cc	1	0	#	1	0	0	0	0	

Формат 8d: BTST s3/#5,d2 <OP1><R←→RC>

Примеры - BTST R1,R2 ANDL R5,R0,R8 CCR,R17
 BTST 1,R2 ANDL R5,R0,R8 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2					M	Rs/Rd					0	0	0	0	OP1						

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					d2					d2					0	0	RC					sc	de	1	1	#	1	0	0	0	0

1.32 BTSTL – Проверка разряда (long)

Операция: long s,D; D[s] → C

Описание: Значение бита операнда D запоминается в признаке C, номер бита задается операндом-источником s: при $s \leq 31$ номер бита задается младшими пятью, а при $s > 31$ младшими четырьмя разрядами операнда s. В качестве операнда-источника может использоваться непосредственный операнд #5.

Тип OP2

Время исполнения (тактов) 2

Форматы: 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
				*

1.32.1 Синтаксис ассемблера и код инструкции

Формат 4: BTSTL s/#5,D <XRAM \leftrightarrow R.L>

Примеры - BTSTL R1,R2 R8,(A0)+

BTSTL 1,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				D				R				A				mode		u	0	1	de	#	1	1	1	1	0	1	0		

Формат 5: BTSTL s/#5,D <R/R.L \leftrightarrow R/R.L>

Примеры - BTSTL R1,R2 R8.L,R12.L

BTSTL 1,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				D				RS/Rs				L	RD/Rd				1	1	0	#	1	1	1	1	0	1	0				

Формат 6: BTSTL s/#5,D <R \leftrightarrow RC>

Примеры - BTSTL R1,R2 R7,CCR

BTSTL 1,R2 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				D				R				sc	RC				1	0	de	#	1	1	1	1	0	1	0				

Формат 7: BTSTL[.cc] s,D #16/32 \rightarrow RC/R/R.L>

Пример - BTSTL R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

s	D	RD/Rd/RC	L/sc	sr	cc	1	1	1	0	1	1	1	1	0	1	0
---	---	----------	------	----	----	---	---	---	---	---	---	---	---	---	---	---

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----

#16/32

Формат 8a: BTSTL s3/#5,D2 <OP1> <XRAM←→R.L> <YRAM→R0>

Примеры - BTSTL R1,R2 LSRL R5,R0,R8 R8,(A0)+ (AT),R0
 BTSTL 1,R2 LSRL R5,R0,R8 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s		D				0	0	0	0	0	M	R			u	0	0	0	0	OP1											

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5				D2				D2				AT	mode	A	de	0	0	#	1	1	0	1	0								

Формат 8b: BTSTL s3/#5,D2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Примеры - BTSTL R1,R2 LSRL R5,R0,R8 R8,R15 (AT),R0
 BTSTL 1,R2 LSRL R5,R0,R8 R8,R15(AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1		D/d				S2/s2				M	RS/Rs			0	0	0	0	OP1													

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5				D2				D2				AT	RD/Rd			L	0	0	1	#	1	1	0	1	0						

Формат 8c: BTSTL[.cc] s3/#5,D2 <OP1><R.L←→R.L>

Примеры - BTSTL.eq R1,R2 LSRL R5,R0,R8 R8.L,R16.L
 BTSTL.eq 1,R2 LSRL R5,R0,R8 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1		D/d				S2/s2				M	RS			0	0	0	0	0	OP1												

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5				D2				D2				cc	RD			0	cc	1	0	#	1	1	0	1	0						

Формат 8d: BTSTL s3/#5,D2 <OP1><R←→RC>

Примеры - BTSTL R1,R2 LSRL R5,R0,R8 CCR,R17
 BTSTL 1,R2 LSRL R5,R0,R8 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2					M	Rs/Rd					0	0	0	0	OP1						

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					D2					D2					0	0	RC					sc	de	1	1	#	1	1	0	1	0

1.33 CLR – Обнуление регистра (short)

Операция: short d;0 → d

Описание: в 16-разрядный операнд-приемник d записывается нуль. Тип OP1

Время исполнения (тактов) 1 Форматы:

1, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
-	-	-	-	-

1.33.1 Синтаксис ассемблера и код инструкции

Формат 1: CLR[.cc] d

Пример - CLR.ne R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
0	0	0	0	0	d					d					0	0	cc					0	0	0	1	0	0	0	0	0	0	0	1

Формат 4: CLR d <XRAM↔R.L>

Пример - CLR R2R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0					
0	0	0	0	0	d					R					A					mode					u	0	1	de	0	0	0	0	0	0	0	1

Формат 5: CLR d <R/R.L↔R/R.L>

Пример - CLR R2 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
0	0	0	0	0	d					RS/Rs				L	RD/Rd				1	1	0	0	0	0	0	0	0	0	0	0	0	0	1

Формат 6: CLR d <R←→RC>

Пример - CLR R2 R7,CCR Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
0	0	0	0	0	d					R				sc	RC				1	0	de	0	0	0	0	0	0	0	0	0	0	0	1

Формат 7: CLR[.cc] d #16/32→RC/R/R.L>

Пример - CLR R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
0	0	0	0	0	d					RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	0	0	0	0	0	0	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2>CLR d <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R5,R0,R8 CLR R2 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
0	0	0	0	0	d					d				0	R				u	0	0	0	0	0	0	0	0	0	0	0	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	mode					A	de	0	0	#	OP2					

Формат 8b: <OP2> CLR d <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R5,R0,R8 CLR R2 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0			
0	0	0	0	0	d					d				0	RS/Rs				0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8с: <OP2.сс> CLR d <R.L←→R.L>

Пример - LSRL.eq R5,R0,R8 CLR R2 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
0	0	0	0	0	d				d				0	RS				0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc		RD			0	cc		1	0	#	OP2					

Формат 8d: <OP2> CLR d <R←→RC>

Пример - LSRL R5,R0,R8 CLR R2 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
0	0	0	0	0	d				d				0	Rs/Rd				0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC			sc	de	1	1	#	OP2						

1.34 CLRL – Обнуление регистра (long)

Операция: long D;0 → D

Описание: в 32-разрядный операнд-приемник D записывается нуль. Тип OP1

Время исполнения (тактов) 1 Форматы:

1, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
-	-	-	-	-

1.34.1 Синтаксис ассемблера и код инструкции

Формат 1: CLRL[.сс] D

Пример - CLRL.ne R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
0	0	0	0	0	D				D				0	0	cc			0	0	0	1	0	1	0	0	0	0	0	0	0	0	1

Формат 4: CLRL D <XRAM←→R.L>

Пример - CLRL R2R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
0	0	0	0	0	D				R				A				mode		u	0	1	de	0	0	1	0	0	0	0	0	0	1

Формат 5: CLRL D <R/R.L←→R/R.L>

Пример - CLRL R2 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
0	0	0	0	0	D				RS/Rs				L	RD/Rd				1	1	0	0	0	1	0	0	0	0	0	0	0	0	1

Формат 6: CLRL D <R←→RC>

Пример - CLRL R2 R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
0	0	0	0	0	D				R				sc	RC				1	0	de	0	0	1	0	0	0	0	0	0	0	0	0	1

Формат 7: CLRL[.cc] D #16/32→RC/R/R.L>

Пример - CLRL R0 0x12345678, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
0	0	0	0	0	D				RD/Rd/RC				L/sc	sr	cc			1	1	1	0	0	1	0	0	0	0	0	0	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2>CLRL D <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R5, R0, R8 CLRL R2 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
0	0	0	0	0	D				D				0	R			u	0	0	0	0	0	0	1	0	0	0	0	0	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode			A	de	0	0	#	OP2										

Формат 8b: <OP2> CLRL D <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R5, R0, R8 CLRL R2 R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
0	0	0	0	0	D				D				0	RS/Rs				0	0	0	0	0	0	1	0	0	0	0	0	0	0	1
63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32	

S3/s3/#5	D2/d2	S4/s4	AT	RD/Rd	L	0	0	1	#	OP2
----------	-------	-------	----	-------	---	---	---	---	---	-----

Формат 8с: <OP2.сс> CLRL D <R.L←→R.L>

Пример - LSRL.eq R5, R0, R8 CLRL R2 R8.L, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
0	0	0	0	0	D				D				0	RS				0	0	0	0	0	0	1	0	0	0	0	0	0	0	1
63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32	
S3/s3/#5	D2/d2	S4/s4	cc	RD	0	cc	1	0	#	OP2																						

Формат 8d: <OP2>CLRL D <R←→RC>

Пример - LSRL R5, R0, R8 CLRL R2 CCR, R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
0	0	0	0	0	D				D				0	Rs/Rd				0	0	0	0	0	1	0	0	0	0	0	0	0	0	1
63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32	
S3/s3/#5	D2/d2	S4/s4	0	0	RC				sc	de	1	1	#	OP2																		

1.35 CMP – Сравнение (short)

Операция: short s, d; {U, N, Z, V, C} (d - s) → CCR[4:0]

Описание: в формате short вычисляется разность операнда-приемника d и операнда-источника s, результат не запоминается. Вырабатываются признаки результата. В качестве операнда-источника s может использоваться непосредственный операнд #16.

Тип OP1

Время исполнения (тактов) 2
 Форматы: 1, 2, 3, 4, 5, 6, 7, 8
 Признаки результата

U	N	Z	V	C
√	√	√	√	√

1.35.2 Синтаксис ассемблера и код инструкции

Формат 1: CMP[.cc] s,d

Пример - CMP.ne R1,R5

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				d				0	0	cc			0	0	0	1	0	0	1	0	1	0	1				

Формат 2: CMP[.cc] #16,d

Пример - CMP.ne 15,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

0	0	0	0	0	d				d				0	0	cc			0	0	1	0	0	0	1	0	1	0	1
---	---	---	---	---	---	--	--	--	---	--	--	--	---	---	----	--	--	---	---	---	---	---	---	---	---	---	---	---

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	#16															

Формат 3: CMP #16,d *Пример -*

Пример - CMP 0x11,R12 *Код*

инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
d				#16												0	0	1	1	0	0	1	0	1	0	1					

Формат 4: CMP s,d <XRAM↔R.L>

Пример - CMP R1,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				A				mode		u	0	1	de	0	0	0	0	1	0	1	0	1	

Формат 5: CMP s,d <R/R.L↔R/R.L>

Пример - CMP R1,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RS/Rs				L	RD/Rd				1	1	0	0	0	0	0	1	0	1	0	1			

Формат 6: CMP s,d<R←→RC>

Пример - CMP R1,R2 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				sc	RC				1	0	de	0	0	0	0	1	0	1	0	1			

Формат 7: CMP[.cc] s,d #16/32→RC/R/R.L>

Пример - CMP R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	0	1	0	1	0	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2> CMP s,d <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R5,R0,R8 CMP R1,R2 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				d				0	R				u	0	0	0	0	0	0	1	0	1	0	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	mode					A	de	0	0	#	OP2					

Формат 8b: <OP2> CMP s,d <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R5,R0,R8 CMP R1,R2 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				d				0	RS/Rs				0	0	0	0	0	0	1	0	1	0	1				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8c: <OP2.cc> CMP s,d <R.L←→R.L>

Примеры - LSRL.eq R5,R0,R8 CMP R1,R2 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

s	d	d	0	RS	0	0	0	0	0	0	0	0	0	1	0	1	0	1
---	---	---	---	----	---	---	---	---	---	---	---	---	---	---	---	---	---	---

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8d: <OP2> CMP s,d <R←→RC>

Пример - LSRL R5,R0,R8 CMP R1,R2 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s					d					d					0	Rs/Rd					0	0	0	0	0	0	1	0	1	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.36 CMPE – Сравнение экспонент формата 32E16

Операция:

- трёхадресный вариант `shorts1,s2; long D;`

```
if(s1>s2) { s1 → D[15:0]; s1 - s2 → D[31:16]; 1 → CCR[6]; }
else      { s2 → D[15:0]; s2 - s1 → D[31:16]; 0 → CCR[6]; }
```

- двухадресный вариант `short s; long D;`

```
if(s1>d[15:0]) { s → D[15:0]; s-d → D[31:16]; 1 → CCR[6]; }
else          { d → D[15:0]; d-s → D[31:16]; 0 → CCR[6]; }
```

Описание: совместная обработка экспонент (s1,s2) двух чисел плавающей точки расширенного формата 32E16 с целью приведения к единой экспоненте. Включает три следующих действия:

- 1) формирование экспоненциального признака (бит E): если $s1 \geq s2$, то $E=1$, иначе $E=0$;
- 2) поиск максимальной экспоненты: $\max(s1,s2) \rightarrow D[15:0]$;
- 3) расчет модуля разности экспонент: $|S1-S2| \rightarrow (\text{unsigned int}) D[31:16]$.

Тип OP1

Время исполнения (тактов) 2

Форматы: 1, 2, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
-	-	-	-	-

1.36.2 Синтаксис ассемблера и код инструкции

Формат 1: CMPE[.cc] s1,s2,D

Пример - CMPE.ne R2,R6,R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				D				s2				0	0	cc				0	0	0	1	0	1	0	1	1	1	0			

Формат 2: CMPE[.cc] #16,s2,D

Пример - CMPE.ne 15,R6,R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				D				s2				0	0	cc				0	0	1	0	0	1	0	1	1	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#32																															

Формат 4: CMPE s,D <XRAM←→R.L>

Пример - CMPE R2,R4 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				D				R				A				mode				u	0	1	de	0	0	1	0	1	1	1	0

Формат 5: CMPE s,D <R/R.L←→R/R.L>

Пример - CMPE R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				D				RS/Rs				L	RD/Rd				1	1	0	0	0	1	0	1	1	1	0				

Формат 6: CMPE s,D <R←→RC>

Пример - CMPE R2,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				D				R				sc	RC				1	0	de	0	0	1	0	1	1	1	0				

Формат 7: CMPE[.cc] s,D <#16/32→RC/R/R.L>

Пример - CMPE R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	1	0	1	1	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2> CMPE s1,s2,D <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 CMPE R2,R4,R6 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				D				s2				0	R				u	0	0	0	0	0	0	1	0	1	1	1	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2> CMPE s1,s2,D <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 CMPE R2,R4,R6 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				D				s2				0	RS/Rs				0	0	0	0	0	0	1	0	1	1	1	0			
63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd				L	0	0	1	#	OP2									

Формат 8c: <OP2.cc> CMPE s1,s2,D <R.L←→R.L>

Пример - LSRL.eq R6,R0,R8 CMPE R2,R4,R6 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				D				s2				0	RS				0	0	0	0	0	0	1	0	1	1	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				cc	RD				0	cc	1	0	#	OP2									

Формат 8d: <OP2> CMPE s1,s2,D <R←→RC>

Пример - LSRL R6,R0,R8 CMPE R2,R4,R6 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				D				s2				0	Rs/Rd				0	0	0	0	0	0	1	0	1	1	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				0	0	RC				sc	de	1	1	#	OP2								

1.37 CMPL – Сравнение (long)

Операция: long S,D; {U,N,Z,V,C}(D - S) → CCR[4:0]

Описание: в формате long вычисляется разность операнда-приемника D и операнда-источника S, результат не запоминается. Вырабатываются признаки результата. В качестве операнда-источника S может использоваться непосредственный операнд #32.

Тип OP1
 Время исполнения (тактов) 2

Форматы: 1, 2, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
√	√	√	√	√

1.37.1 Синтаксис ассемблера и код инструкции

Формат 1: CMPL[.cc] S,D

Пример - CMPL.ne R2,R6 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S					D					D					0	0	cc			0	0	0	1	0	1	1	0	1	0	1	

Формат 2: CMPL[.cc] #32,D

Пример - CMPL.ne 15,R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	D					D					0	0	cc			0	0	1	0	0	1	1	0	1	0	1	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#32																															

Формат 4: CMPL S,D <XRAM←→R.L>

Пример - CMPL R2,R4 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

S	D	R	A	mode	u	0	1	de	0	0	1	1	0	1	0	1
---	---	---	---	------	---	---	---	----	---	---	---	---	---	---	---	---

Формат 5: CMPL S,D <R/R.L←→R/R.L>

Пример - CMPL R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	0	1	1	0	1	0	1				

Формат 6: CMPL S,D <R←→RC>

Пример - CMPL R2,R4 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	0	1	1	0	1	0	1				

Формат 7: CMPL[.cc] S,D #16/32→RC/R/R.L>

Пример - CMPL R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	1	1	0	1	0	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2> CMPL S,D <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 CMPL R2,R4 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				D				0	R				u	0	0	0	0	0	1	1	0	1	0	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode	A	de	0	0	#	OP2												

Формат 8b: <OP2> CMPL S,D <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 CMPL R2,R4 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				D				0	RS/Rs				0	0	0	0	0	1	1	0	1	0	1				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT		RD/Rd				L	0	0	1	#	OP2								

Формат 8с: <OP2.cc> CMPL S,D <R.L←→R.L>

Пример - LSRL.eq R6,R0,R8 CMPL R2,R4 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				D				0	RS				0	0	0	0	0	0	0	1	1	0	1	0	1		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				cc		RD				0	cc		1	0	#	OP2							

Формат 8d: <OP2>CMPL S,D <R←→RC>

Пример - LSRL R6,R0,R8 CMPL R2,R4 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				D				0	Rs/Rd				0	0	0	0	0	0	1	1	0	1	0	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				0	0	RC				sc	de	1	1	#	OP2								

1.38 CMPM — Сравнение модулей (short)

Операция: shorts,d; {U,N,Z,C}(|d|-|s|) →

{CCR[4:2],CCR[0]}

Описание: в формате short вычисляется разность модулей операнда-приемника d и операнда-источника s, результат не запоминается. Вырабатываются признаки результата. В качестве операнда-источника s может использоваться непосредственный операнд #16.

Тип OP1

Время исполнения (тактов) 2 Форматы:

1, 2, 3, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
√	√	√	-	√

1.38.2 Синтаксис ассемблера и код инструкции

Формат 1: CMPM[.cc] s,d

 Пример - CMPM.ne R1,R5 Код
 инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				d				0	0	cc				0	0	0	0	1	0	0	1	0	1	1	0		

Формат 2: CMPM[.cc] #16,d

 Пример - CMPM.ne 15,R12 Код
 инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	d				d				0	0	cc				0	0	1	0	0	0	1	0	1	1	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	#16															

Формат 3: CMPM #16,d Пример -

CMPM 0x11,R12 Код

инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
d				#16												0	0	1	1	0	0	1	0	1	1	0					

Формат 4: CMPM s,d <XRAM←→R.L>

Пример - CMPM R1,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s				d				R				A				mode				u	0	1	de	0	0	0	0	1	0	1	1	0

Формат 5: CMPM s,d <R/R.L←→R/R.L>

Пример - CMPM R1,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RS/Rs				L	RD/Rd				1	1	0	0	0	0	1	0	1	1	0				

Формат 6: CMPM s,d <R←→RC>

Пример - CMPM R1,R2 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				sc	RC				1	0	de	0	0	0	0	1	0	1	1	0			

Формат 7: CMPM[.cc] s,d #16/32→RC/R/R.L>

Пример - CMPM R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	0	1	0	1	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2>CMPM s,d <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R5,R0,R8 CMPM R1,R2 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				d				0	R				u	0	0	0	0	0	0	1	0	1	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	mode					A	de	0	0	#	OP2					

Формат 8b: <OP2>CMPM s,d <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R5,R0,R8 CMPM R1,R2 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				d				0	RS/Rs				0	0	0	0	0	0	0	1	0	1	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8c: <OP2.cc> CMPM s,d <R.L←→R.L>

Пример - LSRL.eq R5,R0,R8 CMPM R1,R2 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				d				0	RS				0	0	0	0	0	0	0	1	0	1	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc		RD			0	cc		1	0	#	OP2					

Формат 8d: <OP2> CMPM s,d <R←→RC>

Пример - LSRL R5,R0,R8 CMPM R1,R2 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s					d					d					0	Rs/Rd					0	0	0	0	0	0	1	0	1	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC			sc	de	1	1	#	OP2						

1.38.3 CMPML – Сравнение модулей (long)

1.38.3.1 Операция: long S,D;

$\{U, N, Z, C\} (|D| - |S|) \rightarrow \{CCR[4:2], CCR[0]\}$

Описание: в формате long вычисляется разность модулей операнда-приемника D и операнда-источника S, результат не запоминается. Вырабатываются признаки результата. В качестве операнда-источника S может использоваться непосредственный операнд #32.

Тип OP1

Время исполнения (тактов) 2

Форматы: 1, 2, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
√	√	√	-	√

1.38.3.2 Синтаксис ассемблера и код инструкции

Формат 1: CMPML[.cc] S,D

Пример - CMPML.ne R2,R6

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S					D					0	0	0	0	0	0	cc					0	0	0	1	0	1	1	0	1	1	0

Формат 2: CMPML[.cc] #32,D

Пример - CMPML.ne 15,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	0	0	cc				0	0	1	0	0	1	1	0	1	1	0	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#32																															

Формат 4: CMPML S,D <XRAM \leftrightarrow R.L>

Пример - CMPML R2,R4 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode	u	0	1	de	0	0	1	1	0	1	1	0			

Формат 5: CMPML S,D <R/R.L \leftrightarrow R/R.L>

Пример - CMPML R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	0	0	1	1	0	1	1	0			

Формат 6: CMPML S,D <R \leftrightarrow RC>

Пример - CMPML R2,R4 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	1	0	0	0	0	1	1	0	1	1	0			

Формат 7: CMPML[.cc] S,D #16/32 \rightarrow RC/R/R.L>

Пример - CMPML R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	0	0	0	0	1	1	0	1	1	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2> CMPML S,D <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 CMPML R2,R4 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
S					D					D					0	R					u	0	0	0	0	0	0	1	1	0	1	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	mode					A	de	0	0	#	OP2					

Формат 8b: <OP2> CMPML S,D <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 CMPML R2,R4 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					D					0	RS/Rs					0	0	0	0	0	0	1	1	0	1	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8c: <OP2.cc> CMPML S,D <R.L←→R.L>

Пример - LSRL.eq R6,R0,R8 CMPML R2,R4 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
S					D					D					0	RS					0	0	0	0	0	0	0	1	1	0	1	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8d: <OP2>CMPML S,D <R←→RC>

Пример - LSRL R6,R0,R8 CMPML R2,R4 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					D					0	Rs/Rd					0	0	0	0	0	0	1	1	0	1	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----

S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				
----------	--	--	--	--	-------	--	--	--	--	-------	--	--	--	--	---	---	----	--	--	--	--	----	----	---	---	---	-----	--	--	--	--

1.39 CS2 — Парная операция выбора большего из двух чисел (short) с фиксацией бита выбора

1.39.1 Операция: long S1, S2, D;

```

if(S1[15:0] ≤ S1[31:16])    S1[31:16] → D[15:0];
                            (AC0<<1) + 0 → AC0;
else
                            S1[15:0] → D[15:0];
                            (AC0<<1) + 1 → AC0;
if(S2[15:0] ≤ S2[31:16])    S2[31:16] → D[31:15];
                            (AC1<<1) + 0 → AC1;
else
                            S1[15:0] → D[31:16];
                            (AC1<<1) + 1 → AC1;
    
```

Описание: сравниваются между собой старшая и младшая часть первого входного операнда S1 (S1[31:16] и S1[15:0]) и второго входного операнда S2 (S2[31:16] и S2[15:0]). Большее из сравниваемых чисел помещается соответственно в D[15:0] и D[31:0], а бит, указывающий на результат сравнения, – в младший разряд соответствующего регистра-аккумулятора (AC0[0] и AC1[0]) с одновременным сдвигом всех разрядов AC0 и AC1 на один бит влево.

Тип OP2
 Время исполнения (тактов) 2
 Форматы: 1, 8 Признаки
 результата

U	N	Z	V	C
-	*	-	-	*

где *N= \sim AC1[0] – бит результата сравнения второй пары.

*C= \sim AC0[0] – бит результата сравнения первой пары.

1.39.2 Синтаксис ассемблера и код инструкции

Формат 1: CS2[.cc] S1, S2, D

Пример - CS2.ne R2, R6, R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				1	0	cc				0	0	0	1	1	1	0	0	1	1	0			

Формат 8а: CS2 S3, S4, D2 <OP1> <XRAM \leftarrow →R.L> <YRAM→R0>

Пример - CS2 R2, R4, R12 ORL R6, R0, R8 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D1/d1				S2/s2				0	R				u	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----

S3				D2				S4				AT	mode	A	de	0	0	1	0	0	1	1	0
----	--	--	--	----	--	--	--	----	--	--	--	----	------	---	----	---	---	---	---	---	---	---	---

Формат 8b: CS2 S3, S4, D2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Пример - CS2 R2, R4, R12 ORL R6, R0, R8 R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D1/d1				S2/s2				0	RS/Rs				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				AT	RD/Rd				L	0	0	1	1	0	0	1	1	0					

Формат 8c: CS2[.cc] S3, S4, D2 <OP1><R.L←→R.L>

Пример - CS2.eq R2, R4, R12 ORL R6, R0, R8 R8.L, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D1/d1				S2/s2				0	RS				0	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				cc	RD				0	cc	1	0	1	0	0	1	1	0					

Формат 8d: CS2 S3, S4, D2 <OP1><R←→RC>

Пример - CS2 R2, R4, R18 ORL R6, R0, R8 CCR, R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D1/d1				S2/s2				0	Rs/Rd				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				0	0	RC				sc	de	1	1	1	0	0	1	1	0				

1.40 CVEF — Преобразование формата: 32E16 в 24E8

Операция:

```

- трёхадресный вариант long S1; short s2; float D;
if((s2[15:0] == 0x7fff)&&(S1[30:0]==0))          {S1[31],0x7f800000} →
D[31:0];
else if((s2[15:0] == 0x7fff)&&(S1[30:0]!=0))      0x7fffffff →
D[31:0];
else if((s2[15:0] != 0x7fff)&&(S1[31:0]==0))      0 → D[31:0];
else if((s2[15:0] ≤ -126)&&(S1[31:0]!=0x8000))    0 → D[31:0];
else if((s2[15:0] ≤ -127)&&(S1[31:0]==0x8000))    0 → D[31:0]; else
if((s2[15:0] ≥ 129)&&(S1[31:0]!=0x8000)){S1[31],0x7f800000}
→ D[31:0];
else if((s2[15:0] ≥ 128)&&(S1[31:0]==0x8000))    0xff800000 →
D[31:0];
else {S1[31],{(s2[15:0] +126)[7:0]},{|S1[29:7]|}} → D[31:0];
    
```

Описание: выполняется преобразование E-формата плавающей точки повышенной точности 32E16 в формат 24E8 (стандарт IEEE-754). Первый входной операнд – 32-разрядная мантисса S1, второй входной операнд - 16-разрядная экспонента s2, результат помещается в операнд-приемник D. Сокращение разрядности мантиссы выполняется без округления (см. табл.1).

Тип OP1
 Время исполнения (тактов) 2
 Форматы: 1, 8 Признаки
 результата

U	N	Z	V	C
-	√	√	√	-

Таблица 1 - Варианты преобразования

Вход		Выход (D)	Пояснение
S2[15:0]	S1[31:0]	-	-
S2≠0x7FFF	0x00000000	0x00000000	число 0
0x7FFF	0x00000000	0x7F800000	+∞
0x7FFF	0x80000000	0xFF800000	-∞
0x7FFF	S1[30:0]≠0	0x7FFFFFFF	QNaN
E ⁻ -126	S1≠0x80000000	0x00000000	число->0
E ⁻ -127	S1=0x80000000	0x00000000	число->0
E ≥ 129	S1[31]=0	0x7F800000	число->+∞

$E \geq 129$	$S1[31]=1,$ $S1 \neq 0x80000000$	0xFF800000	число->- ∞
$E \geq 128$	$S1=0x80000000$	0xFF800000	число->- ∞

1.40.1 Синтаксис ассемблера и код инструкции

Формат 1: CVEF[.cc] S,D

Пример - CVEF.ne R2,R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					s2					0	0	cc					0	0	0	1	0	0	1	1	1	0	1

Формат 8a: <OP2> CVEF S,D <XRAM \leftarrow R.L> <YRAM \rightarrow R0>

Примеры - LSRL R5,R0,R8 CVEF R2,R4 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
S1					D					s2					0	R					u	0	0	0	0	0	0	0	1	1	1	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	mode					A	de	0	0	#	OP2					

Формат 8b: <OP2> CVEF S,D <R/R.L \leftarrow R/R.L> <YRAM \rightarrow R0>

Пример - LSRL R5,R0,R8 CVEF R2,R4 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1					D					s2					0	RS/Rs					0	0	0	0	0	0	1	1	1	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8c: <OP2.cc> CVEF S,D <R.L \leftarrow R.L>

Пример - LSRL.eq R5,R0,R8 CVEF R2,R4 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					s2					0	RS					0	0	0	0	0	0	0	1	1	1	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8d: <OP2> CVEF S,D <R←→RC>

Пример - LSRL R5,R0,R8 CVEF R2,R4 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				s2				0	Rs/Rd				0	0	0	0	0	0	1	1	1	0	1				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				0	0	RC				sc	de	1	1	#	OP2								

1.41 CVFE — Преобразование формата: 24E8 в 32E16

Операция:

Способ формирования результата данной операции зависит от бита DD=SR[9].

A) DD=0

- *трёхадресный вариант* float S1; short s2; long D;

if(S1[30:23] == 0) 0 → s2[15:0]; 0 → D[31:0];

else if((S1[30:23]==0xff)&&(S1[22:0]==0)) 0x7fff → s2[15:0],

{S1[31],{31{0}}} \rightarrow D[31:0];

else if((S1[30:23]==0xff)&&(S1[22:0]!=0)) 0x7fff →

s2[15:0], 0x7fffffff → D[31:0];

else {S1[30:23]-126}[15:0] → s2[15:0],

{{{0,1,S1[22:0]}*(-1)^S}[24:0],{7{0}}}[31:0] \rightarrow D[31:0].

- *двухадресный вариант* float S; short d;

if(S[30:23] == 0) 0 → S[31:0]; 0 → d[15:0]; else

if((S[30:23]==0xff)&&(S[22:0]==0)) {S[31],{31{0}}} \rightarrow

S[31:0]; 0x7fff → d[15:0];

else if((S[30:23]==0xff)&&(S[22:0]!=0))

0x7fffffff → S[31:0]; 0x7fff → d[15:0];

else {{{0,1,S[22:0]}*(-1)^S}[24:0],{7{0}}}[31:0] → S[31:0];

{S[30:23]-126}[15:0] → d[15:0].

A) DD=1

```

- двухадресный вариант      float S; double D;
if(S[30:23] == 0) 0 → D[31:0],      0 → D[47:32];

else if((S[30:23]==0xff)&&(S[22:0]==0))
    {S[31],{31{0}} → D[31:0]; 0x7fff → D[47:32];
else if((S[30:23]==0xff)&&(S[22:0]!=0))
    0x7fffffff → D[31:0];      0x7fff → D[47:32];

    else {{{0,1,S[22:0]}*(-1)S}[24:0],{7{0}}}[31:0] → D[31:0];
        {S[30:23]-126}[15:0] → D[47:32].
    
```

Описание: выполняется преобразование 32-разрядного формата плавающей точки 24E8 (стандарт IEEE-754) в E-формат повышенной точности 32E16 (см. таблицу 2). Входной операнд – S1 (в трёхадресном варианте, DD=0) или S (в двухадресном варианте); 16-разрядная экспонента результата помещается по адресу s2 (в трёхадресном варианте, DD=0) или d (в двухадресном варианте, DD=0), 32-разрядная мантисса результата – по адресу D (в трёхадресном варианте, DD=0) или S (в двухадресном варианте, DD=0). При DD=1 мантисса результата помещается по адресу - D[31:0], экспонента результата - D[47:32].

∞

Таблица 1.1. Варианты преобразования

Вход (S1)	Выход		Пояснение
-	s2[15:0]	D[31:0]	-
0x00000000	0x0000	0x00000000	число 0
0x80000000	0x7FFF	0x00000000	+
0xFF800000	0x7FFF	0x80000000	-∞
0x7FFFFFFF	0x7FFF	0X7FFFFFFF	QNaN
[0xx...x] [1xx...x]	-32766 ≤ E ≤ +32766	[01x...x] [10x...x]	число > 0 число < 0

Тип OP1

Время исполнения (тактов) 2

 Форматы: 1, 8a^{*}, 8b^{*}, 8c, 8d

Признаки результата

U	N	Z	V	C
√	√	√	√	√

^{*}) При DD=0 данная операция несовместима с пересылкой <YRAM←→R.L>

1.41.1 Синтаксис ассемблера и код инструкции

Формат 1: CVFE[.cc] S1,s2,D

Пример - CVFE.ne R2,R4,R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				s2				0	0	cc				0	0	0	1	0	0	1	1	1	0	1			

Формат 8a: <OP2> CVFE S1,s2,D <XRAM<->R.L> <YRAM->R0>

Пример - LSRL R5,R0,R8 CVFE R2,R4,R8 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				s2				0	R				u	0	0	0	0	0	0	1	1	1	0	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	mode					A	de	0	0	#	OP2					

Формат 8b: <OP2>CVFE S1,s2,D <R/R.L<->R/R.L> <YRAM->R0>

Пример - LSRL R5,R0,R8 CVFE R2,R4,R6 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				s2				0	RS/Rs				0	0	0	0	0	0	1	1	1	0	1				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8c: <OP2.cc> CVFE S1,s2,D <R.L<->R.L>

Пример - LSRL.eq R5,R0,R8 CVFE R2,R5,R6 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				s2				0	RS				0	0	0	0	0	0	1	1	1	0	1				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8d: <OP2>CVFE S1,s2,D <R<->RC>

Пример - LSRL R5,R0,R8 CVFE R2,R4,R8 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

S1	D	s2	0	Rs/Rd	0	0	0	0	0	0	0	1	1	1	0	1
----	---	----	---	-------	---	---	---	---	---	---	---	---	---	---	---	---

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.42 CVFI – Преобразование формата: формат 24E8 в 32-разрядное целое в дополнительном коде

Операция: float S; long D; (long) S → D

Описание: выполняется преобразование формата: операнд-источник S, который является числом в формате с плавающей точкой 24E8, преобразуется в 32-разрядное целое со знаком (в дополнительном коде). Результат помещается в операнд-приемник D. Если точное преобразование невозможно, то выполняется округление; способ округления – к ближайшему целому числу, а при равноудаленности – к четному. При выходе результата за пределы целочисленного диапазона, а также в особых случаях выполняется ограничение сверху и снизу.

Особые случаи ограничения результата

если $S > 2^{31} - 1$,

$S = +\infty$, то $D = 0x7FFFFFFF$;

если $S = \text{QNaN}, \text{NaN}$, то $D = 0x00000000$;

если $S < -2^{31}$,

$S = -\infty$, то $D = 0x80000000$.

Тип OP1

Время исполнения (тактов) 2

Форматы: 1, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
√	√	√	√	-

1.42.1 Синтаксис ассемблера и код инструкции

Формат 1: CVFI[.cc] S,D

Пример - CVFI.ne R2,R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	0	cc				0	0	0	1	0	0	0	1	1	1	0		

Формат 4: CVFI S,D <XRAM \leftarrow \rightarrow R.L>

Пример - CVFI R2,R4 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode		u	0	1	de	0	0	0	0	0	1	1	1	0	

Формат 5: CVFI S,D <R/R.L \leftarrow \rightarrow R/R.L>

Пример - CVFI R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	0	0	0	0	1	1	1	0			

Формат 6: CVFI S,D <R \leftarrow \rightarrow RC>

Пример - CVFI R2,R4 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	0	0	0	0	1	1	1	0			

Формат 7: CVFI[.cc] S,D #16/32 \rightarrow RC/R/R.L>

Пример - CVFI R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	0	0	1	1	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: <OP2> CVFI S,D <XRAM \leftarrow \rightarrow R.L> <YRAM \rightarrow R0>

Примеры - LSRL R5,R0,R8 CVFI R2,R4 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
S					D					0	0	0	0	0	0	R					u	0	0	0	0	0	0	0	0	1	1	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	mode					A	de	0	0	#	OP2					

Формат 8b: <OP2> CVFI S,D <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R5,R0,R8 CVFI R2,R4 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					0	0	0	0	0	0	RS/Rs					0	0	0	0	0	0	0	0	1	1	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8c: <OP2.cc> CVFI S,D <R.L←→R.L>

Пример - LSRL.eq R5,R0,R8 CVFI R2,R4 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
S					D					0	0	0	0	0	0	RS					0	0	0	0	0	0	0	0	0	1	1	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8d: <OP2>CVFI S,D <R←→RC>

Пример - LSRL R5,R0,R8 CVFI R2,R4 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					0	0	0	0	0	0	Rs/Rd					0	0	0	0	0	0	0	0	1	1	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.43 CVIF — Преобразование формата: 32-разрядное целое в дополнительном коде в формат 24E8

Операция: long S; float D; (float) S → D

Описание: выполняется преобразование формата: операнд-источник S, который является 32-разрядным целым числом со знаком (в дополнительном коде), преобразуется в число в формате с плавающей точкой 24E8. Предварительно операнд-источник S преобразуется в прямой код и, при необходимости, округляется к 24-разрядной нормализованной мантиссе. Способ округления – к ближайшему числу, а при равноудаленности – к четному. Результат помещается в операнд-приемник D.

Тип OP1
 Время исполнения (тактов) 2
 Форматы: 1, 4, 5, 6, 7, 8
 Признаки результата

U	N	Z	V	C
-	√	√	-	-

1.43.2 Синтаксис ассемблера и код инструкции

Формат 1: CVIF[.cc] S,D

Пример - CVIF.ne R2,R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	0	cc				0	0	0	1	0	0	0	1	1	1	1		

Формат 4: CVIF S,D <XRAM←→R.L>

Пример - CVIF R2,R4 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode	u	0	1	de	0	0	0	0	1	1	1	1			

Формат 5: CVIF S,D <R/R.L←→R/R.L>

Пример - CVIF R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	0	0	0	0	1	1	1	1			

Формат 6: CVIF S,D <R←→RC>

Пример - CVIF R2,R4 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S					D					R					sc	RC					1	0	de	0	0	0	0	1	1	1	1

Формат 7: CVIF[.cc] S,D #16/32→RC/R/R.L>

Пример - CVIF R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					RD/Rd/RC					L/sc	sr	cc					1	1	1	0	0	0	0	1	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: <OP2> CVIF S,D <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R5,R0,R8 CVIF R2,R4 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					0	0	0	0	0	0	R					u	0	0	0	0	0	0	0	1	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	mode					A	de	0	0	#	OP2					

Формат 8b: <OP2> CVIF S,D <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R5,R0,R8 CVIF R2,R4 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S					D					0	0	0	0	0	0	RS/Rs					0	0	0	0	0	0	0	1	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8с: <OP2.cc> CVIF S,D <R.L←→R.L>

Пример - LSRL.eq R5,R0,R8 CVIF R2,R4 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					0	0	0	0	0	0	RS					0	0	0	0	0	0	0	0	1	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32					
S3/s3/#5					D2/d2					S4/s4					cc		RD					0		cc		1		0		#		OP2				

Формат 8d: <OP2>CVIF S,D <R←→RC>

Пример - LSRL R5,R0,R8 CVIF R2,R4 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																					
S					D					0					0					0					0					Rs/Rd					0		0		0		0		0		1		1		1		1	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32							
S3/s3/#5					D2/d2					S4/s4					0		0		RC					sc		de		1		1		#		OP2				

1.44 DEC — Декремент (short)

Операция: short s,d; s - 1 → d

Описание: в формате short из операнда-источника s вычитается единица, результат помещается в операнд-приемник d.

Тип OP1

Время исполнения (тактов) 2

Форматы: 1, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
√	√	√	√	-

1.44.1.1 Синтаксис ассемблера и код инструкции

Формат 1: DEC[.cc] s,d

Пример - DEC.ne R1,R5

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																									
s					d					0					0					0					0					cc					0		0		0		1		0		0		1		0		0		1		0	

Формат 4: DEC s,d <XRAM←→R.L>

Пример - DEC R1,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																	
s					d					R					A					mode					u		0		1		de		0		0		0		1		0		0		1		0	

Формат 5: DEC s,d <R/R.L←→R/R.L>

Пример - DEC R1, R2 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RS/Rs				L	RD/Rd				1	1	0	0	0	0	0	1	0	0	1	0			

Формат 6: DEC s, d <R←→RC>

Пример - DEC R1, R2 R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				sc	RC				1	0	de	0	0	1	0	0	1	0					

Формат 7: DEC[.cc] s, d #16/32→RC/R/R.L>

Пример - DEC R2, R0 0x12345678, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	0	1	0	0	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2> DEC[s] s, d <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R5, R0, R8 DEC R1, R2 R8, (A0)+ (AT), R0
 LSRL R5, R0, R8 DEC_s R1, R2 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				0	0	0	0	0	M	R				u	0	0	0	0	0	0	1	0	0	1	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2> DEC[s] s, d <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R5, R0, R8 DEC R1, R2 R8, R15 (AT), R0
 LSRL R5, R0, R8 DEC_s R1, R2 R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s					d					0	0	0	0	0	M	RS/Rs					0	0	0	0	0	0	1	0	0	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8с: <OP2.cc>DEC[s] s,d <R.L←→R.L>

Примеры - LSRL.eq R5,R0,R8 DEC R1,R2 R8.L,R16.L
 LSRL.eq R5,R0,R8 DECS R1,R2 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s					d					0	0	0	0	0	M	RS					0	0	0	0	0	0	0	1	0	0	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8d: <OP2>DEC[s] s,d <R←→RC>

Примеры - LSRL R5,R0,R8 DEC R1,R2 CCR,R17
 LSRL R5,R0,R8 DECS R1,R2 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s					d					0	0	0	0	0	M	Rs/Rd					0	0	0	0	0	0	0	1	0	0	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.45 DECL — Декремент (long)

Операция: long S,D;S - 1 → D

Описание: в формате long из операнда-источника S вычитается единица, результат помещается в операнд-приемник D.

Тип OP1

Время исполнения (тактов) 2 Форматы:

1, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
---	---	---	---	---

✓	✓	✓	✓	-
---	---	---	---	---

1.45.1 Синтаксис ассемблера и код инструкции

Формат 1: DECL[.cc] S,D

Пример - DECL.ne R2,R6 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	0	cc				0	0	0	1	0	1	1	0	0	1	0		

Формат 4: DECL S,D <XRAM \leftrightarrow R.L>

Пример - DECL R2,R4 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode	u	0	1	de	0	0	1	1	0	0	1	0			

Формат 5: DECL S,D <R/R.L \leftrightarrow R/R.L>

Пример - DECL R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	0	1	1	0	0	1	0				

Формат 6: DECL S,D <R \leftrightarrow RC>

Пример - DECL R2,R4 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	0	1	1	0	0	1	0				

Формат 7: DECL[.cc] S,D #16/32 \rightarrow RC/R/R.L>

Пример - DECL R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	1	1	0	0	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2>DECL[*s*] S,D <XRAM \leftrightarrow R.L> <YRAM \rightarrow R0>

Примеры - LSRL R6, R0, R8 DECL R2, R4 R8, (A0)+ (AT), R0
 LSRL R6, R0, R8 DECLs R2, R4 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	M	R				u	0	0	0	0	0	0	1	1	0	0	1	0	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode		A	de	0	0	#	OP2											

Формат 8b: <OP2>DECL[s] S,D <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R6, R0, R8 DECL R2, R4 R8, R15 (AT), R0
 LSRL R6, R0, R8 DECLs R2, R4 R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	M	RS/Rs				0	0	0	0	0	1	1	0	0	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd		L	0	0	1	#	OP2											

Формат 8c: <OP2.cc> DECL[s] S,D <R.L←→R.L>

Примеры - LSRL.eq R6, R0, R8 DECL R2, R4 R8.L, R16.L
 LSRL.eq R6, R0, R8 DECLs R2, R4 R8.L, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	M	RS				0	0	0	0	0	0	1	1	0	0	1	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				cc	RD		0	cc	1	0	#	OP2											

Формат 8d: <OP2> DECL[s] S,D <R←→RC>

Примеры - LSRL R6, R0, R8 DECL R2, R4 CCR, R17
 LSRL R6, R0, R8 DECLs R2, R4 CCR, R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	M	Rs/Rd				0	0	0	0	0	1	1	0	0	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				0	0	RC		sc	de	1	1	#	OP2										

1.46 DISPFX — Распаковка (дробная) X8 в X16

Операция: (X8) s; (X16) D;

$$\{s[15:8], 8\{0\}\} \rightarrow D[15:0]$$

$$\{s[7:0], 8\{0\}\} \rightarrow D[31:16]$$

Описание: Выполняется распаковка содержимого операнда-источника s в операнд-приемник D. Источник s рассматривается как комплексное число дробное X8 (старший байт – действительная часть, младший байт – мнимая часть). Приемник D – дробное комплексное число в формате X16 (старшее полуслово – действительная часть, младшее полуслово – мнимая часть).

При этом старшие 8 разрядов регистра-источника s дополненные справа нулями помещаются в старшие 16 разрядов регистра-приемника D, младшие 8 разрядов регистра-источника s дополненные справа нулями помещаются в младшие 16 разрядов регистра-приемника D.

Тип OP1
 Время исполнения (тактов) 2
 Форматы: 1, 4, 5, 6, 7, 8
 Признаки результата

U	N	Z	V	C
*	*	*	*	*
Ur&Ui	Nr	Zr	Zi	Ni

1.46.1 Синтаксис ассемблера и код инструкции

Формат 1: DISPFX[.cc] s,D

Примеры - DISPFX.ne R1,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				D				x x x x x				0	0	cc			0	0	0	1	1	0	0	1	1	1	0				

Формат 4: DISPFX s,D <XRAM↔R.L>

Пример - DISPFX R1,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				D				R				A				mode		u	0	1	de	0	1	0	0	1	1	1	0		

Формат 5: DISPFX s,D <R/R.L↔R/R.L>

Пример - DISPFX R1,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				D				RS/Rs				L	RD/Rd				1	1	0	0	1	0	0	1	1	1	0				

Формат 6: DISPFX s,D <R←→RC>

Пример - DISPFX R1,R2 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				D				R				sc	RC				1	0	de	0	1	0	0	1	1	1	0				

Формат 7: DISPFX[.cc] s,D #16/32→RC/R/R.L>

Пример - DISPFX R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	0	0	1	1	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: <OP2>DISPFX s,D <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R5,R0,R8 DISPFX R1,R2 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				D				0	0	0	0	0	0	R				u	0	0	0	0	1	0	0	0	1	1	1	0	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2> DISPFX s,D <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R5,R0,R8 DISPFX R1,R2 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				D				0	0	0	0	0	0	RS/Rs				0	0	0	0	1	0	0	0	1	1	1	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd				L	0	0	1	#	OP2									

Формат 8с: <OP2.cc> DISPFX s,D <R.L←→R.L>

Примеры - LSRL.eq R5,R0,R8 DISPFX R1,R2 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				D				0	0	0	0	0	0	RS				0	0	0	0	0	0	1	0	0	0	1	1	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				cc		RD		0	cc		1	0	#	OP2									

Формат 8d: <OP2> DISPFX s,D <R←→RC>

Пример - LSRL R5, R0, R8 DISPFX R1, R2 CCR, R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				D				0	0	0	0	0	0	Rs/Rd				0	0	0	0	1	0	0	0	1	1	1	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				0	0	RC				sc	de	1	1	#	OP2								

1.47 DISPX — Распаковка (целочисленная) X8 в X16

Операция: (X8) s; (X16) D;

$$\{8\{s[15]\}, s[15:8]\} \rightarrow D[15:0]$$

$$\{8\{s[7]\}, s[7:0]\} \rightarrow D[31:16]$$

Описание: выполняется распаковка содержимого операнда-источника s в операнд-приемник D. Источник s рассматривается как целое комплексное число X8 (старший байт – действительная часть, младший байт – мнимая часть). Приемник D – целое комплексное число в формате X16 (старшее полуслово – действительная часть, младшее полуслово – мнимая часть).

При этом старшие восемь разрядов регистра-источника s расширенные знаком (значением 15 разряда) помещаются в старшие 16 разрядов регистра-приемника D, младшие восемь разрядов регистра-источника s расширенные знаком (значением седьмого разряда) помещаются в младшие 16 разрядов регистра-приемника D.

Тип OP1

Время исполнения (тактов) 2

Форматы: 1, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
*	*	*	*	*
Ur&Ui	Nr	Zr	Zi	Ni

1.47.1 Синтаксис ассемблера и код инструкции

Формат 1: DISPX[.cc] s/#5,D

Примеры - DISPX.ne R1,R12 Код
инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s					D					x x x x x				0	0	cc				0	0	0	1	1	0	0	1	1	0	1	

Формат 4: DISPX s,D <XRAM←→R.L>

Пример - DISPX R1,R2 R8,(A0)+
Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
s					D					R				A				mode				u	0	1	de	0	1	0	0	1	1	0	1

Формат 5: DISPX s,D <R/R.L←→R/R.L>

Пример - DISPX R1,R2 R8.L,R12.L
Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s					D					RS/Rs				L	RD/Rd				1	1	0	0	1	0	0	1	1	0	1	1	0	1

Формат 6: DISPX s,D <R←→RC>

Пример - DISPX R1,R2 R7,CCR
Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s					D					R				sc	RC				1	0	de	0	1	0	0	1	1	0	1	1	0	1

Формат 7: DISPX[.cc] s,D #16/32→RC/R/R.L>

Пример - DISPX R2,R0 0x12345678,R16.L
Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s					D					RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	0	0	1	1	0	1	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2> DISPX[s] s,D <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R5,R0,R8 DISPX R1,R2 R8,(A0)+ (AT),R0
 LSRL R5,R0,R8 DISPXs R1,R2 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																																												
s				D				0				0				0				0				R				u				0				0				0				0				1				0				0				1				1				0				1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32						
S3/s3/#5					D2/d2					S4/s4					AT		mode			A		de		0		0		#		OP2							

Формат 8b: <OP2> DISPX[s] s,D <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R5,R0,R8 DISPX R1,R2 R8,R15 (AT),R0
 LSRL R5,R0,R8 DISPXs R1,R2 R8,R15(AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																																				
s				D				0				0				0				0				RS/Rs				0				0				0				1				0				0				1				1				0				1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32						
S3/s3/#5					D2/d2					S4/s4					AT		RD/Rd			L		0		0		1		#		OP2							

Формат 8c: <OP2.cc> DISPX[s] s,D <R.L←→R.L>

Примеры - LSRL.eq R5,R0,R8 DISPX R1,R2 R8.L,R16.L
 LSRL.eq R5,R0,R8 DISPXs R1,R2 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																																								
s				D				0				0				0				0				RS				0				0				0				0				1				0				0				1				1				0				1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32						
S3/s3/#5					D2/d2					S4/s4					cc		RD			0		cc		1		0		#		OP2							

Формат 8d: <OP2> DISPX s,D <R←→RC>

Примеры - LSRL R5,R0,R8 DISPX R1,R2 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																																								
s				D				0				0				0				0				Rs/Rd				0				0				0				0				1				0				0				1				1				0				1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32								
S3/s3/#5					D2/d2					S4/s4					0		0		RC			sc		de		1		1		#		OP2							

1.48 DO — Оператор цикла

Операция: инициализация программного цикла одним из способов:

1) число повторений цикла N - по непосредственному значению #N ($0 < N < 16384$); адрес (абсолютный) последней команды цикла - по метке или непосредственному значению #16:

$PC + 2 \rightarrow SS; \quad SP[3:0] + 1 \rightarrow SP[3:0];$

$$LA \rightarrow CSL; \#16 \rightarrow LA;$$

$$LC \rightarrow CSH; \{2'b01, \#N[13:0]\} \rightarrow LC;$$

$$CP[2:0] + 1 \rightarrow CP[2:0];$$

2) число повторений цикла N - по непосредственному значению #N ($0 < N < 16384$); адрес (относительно PC) последней команды цикла - по метке или непосредственному значению #16:

$$PC + 2 \rightarrow SS; \quad SP[3:0] \quad + \quad 1$$

$$\rightarrow SP[3:0]; \quad LA \rightarrow CSL; \quad PC \quad + \quad \#16$$

$$\rightarrow LA;$$

$$LC \rightarrow CSH; \{2'b01, \#N[13:0]\} \rightarrow LC;$$

$$CP[2:0] + 1 \rightarrow CP[2:0];$$

3) число повторений цикла N - по регистру d; адрес (абсолютный) последней команды цикла - по метке или непосредственному значению #16:

$$PC + 1 \rightarrow SS; \quad SP[3:0] \quad + \quad 1$$

$$\rightarrow SP[3:0]; \quad LA \rightarrow CSL; \quad \#16$$

$$\rightarrow LA;$$

$$LC \rightarrow CSH; \{2'b01, d[13:0]\} \rightarrow LC;$$

$$CP[2:0] + 1 \rightarrow CP[2:0];$$

4) число повторений цикла N - по регистру d; адрес (относительно PC) последней команды цикла - по метке или непосредственному значению #16:

$$PC + 1 \rightarrow SS; \quad SP[3:0] \quad + \quad 1$$

$$\rightarrow SP[3:0]; \quad LA \rightarrow CSL; \quad PC \quad + \quad \#16$$

$$\rightarrow LA;$$

$$LC \rightarrow CSH; \{2'b01, d[13:0]\} \rightarrow LC;$$

$$CP[2:0] + 1 \rightarrow CP[2:0];$$

Описание: выполняется инициализация программного цикла, включающая определение адреса первой и последней команды цикла, а также число повторений.

Адрес первой команды цикла (адрес следующей за командой DO инструкции) вычисляется как $PC + 2$ в случае, если команда DO кодируется двумя словами (формат 2d), или $PC + 1$, если команда DO кодируется одним словом (формат 3). Этот адрес заносится в системный стек SS, указатель системного стека $SP[3:0]$ инкрементируется.

Адрес последней команды цикла определяется при помощи непосредственного значения

#16, которое рассматривается либо как абсолютный адрес (1-й и 3-й способ), либо как смещение относительно текущего значения PC (2-й и 4-й способ). Значение смещения является целым числом со знаком, представленным в дополнительном коде. Адрес последней команды цикла загружается в регистр LA, а предыдущее значение LA – в стек CSL.

Число повторений цикла N может быть задано при помощи либо непосредственного значения #N (первый и второй способы), либо 16-разрядного регистра данных d (третий и четвертый способы). Число повторений цикла загружается в разряды [13:0] регистра LC (разряды [15:14] отведены под флаги), а предыдущее значение LC – в стек CSH. Указатель стека циклов CP[2:0] инкрементируется.

При завершении цикла DO стеки возвращают последние загруженные в них значения в соответствующие регистры, указатели SP[3:0], CP[2:0] декрементируются, и продолжается последовательное исполнение программы.

При использовании цикла DO следует учитывать ограничения, приведенные в 8.2. Тип **OP1**

Время исполнения (тактов) 2 Форматы: 2d, 3 Признаки результата

U	N	Z	V	C
	-			-

1.48.1 Синтаксис ассемблера и код инструкции

Формат 2d: (Число повторений цикла определяется по непосредственному значению #N, абсолютный адрес последней команды цикла – по непосредственному значению #16):

DO #N,##16

Пример - DO 5, #0xfe

(Число повторений цикла определяется по непосредственному значению #N, абсолютный адрес последней команды цикла – по метке):

DO #N, #label

Пример - DO
5, #label_1 Код
инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	#16																0	0	1	0	0	0	0	1	1	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32		
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	#N															

Формат 2d (Число повторений цикла определяется по непосредственному значению #N, адрес последней команды цикла относительно PC - по непосредственному значению #16):

DO #N,#16

Пример - DO 5,0xfe

Формат 2d (Число повторений цикла определяется по непосредственному значению #N, адрес последней команды цикла относительно PC - по метке):

DO #N,label

Пример - DO
5,label_1 Код
инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	#16																0	0	1	0	0	0	0	1	1	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32		
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	#N															

Формат 3 (Число повторений цикла определяется по регистру d, абсолютный адрес последней команды цикла - по непосредственному значению #16):

DO d,##16

Пример - DO R15,#0xfe

Формат 3 (Число повторений цикла определяется по регистру d, абсолютный адрес последней команды цикла - по метке):

DO d,#label

Пример - DO R15,#label_1

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
d				#16																0	0	1	1	0	0	0	1	1	1	0	

Формат 3 (Число повторений цикла определяется по регистру d, адрес последней команды цикла относительно PC - по непосредственному значению #16):

DO d,#16

Пример - DO R15,0xfe

Формат 3 (Число повторений цикла определяется по регистру d , ад-рес последней команды цикла относительно PC – по метке):

DO d ,label

Пример - DO R15, label_1

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
d				#16												0	0	1	1	0	0	0	1	1	1	1					

1.49 DOFOR – Оператор бесконечного цикла

Операция: инициализация бесконечного программного цикла одним из способов

- 1) адрес (абсолютный) последней команды цикла определяется по метке или непосредственному значению #16:

$$PC + 1 \rightarrow SS; \quad SP[3:0] + 1$$

$$\rightarrow SP[3:0]; \quad LA \rightarrow CSL; \quad \#16$$

$$\rightarrow LA;$$

$$LC \rightarrow CSH; \quad 0x8000 \rightarrow LC; \quad CP[2:0] + 1 \rightarrow CP[2:0];$$

- 2) адрес (относительно PC) последней команды цикла определяется по метке или непосредственному значению #16:

$$PC + 1 \rightarrow SS; \quad SP[3:0] + 1$$

$$\rightarrow SP[3:0]; \quad LA \rightarrow CSL; \quad PC + \#16$$

$$\rightarrow LA;$$

$$LC \rightarrow CSH; \quad 0x8000 \rightarrow LC; \quad CP[2:0] + 1 \rightarrow CP[2:0];$$

Описание: выполняется инициализация бесконечного программного цикла, включающая определение адреса первой и последней команды цикла.

Адрес первой команды цикла (адрес следующей за командой DOFOR инструкции) вычисляется как $PC + 1$. Этот адрес заносится в системный стек SS , указатель системного стека $SP[3:0]$ инкрементируется.

Адрес последней команды цикла определяется при помощи непосредственного значения

#16, которое рассматривается либо как абсолютный адрес (1-й способ), либо как смещение относительно текущего значения PC (2-й способ). Значение смещения является целым числом со знаком, представленным в дополнительном коде. Адрес последней команды цикла загружается в регистр LA, а предыдущее значение LA – в стек CSL.

В разряд 15 регистра LC (флаг бесконечного цикла FV) заносится «1», а предыдущее значение регистра LC загружается в стек CSH. Указатель стека циклов CP[2:0] инкрементируется.

При использовании цикла DOFOR следует учитывать ограничения, приведенные в п. 9.2. Тип OP1

Время исполнения (тактов) 2 Форматы: 3

Признаки результата

U	N	Z	V	C
	-			-

1.49.1 Синтаксис ассемблера и код инструкции

Формат 3 (Абсолютный адрес последней команды цикла определяется по непосредственному значению #16):

DOFOR ##16

Пример - DOFOR #0xfe

Формат 3 (Абсолютный адрес последней команды цикла определяется по метке):

DOFOR #label

Пример - DOFOR

#label_1 Код

инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	#16																0	0	1	1	0	0	0	1	0	1	0

Формат 3 (Адрес последней команды цикла относительно PC определяется по непосредственному значению #16):

DOFOR #16

Пример - DOFOR 0xfe

Формат 3 (Адрес последней команды цикла относительно PC определяется по метке):

DOFOR label

Пример - DOFOR

label_1 Код

инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	#16																0	0	1	1	0	0	0	1	0	1	1

1.501.50 ENDDO — Окончание цикла

Операция: окончание программного цикла.

$LA + 1(2) \rightarrow PC; SP[3:0] - 1$

$\rightarrow SP[3:0]; CSL \rightarrow LA;$

$CSH \rightarrow LC; CP[2:0] - 1 \rightarrow CP[2:0];$

Описание: выполняется выход из текущего программного цикла DO, DOFOR. Если в стадии исполнения находится несколько вложенных друг в друга циклов, то по команде ENDDO производится выход из самого внутреннего.

При выходе из цикла стеки возвращают последние загруженные в них значения в соответствующие регистры: стек CSL – в регистр LA, стек CSH – в регистр LC. В регистр PC загружается адрес команды, следующей за последней командой цикла. Указатели SP[3:0], CP[2:0] декрементируются, после чего продолжается последовательное исполнение программы.

Тип OP1

Время исполнения (тактов) 2 Форматы: 3

Признаки результата

U	N	Z	V	C
-	-	-	-	-

1.50.1 Синтаксис ассемблера и код инструкции

Формат 3:

ENDDO *Пример -*
 END

DO *Код*
инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0	0	1	1	0	1	1

1.51 EOR — Логическое исключаящее ИЛИ (short)

Операция:

- *трёхдресный вариант* short s1,s2,d; s1 \oplus s2 \rightarrow d

- *двухдресный вариант* short s,d; s \oplus d \rightarrow d

Описание: в формате short выполняется сложение по модулю 2 операндов-источников (s1,s2 - в трёхадресном варианте; s,d - в двухадресном варианте); результат помещается в операнд-приемник d. В качестве первого операнда-источника (s1 - в трёхадресном варианте; s - в двухадресном варианте) может использоваться непосредственный операнд #16.

Тип OP1
 Время исполнения (тактов) 1
 Форматы: 1, 2, 3, 4, 5, 6,
 7, 8

Признаки результата

U	N	Z	V	C
√	√	√		-

1.51.1 Синтаксис ассемблера и код инструкции

Формат 1: EOR[.cc] s1,s2,d

Пример - EOR.ne R1,R5,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				0	0	cc			0	0	0	1	1	0	0	1	0	0	0				

Формат 2: EOR[.cc] #16,s2,d

Пример - EOR.ne 15,R5,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				0	0	cc			0	0	1	0	1	0	0	1	0	0	0				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	#16															

Формат 3: EOR #16,d

Пример - EOR 0x11,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
d				#16												0	0	1	1	1	0	0	1	0	0	0					

Формат 4: EOR s,d <XRAM←→R.L>

Пример - EOR R1,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s				d				R				A				mode				u	0	1	de	0	1	0	0	1	0	0	0	0

Формат 5: EOR s,d <R/R.L←→R/R.L>

Пример - EOR R1,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RS/Rs				L	RD/Rd				1	1	0	0	1	0	0	1	0	0	0	0	0	0	0

Формат 6: EOR s,d <R←→RC>

Пример - EOR R1,R5 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				sc	RC				1	0	de	0	1	0	0	1	0	0	0	0	0	0	0

Формат 7: EOR[.cc] s,d <#16/32→RC/R/R.L>

Пример - EOR R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s				d				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	0	0	1	0	0	0	0	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2> EOR s1,s2,d <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 EOR R1,R2,R5 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				0	R				u	0	0	0	0	1	0	0	1	0	0	0	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2> EOR s1,s2,d <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 EOR R1,R2,R5 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1					d					s2					0	RS/Rs					0	0	0	0	1	0	0	1	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT		RD/Rd					L	0	0	1	#	OP2				

Формат 8с: <OP2.сс> EOR s1,s2,d <R.L←→R.L>

Пример - LSRL.eq R6,R0,R8 EOR R1,R2,R5 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s1					d					s2					0	RS					0	0	0	0	0	1	0	0	1	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc		RD					0	cc	1	0	#	OP2				

Формат 8d: <OP2>EOR s1,s2,d <R←→RC>

Пример - LSRL R6,R0,R8 EOR R1,R2,R5 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1					d					s2					0	Rs/Rd					0	0	0	0	1	0	0	1	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.52 EORL — Логическое исключаящее ИЛИ (long)

Операция:

 \oplus

- трёхадресный вариант long S1,S2,D; S1 S2 → D

- двухадресный вариант long S,D; S \oplus D → D

Описание: в формате long выполняется сложение по модулю 2 операндов-источников (S1,S2 - в трёхадресном варианте; S,D - в двухадресном варианте), результат помещается в операнд-приемник D. В качестве первого операнда-источника (S1 - в трёхадресном варианте; S

- в двухадресном варианте) может использоваться непосредственный операнд #32. Тип OP1

Время исполнения (тактов) 1 Форматы: 1, 2, 4, 5, 6, 7, 8 Признаки результата

U	N	Z	V	C
√	√	√		-

1.52.1 Синтаксис ассемблера и код инструкции

Формат 1: EORL[.cc]

S1, S2, D Пример - EORL.ne

R2, R6, R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1				D				S2				0	0	cc				0	0	0	1	1	0	1	1	0	0	0	0	0	0	0

Формат 2: EORL[.cc]

#32, S2, D Пример - EORL.ne

15, R6, R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
S1				D				S2				0	0	cc				0	0	1	0	1	0	1	1	0	0	0	0	0	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#32																															

Формат 4: EORL S, D <XRAM \leftarrow \rightarrow R.L>

Пример - EORL R2, R4 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S				D				R				A				mode		u	0	1	de	0	1	0	1	1	0	0	0	0	0	0

Формат 5: EORL S, D <R/R.L \leftarrow \rightarrow R/R.L>

Пример - EORL R2, R4 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S				D				RS/Rs				L	RD/Rd				1	1	0	0	1	0	1	1	0	0	0	0	0	0	0	0

Формат 6: EORL S, D <R \leftarrow \rightarrow RC>

Пример - EORL R2, R6 R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S				D				R				sc	RC				1	0	de	0	1	0	1	1	0	0	0	0	0	0	0	0

Формат 7: EORL[.cc] S, D <#16/32 \rightarrow RC/R/R.L>

Пример - EORL R2, R0 0x12345678, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	0	1	1	0	0	0	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: <OP2> EORL S1,S2,D <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 EORL R2,R4,R6 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	R				u	0	0	0	0	1	0	1	1	0	0	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2> EORL S1,S2,D <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 EORL R2,R4,R6 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	RS/Rs				0	0	0	0	1	0	1	1	0	0	0				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd				L	0	0	1	#	OP2									

Формат 8с: <OP2.cc> EORL S1,S2,D <R.L←→R.L>

Пример - LSRL.eq R6,R0,R8 EORL R2,R4,R6 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	RS				0	0	0	0	0	1	0	1	1	0	0	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				cc	RD				0	cc	1	0	#	OP2									

Формат 8d: <OP2> EORL S1,S2,D <R←→RC>

Пример - LSRL R6,R0,R8 EORL R2,R4,R6 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	Rs/Rd				0	0	0	0	1	0	1	1	0	0	0				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.53 FADD – Сложение (float)

Операция:

- трёхадресный вариант float S1, S2, D; S1 + S2 → D

- двухадресный вариант float S, D; S + D → D

Описание: в формате 24E8 выполняется сложение операндов-источников (S1, S2 - в трёх- адресном варианте; S, D - в двухадресном варианте), результат помещается в операнд-приемник D. В качестве первого операнда-источника S1 в трёхадресном варианте может использоваться непосредственный операнд #32 (формат 2).

Тип OP1

Время исполнения (тактов) 2 Форматы: 1, 2, 4, 5, 6, 7, 8 Признаки результата

U	N	Z	V	C
	√	√	√	-

1.53.1 Синтаксис ассемблера и код инструкции

Формат 1: FADD[.cc]

S1, S2, D Пример - FADD.ne

R2, R6, R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					S2					0	0	cc					0	0	0	1	0	0	0	1	0	1	0

Формат 2: FADD[.cc]

#32, S2, D Пример - FADD.ne

15, R6, R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					S2					0	0	cc					0	0	1	0	0	0	0	1	0	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#32																															

Формат 4: FADD S, D <XRAM←→R.L>

Пример - FADD R2, R4 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S				D				R				A				mode				u	0	1	de	0	0	0	0	0	1	0	1	0

Формат 5: FADD S,D <R/R.L \leftrightarrow R/R.L>

Пример - FADD R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	0	0	0	0	1	0	1	0			

Формат 6: FADD S,D <R \leftrightarrow RC>

Пример - FADD R2,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	0	0	0	1	0	1	0				

Формат 7: FADD[.cc] S,D <#16/32 \rightarrow RC/R/R.L>

Пример - FADD R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	0	0	1	0	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2> FADD S1,S2,D <XRAM \leftrightarrow R.L> <YRAM \rightarrow R0>

Пример - LSRL R6,R0,R8 FADD R2,R4,R6 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	R				u	0	0	0	0	0	0	0	0	1	0	1	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2> FADD S1,S2,D <R/R.L \leftrightarrow R/R.L> <YRAM \rightarrow R0>

Пример - LSRL R6,R0,R8 FADD R2,R4,R6 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					S2					0	RS/Rs					0	0	0	0	0	0	0	0	1	0	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT		RD/Rd					L	0	0	1	#	OP2				

Формат 8с: <OP2.сс> **FADD S1,S2,D** <R.L←→R.L>

Пример - LSRL.eq R6,R0,R8 FADD R2,R4,R6 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					S2					0	RS					0	0	0	0	0	0	0	0	1	0	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32	
S3/s3/#5					D2/d2					S4/s4					cc		RD					0	cc		1	0	#	OP2				

Формат 8d: <OP2>FADD S1,S2,D <R←→RC>

Пример - LSRL R6,R0,R8 FADD R2,R4,R6 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					S2					0	Rs/Rd					0	0	0	0	0	0	0	0	1	0	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.54 FAS — Сложение-вычитание (float)

Операция:

Способ формирования результата данной операции зависит от бита DD=SR[9].

A) DD=0

- трёхадресный вариант float S1,S2,D;

$$\begin{aligned} S1 + S2 &\rightarrow D \\ S2 - S1 & \\ &\rightarrow S2 \end{aligned}$$

Описание: в формате float (24E8) вычисляется сумма и разность операндов-источников S2,S1. Результат сложения помещается по адресу D. Результат вычитания помещается по адресу S2.

B) DD=1

- трёхадресный вариант float S1,S2; Int D;

$$S1 + S2$$

$$\rightarrow D[63:32] S2 -$$

$$S1 \rightarrow D[31:0]$$

Описание: в формате float (24E8) вычисляется сумма и разность операндов-источников S2,S1. Результат сложения помещается по адресу D[63:32], вычитания - по адресу D[31:0].

Тип OP1

Время исполнения (тактов) 2 Форматы: 1, 8с, 8d

Признаки результата формируются по признакам суммы

U	N	Z	V	C
	√	√	√	-

1.54.1 Синтаксис ассемблера и код инструкции

Формат 1: FAS[.cc]

S1,S2,D Пример - FAS.ne

R2,R6,R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	0	cc				0	0	0	1	0	0	0	1	0	1	1			

Формат 8с: <OP2.cc> FAS S1,S2,D <R.L←→R.L>

Пример - LSRL.eq R6,R0,R8 FAS R2,R4,R6 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	RS				0	0	0	0	0	0	0	0	0	0	1	0	1	1	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc		RD			0	cc		1	0	#	OP2					

Формат 8d: <OP2> FAS S1,S2,D <R←→RC>

Пример - LSRL R6,R0,R8 FAS R2,R4,R6 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	Rs/Rd				0	0	0	0	0	0	0	0	0	0	1	0	1	1	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				0	0	RC				sc	de	1	1	#	OP2								

1.55 FIN – Первое приближение к обратной величине

Операция: float S,D; (1.0/S) → D

Описание: первое приближение к обратной величине (см. таблицу 3)

$$D = 2^{-E}, \text{ если } f = 0;$$

$$D = 2^{-(E+1)} \cdot (2.0 / (1.0 + f)), \text{ если } f \neq 0;$$

$$D = 0, \text{ если } S = +\infty / -\infty.$$

Таблица 1.2. Варианты обработки экспоненты

e	F	e результата
x	f=0	-e+254 = ~e + 254 + 1
x	f ≠ 0	-e+253 = ~e + 254

Тип OP2

Время исполнения (тактов) 2

Форматы: 1, 4, 5, 6, 7

Признаки результата

U	N	Z	V	C
	√	√	*	-

*V=1, если S=0/QNaN.

1.55.1 Синтаксис ассемблера и код инструкции

Формат 1: FIN[.cc] S,D

Пример - FIN.ne R6,R12 Код

инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	0	0	cc				0	0	0	1	0	0	1	1	1	1	0	

Формат 4: FIN S,D <XRAM←→R.L>

Пример - FIN R1,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S				D				R				A				mode				u	0	1	de	0	0	0	0	1	1	1	1	0

Формат 5: FIN S,D <R/R.L←→R/R.L>

Пример - FIN R1,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	0	0	1	1	1	1	0				

Формат 6: FIN S,D <R←→RC>

Пример - FIN R1,R2 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	0	0	1	1	1	1	0				

1.56 FINR — Первое приближение к обратной величине квадратного корня

Операция: float S,D;(1.0/√S) → D

Описание: первое приближение к обратной величине квадратного корня (см. табл. 4):

$D = 2^{-E/2}$, если $f=0$ и E - четное;

$D = 2^{-(E+1)/2} * (\sqrt{2.0})$, если $f = 0$ и E - нечетное;

$D = 2^{-(E/2+1)} * (2.0 / \sqrt{1.0 + f})$, если $f \neq 0$ и E - четное;

$D = 2^{-(E+1)/2} * \sqrt{2.0 / (1.0 + f)}$, если $f \neq 0$ и E - нечетное;

$D = 0$, если $S = +\infty$.

Таблица 1.3. Варианты обработки экспоненты

e	f	e результата
нечетное	f=0	$(-e) \gg 1 + 190 = \sim e \gg 1 + 191$
четное	f=0	$(-e) \gg 1 + 191 = \sim e \gg 1 + 191$
нечетное	f ≠ 0	$(-e-1) \gg 1 + 192 = \sim e \gg 1 + 191$
четное	f ≠ 0	$(-e) \gg 1 + 191 = \sim e \gg 1 + 191$

Тип OP2
 Время исполнения (тактов)
 2 Форматы:
 1, 4, 5, 6, 7
 Признаки результата

U	N	Z	V	C
		√	*	-

*V=1, если S=0/S<0/QNaN.

1.56.1 Синтаксис ассемблера и код инструкции

Формат 1: FINR[.cc] S,D

Пример - FINR.ne R6 ,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	0	cc				0	0	0	1	0	0	1	1	1	1	1	1	

Формат 4: FINR S,D <XRAM> R.L>

Пример - FINR R1 ,R2 R8 ,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode		u	0	1	de	0	0	0	0	1	1	1	1	1	

Формат 5: FINR S,D <R/R.L> R/R.L>

Пример - FINR R1 ,R2 R8.L ,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	0	0	0	0	1	1	1	1	1	1	

Формат 6: FINR S,D <R> RC>

Пример - FINR R1 ,R2 R7 ,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	0	0	0	1	1	1	1	1	1		

1.57 FINT — Округление к ближайшему целому (float)

Операция: float S,D; (S)_{Round} → D

Описание: операнд S в формате с плавающей точкой 24E8 округляется к целому значению, представленному также в формате 24E8; результат помещается по адресу D. Способ округления мантиссы - к ближайшему числу, а при равноудаленности – к четному (см. таблице 5)

Таблица 1.4. Примеры исполнения операции FINT S,D

S	D	№	S	D	№	S	D	№	S	D
-2.75	-3.0	5	-1.75	-2.0	9	1.75	2.0	13	2.75	3.0
-2.5	-2.0	6	-1.5	-2.0	10	1.5	2.0	14	2.5	2.0
-2.25	-2.0	7	-1.25	-1.0	11	1.25	1.0	15	2.25	2.0
-2.0	-2.0	8	-1.0	-1.0	12	1.0	1.0	16	2.0	2.0

Тип OP1

Время исполнения (тактов) 2

Форматы: 1, 4, 5, 6,

7, 8 Признаки результата

U	N	Z	V	C
	√	√	*	-

где *V = 1, если D = $\frac{\infty}{QNaN}/NaN$
±

1.57.1 Синтаксис ассемблера и код инструкции

Формат 1: FINT[.cc] S,D

Примеры - FINT.ne R2,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	0	0	cc				0	0	0	1	0	0	0	1	1	0	1	

Формат 4: FINT S,D <XRAM←→R.L>

Пример - FINT R2,R4 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S				D				R				A				mode				u	0	1	de	0	0	0	0	0	1	1	0	1

Формат 5: FINT S,D <R/R.L←→R/R.L>

Пример - FINT R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	0	0	0	0	1	1	0	1			

Формат 6: FINT S,D <R←→RC>

Пример - FINT R2,R4 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	0	0	0	1	1	0	1				

Формат 7: FINT[.cc] S,D <#16/32→RC/R/R.L>

Пример - FINT R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	0	0	1	1	0	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: <OP2>FINT S,D <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R5,R0,R8 FINT R2,R4 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	R				u	0	0	0	0	0	0	0	0	0	1	1	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2>FINT S,D <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R5,R0,R8 FINT R2,R4 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

S	D	0	0	0	0	0	0	RS/Rs	0	0	0	0	0	0	0	0	1	1	0	1											
63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8с: <OP2.сс> FINT S,D <R.L←→R.L>

Пример - LSRL.eq R5,R0,R8 FINT R2,R4 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					0	0	0	0	0	0	RS					0	0	0	0	0	0	0	0	1	1	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8d: <OP2> FINT S,D

Пример - LSRL R5,R0,R8 FINT R2,R4 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					0	0	0	0	0	0	Rs/Rd					0	0	0	0	0	0	0	0	1	1	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.58 FLOOR — Округление к ближайшему целому (float)

Операция: float S,D; (S)_{Round} → D

Описание: операнд S в формате с плавающей точкой 24E8 округляется к ближайшему целому значению снизу, представленному также в формате 24E8; результат помещается по адресу D (см. таблицу б).

Таблица 1.5. Примеры исполнения операции FLOOR S,D

№	S	D	№	S	D	№	S	D	№	S	D
1	-2.75	-3.0	5	-1.75	-2.0	9	1.75	1.0	13	2.75	2.0
2	-2.5	-3.0	6	-1.5	-2.0	10	1.5	1.0	14	2.5	2.0
3	-2.25	-3.0	7	-1.25	-2.0	11	1.25	1.0	15	2.25	2.0
4	-2.0	-2.0	8	-1.0	-1.0	12	1.0	1.0	16	2.0	2.0

Тип OP1

Время исполнения (тактов) 2 Форматы: 1, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
	√	√	*	-

 где *V = 1, если D = ∞ / \neq QNaN/ NAN

1.58.1 Синтаксис ассемблера и код инструкции

Формат 1: FLOOR[.cc] S,D

Примеры - FLOOR.ne R2,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	0	0	cc				0	0	0	1	0	0	0	1	1	0	0	

Формат 4: FLOOR S,D <XRAM \leftrightarrow R.L>

Пример - FLOOR R2,R4 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode		u	0	1	de	0	0	0	0	1	1	0	0		

Формат 5: FLOOR S,D <R/R.L \leftrightarrow R/R.L>

Пример - FLOOR R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	0	0	0	0	1	1	0	0			

Формат 6: FLOOR S,D <R \leftrightarrow RC>

Пример - FLOOR R2,R4 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	0	0	0	1	1	0	0				

Формат 7: FLOOR[.cc] S,D <#16/32 \rightarrow RC/R/R.L>

Пример - FLOOR R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	0	0	0	0	1	1	0	0	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2>FLOOR S,D <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R5,R0,R8 FLOOR R2,R4 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S				D				0	0	0	0	0	0	R				u	0	0	0	0	0	0	0	0	0	0	1	1	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2>FLOOR S,D <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R5,R0,R8 FLOOR R2,R4 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S				D				0	0	0	0	0	0	RS/Rs				0	0	0	0	0	0	0	0	0	0	0	1	1	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd				L	0	0	1	#	OP2									

Формат 8c: <OP2.cc> FLOOR S,D <R.L←→R.L>

Пример - LSRL.eq R5,R0,R8 FLOOR R2,R4 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S				D				0	0	0	0	0	0	RS				0	0	0	0	0	0	0	0	0	0	0	1	1	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				cc	RD				0	cc	1	0	#	OP2									

Формат 8d: <OP2>FLOOR S,D <R←→RC>

Пример - LSRL R5,R0,R8 FLOOR R2,R4 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S				D				0	0	0	0	0	0	Rs/Rd				0	0	0	0	0	0	0	0	0	0	0	1	1	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.59 FMPY — Умножение (24E8)

Операция:

- трёхадресный вариант float $S1, S2, D; S1 * S2 \rightarrow D$
- двухадресный вариант float $S, D; S * D \rightarrow D$

Описание: операнд-источник S1 (в трёхадресном варианте) или S (в двухадресном варианте) умножается на S2 (в трёхадресном варианте) или D (в двухадресном варианте) и результат помещается в операнд-приемник D. Исходные операнды и результат представлены в формате 24E8. Способ округления произведения мантисс - к ближайшему числу, а при равно удаленности - к четному.

В качестве первого операнда-источника S1 может использоваться непосредственный операнд #32 (формат 2).

Тип OP2

Время исполнения (тактов) 2 Форматы: 1, 2, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
	√	√	*	-

где *V = 1, если D = ±∞/QNaN/ NAN

1.59.1 Синтаксис ассемблера и код инструкции

Формат 1: FMPY[.cc] S1, S2, D

Пример - FMPY.ne R2, R6, R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	0	cc			0	0	0	1	1	1	0	1	1	1	1				

Формат 4: FMPY S, D <XRAM←→R.L>

Пример - FMPY R2, R4 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

S	D	R	A	mode	u	0	1	de	0	1	1	0	1	1	1	1	1	1
---	---	---	---	------	---	---	---	----	---	---	---	---	---	---	---	---	---	---

Формат 5: FMPY S,D <R/R.L←→R/R.L>

Пример - FMPY R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	1	1	0	1	1	1	1	1	1	1	1

Формат 6: FMPY S,D <R←→RC>

Пример - FMPY R2,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	1	1	0	1	1	1	1	1	1	1	1

Формат 7: FMPY[.cc] S,D <#16/32→RC/R/R.L>

Пример - FMPY R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	1	0	1	1	0	1	1	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: FMPY S3,S4,D2 <OP1> <XRAM←→R.L> <YRAM→R0>

Пример - FMPY R4,R2,R6 ANDL R6,R0,R8 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	R				u	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32	
S3				D2				S4				AT	mode				A	de	0	0	0	0	1	1	1	1	1	1	1	1	1	1

Формат 8b: FMPY S3,S4,D2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Пример - FMPY R4,R2,R6 ANDL R6,R0,R8 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS/Rs				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				AT	RD/Rd				L	0	0	0	1	0	0	1	1	1	1				

Формат 8с: FMPY[.cc] S3,S4,D2 <OP1> <R.L←→R.L>

Пример - FMPY.eq R4,R2,R6 ANDL R6,R0,R8 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				cc	RD				0	cc	1	0	0	0	1	1	1	1					

Формат 8d: FMPY S3,S4,D2 <OP1> <R←→RC>

Пример - FMPY R4,R2,R6 ANDL R6,R0,R8 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	Rs/Rd				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				0	0	RC				sc	de	1	1	0	0	1	1	1	1				

1.60 FSUB – Вычитание (24E8)

Операция:

- трёхадресный вариант $\text{float } S1, S2, D; S2 - S1 \rightarrow D$

- двухадресный вариант $\text{float } S, D; D - S \rightarrow D$

Описание: в формате 24E8 выполняется вычитание первого операнда-источника (S1 - в трёхадресном варианте; S - в двухадресном варианте) из второго операнда-источника (S2 - в трёхадресном варианте; D - в двухадресном варианте), результат помещается в операнд-приемник D. В качестве первого операнда-источника S1 может использоваться непосредственный операнд #32 (формат 2).

Тип ОП1

Время исполнения (тактов) 2 Форматы: 1, 2, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
	√	√	√	-

1.60.1 Синтаксис ассемблера и код инструкции

Формат 1: FSUB[.cc] S1, S2, D

Пример - FSUB.ne R2, R6, R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					S2					0	0	cc					0	0	0	1	0	1	0	1	1	0	1

Формат 2: FSUB[.cc] #32, S2, D

Пример - FSUB.ne 15, R6, R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					S2					0	0	cc					0	0	1	0	0	1	0	1	1	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#32																															

Формат 4: FSUB S, D <XRAM←→R.L>

Пример - FSUB R2, R4 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

S	D	R	A	mode	u	0	1	de	0	0	1	0	1	1	0	1
---	---	---	---	------	---	---	---	----	---	---	---	---	---	---	---	---

Формат 5: FSUB S,D <R/R.L←→R/R.L>

Пример - FSUB R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	0	1	0	1	1	0	1				

Формат 6: FSUB S,D <R←→RC>

Пример - FSUB R2,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	0	1	0	1	1	0	1				

Формат 7: FSUB[.cc] S,D <#16/32→RC/R/R.L>

Пример - FSUB R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	1	0	1	1	0	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2>FSUB S1,S2,D <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 FSUB R2,R4,R6 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	R				u	0	0	0	0	0	1	0	1	1	0	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2> FSUB S1,S2,D <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 FSUB R2,R4,R6 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	RS/Rs				0	0	0	0	0	1	0	1	1	0	1				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----

S3/s3/#5	D2/d2	S4/s4	AT	RD/Rd	L	0	0	1	#	OP2
----------	-------	-------	----	-------	---	---	---	---	---	-----

Формат 8с: <OP2.сс> **FSUB S1,S2,D** <R.L←→R.L>

Пример - LSRL.eq R6,R0,R8 FSUB R2,R4,R6 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					S2					0	RS					0	0	0	0	0	0	1	0	1	1	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8d: <OP2>FSUB S1,S2,D <R←→RC>

Пример - LSRL R6,R0,R8 FSUB R2,R4,R6 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					S2					0	Rs/Rd					0	0	0	0	0	0	1	0	1	1	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.61 FTR — Преобразование формата

Операция: short s; long D; {16{s[15]},s[15:0]} → D[31:0]

Описание: исходный операнд s преобразуется из формата short в формат long путем расширения знака. Результат помещается в операнд-приемник D.

Тип OP1

Время исполнения (тактов) 2 Форматы: 1, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
√	√	√		-

1.61.1 Синтаксис ассемблера и код инструкции

Формат 1: FTR[.сс] S,D

Пример - FTR.ne R0,R4

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

S	D	0	0	0	0	0	0	0	0	cc	0	0	0	1	0	0	0	0	1	1	0
---	---	---	---	---	---	---	---	---	---	----	---	---	---	---	---	---	---	---	---	---	---

Формат 4: FTR S,D <XRAM←→R.L>

Пример - FTR R0,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode		u	0	1	de	0	0	0	0	0	0	1	1	0	

Формат 5: FTR S,D <R/R.L←→R/R.L>

Пример - FTR R4,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	0	0	0	0	0	0	1	1	0		

Формат 6: FTR S,D <R←→RC>

Пример - FTR R8,R2 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	0	0	0	0	0	1	1	0			

Формат 7: FTR[.cc] S,D <#16/32→RC/R/R.L>

Пример - FTR R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	0	0	0	0	1	1	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: <OP2>FTR S,D <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R5,R0,R8 FTR R0,R2 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S				D				0	0	0	0	0	0	R				u	0	0	0	0	0	0	0	0	0	0	0	1	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode		A	de	0	0	#	OP2											

Формат 8b: <OP2>FTR S,D <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R5,R0,R8 FTR R0,R2 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S				D				0	0	0	0	0	0	RS/Rs				0	0	0	0	0	0	0	0	0	0	0	0	1	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd				L	0	0	1	#	OP2									

Формат 8c: <OP2.cc>FTR S,D <R.L←→R.L>

Пример - LSRL.eq R5,R0,R8 FTR R4,R2 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
S				D				0	0	0	0	0	0	RS				0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				Cc	RD				0	cc	1	0	#	OP2									

Формат 8d: <OP2>FTR S,D <R←→RC>

Пример - LSRL R5,R0,R8 FTR R0,R2 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
S				D				0	0	0	0	0	0	Rs/Rd				0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				0	0	RC				sc	de	1	1	#	OP2								

1.62 FTRFL — Преобразование формата

Операция: short s, long D; { s[15:0], 16{0} } → D

Описание: операнд s преобразуется из формата short в формат long. Исходный 16-разрядный операнд помещается в старшие 16 разрядов приемника D, младшие 16 разрядов приемника D заполняются нулями.

Тип OP1

Время исполнения (тактов) 2

Форматы: 1, 4, 5, 6,

7, 8 Признаки результата

U	N	Z	V	C
√	√	√		-

1.62.1 Синтаксис ассемблера и код инструкции

Формат 1: FTRFL[.cc] S,D

Пример - FTRFL.ne R0,R4

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	0	0	cc				0	0	0	1	0	0	0	1	0	0	1	

Формат 4: FTRFL S,D <XRAM \leftrightarrow R.L>

Пример - FTRFL R0,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode				u	0	1	de	0	0	0	0	1	0	0	1

Формат 5: FTRFL S,D <R/R.L \leftrightarrow R/R.L>

Пример - FTRFL R4,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	0	0	0	0	1	0	0	1			

Формат 6: FTRFL S,D <R \leftrightarrow RC>

Пример - FTRFL R8,R2 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	0	0	0	1	0	0	1				

Формат 7: FTRFL[.cc] S,D <#16/32 \rightarrow RC/R/R.L>

Пример - FTRFL R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

S	D	RD/Rd/RC	L/sc	sr	cc	1	1	1	0	0	0	0	1	0	0	1
---	---	----------	------	----	----	---	---	---	---	---	---	---	---	---	---	---

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2> FTRFL S,D <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R5,R0,R8 FTRFL R0,R2 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	R				u	0	0	0	0	0	0	0	0	0	1	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode		A	de	0	0	#	OP2											

Формат 8b: <OP2> FTRFL S,D <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R5,R0,R8 FTRFL R0,R2 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	RS/Rs				0	0	0	0	0	0	0	0	1	0	0	1		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd		L	0	0	1	#	OP2											

Формат 8c: <OP2.cc> FTRFL S,D <R.L←→R.L>

Примеры - LSRL.eq R5,R0,R8 FTRFL R4,R2 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	RS				0	0	0	0	0	0	0	0	0	1	0	0	1	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				Cc	RD		0	cc	1	0	#	OP2											

Формат 8d: <OP2> FTRFL S,D <R←→RC>

Примеры - LSRL R5,R0,R8 FTRFL R0,R2 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	Rs/Rd				0	0	0	0	0	0	0	0	1	0	0	1		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.63 FTRL — Преобразование формата

Операция:

`long S; short d; S[31:16] + round(S[15:0]) → d[15:0]`

Описание: Исходный операнд S преобразуется из формата long в формат short путем округления младших 16-ти разрядов. Округление выполняется в соответствии с режимом округления, определяемым битом RND (разряд 9 регистра CCR). Старшие 16 разрядов округленного числа запоминаются в регистре приемника d.

Тип OP1
 Время исполнения (тактов) 2
 Форматы: 1, 4, 5, 6,
 7, 8 Признаки результата

U	N	Z	V	C
√	√	√	√	√

1.63.1 Синтаксис ассемблера и код инструкции

Формат 1: FTRL[.cc]

S, D Пример - FTRL.ne

R0, R4 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					0	0	0	0	0	0	0	cc					0	0	0	1	0	1	0	0	1	1	0

Формат 4: FTRL S, D <XRAM←→R.L>

Пример - FTRL R0, R2 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					R					A					mode	u	0	1	de	0	0	1	0	0	1	1	0

Формат 5: FTRL S, D <R/R.L←→R/R.L>

Пример - FTRL R4, R2 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S					D					RS/Rs					L	RD/Rd					1	1	0	0	0	1	0	0	1	1	0

Формат 6: FTRL S,D <R←→RC>

Пример - FTRL R8,R2 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S					D					R					sc	RC					1	0	de	0	0	1	0	0	1	1	0

Формат 7: FTRL[.cc] S,D <#16/32→RC/R/R.L>

Пример - FTRL R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					RD/Rd/RC					L/sc	sr	cc					1	1	1	0	0	1	0	0	1	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2>FTRL[s] S,D <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R5,R0,R8 FTRL R0,R2 R8,(A0)+ (AT),R0

LSRL R5,R0,R8 FTRLs R0,R2 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					0	0	0	0	0	0	R					u	0	0	0	0	0	1	0	0	1	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	mode					A	de	0	0	#	OP2					

Формат 8b: <OP2> FTRL[s] S,D <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R5,R0,R8 FTRL R0,R2 R8,R15 (AT),R0

LSRL R5,R0,R8 FTRLs R0,R2 R8,R15(AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S					D					0	0	0	0	0	0	RS/Rs					0	0	0	0	0	1	0	0	1	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8c: <OP2.cc> FTRL[s] S,D <R.L←→R.L>

Примеры - LSRL.eq R5,R0,R8 FTRL R4,R2 R8.L,R16.L

LSRL.eq R5,R0,R8 FTRLs R4,R2 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					0	0	0	0	0	0	RS					0	0	0	0	0	0	1	0	0	1	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					Cc	RD					0	cc	1	0	#	OP2					

Формат 8d: <OP2>FTRL[s] S,D <R←→RC>

Примеры - LSRL R5,R0,R8 FTRL R0,R2
 CCR,R17 LSRL R5,R0,R8 FTRLs R0,R2
 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S					D					0	0	0	0	0	0	Rs/Rd					0	0	0	0	0	1	0	0	1	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.64 FTST – Определение признаков операнда (float)

Операция: float S; {N,Z,V} → CCR[3:1]

Описание: определяются признаки операнда S в формате с плавающей точкой (24E8) и записываются в регистр CCR.

Тип OP1

Время исполнения (тактов) 1

Форматы: 1, 4, 5, 6,

7, 8 Признаки результата

U	N	Z	V	C
	√	√	*	-

где *V=1, если S=±∞/QNaN/NaN.

1.64.1 Синтаксис ассемблера и код инструкции

Формат 1: FTST[.cc]

S Пример - FTST.ne R0 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					S					S					0	0	cc					0	0	0	1	0	1	0	1	1	0	0

Формат 4: FTST S <XRAM←→R.L>

Пример - FTST R0 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				S				R				A				mode		u	0	1	de	0	0	1	0	1	1	0	0		

Формат 5: FTST S <R/R.L←→R/R.L>

Пример - FTST R4 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				S				RS/Rs				L	RD/Rd				1	1	0	0	0	1	0	1	1	0	0				

Формат 6: FTST S <R←→RC>

Пример - FTST R8 R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				S				R				sc	RC				1	0	de	0	0	1	0	1	1	0	0				

Формат 7: FTST[.cc] S <#16/32→RC/R/R.L>

Пример - FTST R0 0x12345678, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				S				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	1	0	1	1	0	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2>FTST S <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R5, R0, R8 FTST R2 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				S				S				0	R				u	0	0	0	0	0	1	0	1	1	0	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2>FTST S <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R5, R0, R8 FTST R2 R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					S					S					0	RS/Rs					0	0	0	0	0	0	1	0	1	1	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT		RD/Rd					L	0	0	1	#	OP2				

Формат 8с: <OP2.сс> FTST S <R.L←→R.L>

Пример - LSRL.eq R5,R0,R8 FTST R2 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					S					S					0	RS					0	0	0	0	0	0	1	0	1	1	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32	
S3/s3/#5					D2/d2					S4/s4					cc		RD					0	cc		1	0	#	OP2				

Формат 8d: <OP2>FTST S <R←→RC>

Пример - LSRL R5,R0,R8 FTST R2 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					S					S					0	Rs/Rd					0	0	0	0	0	0	1	0	1	1	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.65 INC — Инкремент (short)

Операция: short s,d;s + 1 → d

Описание: в формате short к операнду-источнику s прибавляется единица, результат помещается в операнд-приемник d.

Тип OP1

Время исполнения (тактов) 2

Форматы: 1, 4, 5, 6,

7, 8 Признаки результата

U	N	Z	V	C
---	---	---	---	---

✓	✓	✓	✓	-
---	---	---	---	---

1.65.1 Синтаксис ассемблера и код инструкции

Формат 1: INC[.cc]

s,d Пример - INC.ne

R1,R5 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				0	0	0	0	0	0	0	cc				0	0	0	1	0	0	0	0	0	0	1	0	

Формат 4: INC s,d <XRAM←→R.L>

Пример - INC R1,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				A				mode				u	0	1	de	0	0	0	0	0	0	1	0

Формат 5: INC s,d <R/R.L←→R/R.L>

Пример - INC R1,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RS/Rs				L	RD/Rd				1	1	0	0	0	0	0	0	0	0	0	1	0		

Формат 6: INC s,d <R←→RC>

Пример - INC R1,R2 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				sc	RC				1	0	de	0	0	0	0	0	0	0	1	0			

Формат 7: INC[.cc] s,d <#16/32→RC/R/R.L>

Пример - INC R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	0	0	0	0	0	1	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2> INC[s] s,d <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R5, R0, R8 INC R1, R2 R8, (A0)+ (AT), R0
 LSRL R5, R0, R8 INCs R1, R2 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
s				d				0	0	0	0	0	0	M	R				u	0	0	0	0	0	0	0	0	0	0	0	0	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2				S4/s4				AT	mode			A	de	0	0	#	OP2									

Формат 8b: <OP2> INC[s] s, d <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R5, R0, R8 INC R1, R2 R8, R15 (AT), R0
 LSRL R5, R0, R8 INCs R1, R2 R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
s				d				0	0	0	0	0	0	M	RS/Rs				0	0	0	0	0	0	0	0	0	0	0	0	0	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2				S4/s4				AT	RD/Rd			L	0	0	1	#	OP2									

Формат 8c: <OP2.cc> INC[s] s, d <R.L←→R.L>

Примеры - LSRL.eq R5, R0, R8 INC R1, R2 R8.L, R16.L
 LSRL.eq R5, R0, R8 INCs R1, R2 R8.L, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0			
s				d				0	0	0	0	0	0	M	RS				0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2				S4/s4				cc	RD			0	cc	1	0	#	OP2									

Формат 8d: <OP2> INC[s] s, d <R←→RC>

Примеры - LSRL R5, R0, R8 INC R1, R2 CCR, R17
 LSRL R5, R0, R8 INCs R1, R2 CCR, R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0			
s				d				0	0	0	0	0	0	M	Rs/Rd				0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				0	0	RC				sc	de	1	1	#	OP2								

1.66 INCL – Инкремент (long)

Операция: long S,D;S + 1 → D

Описание: в формате long к операнду-источнику S прибавляется единица, результат помещается в операнд-приемник D.

Тип OP1

Время исполнения (тактов) 2

Форматы: 1, 4, 5, 6,

7, 8 Признаки результата

U	N	Z	V	C
√	√	√	√	-

1.66.1 Синтаксис ассемблера и код инструкции

Формат 1: INCL[.cc]

S,D Пример - INCL.ne

R2,R6 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	0	0	cc				0	0	0	1	0	1	0	0	0	1	0	

Формат 4: INCL S,D <XRAM←→R.L>

Пример - INCL R2,R4 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode	u	0	1	de	0	0	1	0	0	0	1	0			

Формат 5: INCL S,D <R/R.L←→R/R.L>

Пример - INCL R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	0	1	0	0	0	1	0				

Формат 6: INCL S,D <R←→RC>

Пример - INCL R2,R4 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S					D					R					sc	RC					1	0	de	0	0	1	0	0	0	1	0

Формат 7: INCL[.cc] S,D <#16/32→RC/R/R.L>

Пример - INCL R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					RD/Rd/RC					L/sc	sr	cc					1	1	1	0	0	1	0	0	0	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: <OP2> INCL[s] S,D <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 INCL R2,R4 R8,(A0)+ (AT),R0 LSRL
R6,R0,R8 INCLs R2,R4 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					0	0	0	0	0	M	R					u	0	0	0	0	0	1	0	0	0	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	mode					A	de	0	0	#	OP2					

Формат 8b: <OP2> INCL[s] S,D <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 INCL R2,R4 R8,R15 (AT),R0
LSRL R6,R0,R8 INCLs R2,R4 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S					D					0	0	0	0	0	M	RS/Rs					0	0	0	0	0	1	0	0	0	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8с: <OP2.cc> INCL[s] S,D <R.L←→R.L>

Примеры - LSRL.eq R6,R0,R8 INCL R2,R4 R8.L,R16.L
LSRL.eq R6,R0,R8 INCLs R2,R4 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					0	0	0	0	0	M	RS					0	0	0	0	0	0	1	0	0	0	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8d: <OP2>INCL[s] S,D <R←→RC>

Примеры - LSRL R6,R0,R8 INCL R2,R4 CCR,R17
 LSRL R6,R0,R8 INCLs R2,R4 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S					D					0	0	0	0	0	M	Rs/Rd					0	0	0	0	0	1	0	0	0	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.67 INSL — Побитное мультиплексирование

Операция: long S1,S2,D; (~S2 & S1) | (S2 & D) → D

Описание: содержимое регистра S2 выполняет роль маски. В разряды регистра приемника D, соответствующие единичным значениям маски, заносятся значения разрядов регистра источника S1.

Ограничение: команда INSL не может сочетаться с пересылкой данных, источником в которой является регистр данных (RF), а также - с командой ASRLE.

Тип OP1

Время исполнения (тактов) 1 Форматы: 1

Признаки результата

U	N	Z	V	C
√	√	√		

1.67.1 Синтаксис ассемблера и код инструкции

Формат 1: INSL[.cc]

S1,S2,D *Пример* - INSL.ne

R2,R6,R12 *Код инструкции*

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

S1	D	S2	0	0	cc	0	0	0	1	1	0	1	0	1	0	0
----	---	----	---	---	----	---	---	---	---	---	---	---	---	---	---	---

Формат 8а: <OP2> INSL S1,S2,D <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 INSL R2,R4,R14 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					0	0	0	0	0	M	R					u	0	0	0	0	1	0	1	0	1	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	mode					A	de	0	0	#	OP2					

Формат 8б: <OP2> INSL S1,S2,D <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 INSL R2,R4,R14 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S					D					0	0	0	0	0	M	RS/Rs					0	0	0	0	1	0	1	0	1	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8с: <OP2.cc> INSL S1,S2,D <R.L←→R.L>

Примеры - LSRL.eq R6,R0,R8 INSL R2,R4,R14 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					0	0	0	0	0	M	RS					0	0	0	0	0	1	0	1	0	1	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8д: <OP2> INSL S1,S2,D <R←→RC>

Пример - LSRL R6,R0,R8 INSL R2,R4,R14 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S					D					0	0	0	0	0	M	Rs/Rd					0	0	0	0	1	0	1	0	1	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.68J – Программный переход

Операция: программный переход (Jump) может быть выполнен:

- по метке или непосредственному значению $if(cc) \quad \#16 \rightarrow PC;$
- по адресному регистру $if(cc) \quad An \rightarrow PC.$

Описание: если специфицированное условие истинно, происходит программный переход по адресу перехода. Если условие ложно, продолжается последовательное выполнение про- граммы.

Адрес перехода может быть задан одним из следующих способов:

- при помощи метки или непосредственного значения #16 (прямой способ);
- путем указания адресного регистра An, хранящего адрес перехода (косвенный способ).

Значение адреса перехода является целым числом без знака. Тип OP1

Время исполнения (тактов) 2
 Форматы: 3m, 3mb
 Признаки результата

U	N	Z	V	C
	-			-

1.68.1 Синтаксис ассемблера и код инструкции

Формат 3m: $J[.cc] \#16$ (Ветвление по метке или непосредственному значению)

Примеры - $J.ne \ label_1;J \quad 0x17$

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
cc				1	#16												0	0	1	1	0	0	1	1	1	0	1				

Формат 3mb: $J[.cc] An$ (Ветвление по адресному регистру) Пример - $J.eq \ A7$

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
cc				0	0	0	0	0	0	0	0	0	0	0	A	0	0	0	0	0	0	0	1	1	0	0	1	1	1	0	1

1.69JD – Программный переход (отложенный)

Операция: программный переход отложенный (Jump Delayed) может быть выполнен:

- по метке или непосредственному значению: `if(cc) #16 → PC;`
- по адресу регистру: `if(cc) An → PC .`

Описание: если специфицированное условие истинно, происходит программный переход по адресу перехода. Если условие ложно, продолжается последовательное выполнение программы.

Адрес перехода может быть задан одним из следующих способов:

- при помощи метки или непосредственного значения #16 (прямой способ);
- путем указания адресного регистра An, хранящего адрес перехода (косвенный способ). Значение адреса перехода является целым числом без знака.

Отличием команды отложенного ветвления JD от обычной команды программного перехода J является то, что следующая за командой отложенного перехода инструкция выполняется всегда.

Тип OP1

Время исполнения (тактов) 2 Форматы: 3m, 3mb Признаки результата

U	N	Z	V	C
	-			-

1.69.1 Синтаксис ассемблера и код инструкции

Формат 3m: `JD[.cc] #16` (Ветвление по метке или непосредственному значению)

Примеры - `JD.ne label_1`

`JD 0x17`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
cc				1	#16														0	0	1	1	0	0	1	1	1	1	1	1	

Формат 3mb): `JD[.cc] An` (Ветвление по адресу регистру)

Пример - `JD.eq A7`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
cc				0	0	0	0	0	0	0	0	0	0	A			0	0	0	0	0	0	0	1	1	0	0	1	1	1	1	1

JS – Вызов подпрограммы

Операция: вызов подпрограммы (Jump to Subroutine) может быть выполнен:

- по метке или непосредственному значению:

$if(cc) \quad \{PC + 1 \rightarrow SS; \quad SP[3:0] + 1 \rightarrow SP[3:0]; \quad \#16 \rightarrow PC\};$

- по адресному регистру:

$if(cc) \quad \{PC + 1 \rightarrow SS; SP[3:0] + 1 \rightarrow SP[3:0]; \quad An \rightarrow PC\}.$

Описание: если специфицированное условие истинно, происходит программный переход на подпрограмму по адресу перехода. Адрес следующей за командой перехода инструкции заносится в системный стек SS, указатель системного стека SP[3:0] инкрементируется. Если условие ложно, продолжается последовательное выполнение программы.

Адрес перехода может быть задан одним из следующих способов:

- при помощи метки или непосредственного значения #16 (прямой способ);
- путем указания адресного регистра An, хранящего адрес перехода

Значение адреса перехода является целым числом без знака. Тип **OP1**

Время исполнения (тактов) 2
 Форматы: 3m, 3mb
 Признаки результата

U	N	Z	V	C
	-			-

1.69.2 Синтаксис ассемблера и код инструкции

Формат 3m: **JS[.cc] #16** (*Переход по метке или непосредственному значению*)

Примеры - JS.ne label_1

JS 0x17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
cc				1	#16												0	0	1	1	0	1	0	1	1	0	1				

Формат 3mb): JS[.cc] An (*Переход по адресному регистру*)

Пример - JS.eq A7

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
cc				0	0	0	0	0	0	0	0	0	0	0	A	0	0	0	0	0	0	0	0	1	1	0	1	0	1	1	0	1

1.71 LSL – Логический сдвиг влево (short)

1.71.1 Операция:

- трёхадресный вариант `short s1, s2, d; (s2 << s1) → d`
- двухадресный вариант `short s, d; (d << s) → d`

Описание: операнд-источник *s2* (в трёхадресном варианте) или *d* (в двухадресном варианте) сдвигается влево на количество разрядов, заданное *s1* (в трёхадресном варианте) или *s* (в двухадресном варианте) и результат помещается в операнд-приемник *d*. Выдвинутые за пределы разрядной сетки разряды теряются, кроме последнего выдвинутого, который запоминается в признаке *C*. Младшие освободившиеся в результате сдвига разряды заполняются нулями.

В качестве первого операнда-источника (*s1* - в трёхадресном варианте; *s* - в двухадресном варианте) может использоваться непосредственный операнд #5.

Тип ОП1

Время исполнения (тактов) 2

Форматы: 1, 4, 5, 6,

7, 8 Признаки результата

U	N	Z	V	C
√	√	√		√

1.69.3 Синтаксис ассемблера и код инструкции

Формат 1: LSL[.cc] s1/#5,s2,d

Примеры - LSL.ne
R1, R5, R12 LSL.ne
17, R5, R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s1/#5					d					s2					#	0	cc					0	0	0	1	1	1	0	0	0	0	1

Формат 4: LSL s/#5,d <XRAM←→R.L>

Примеры - LSL R1, R2R8, (A0)+
LSL 17, R2 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s/#5					d					R					A					mode	u	0	1	de	#	1	1	0	0	0	0	1

Формат 5: LSL s,d <R/R.L←→R/R.L>

Примеры - LSL R1,R2R8.L,R12.L
 LSL 15,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s/#5					d					RS/Rs					L	RD/Rd					1	1	0	#	1	1	0	0	0	0	0	1

Формат 6: LSL s,d <R←→RC>

Примеры - LSL R1,R5R7,CCR
 LSL 1,R5 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s/#5					d					R					sc	RC					1	0	de	#	1	1	0	0	0	0	0	1

Формат 7: LSL[.cc] s,d <#16/32→RC/R/R.L>

Пример - LSL R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s					d					RD/Rd/RC					L/sc	sr	cc					1	1	1	0	1	1	0	0	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: LSL s3/#5,s4,d2 <OP1> <XRAM←→R.L> <YRAM→R0>

Примеры - LSL R1,R2,R5 ANDL R6,R0,R8 R8,(A0)+
 (AT),R0 LSL 1,R2,R5 ANDL
 R6,R0,R8 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2					M	R					u	0	0	0	0	OP1					

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					d2					s4					AT	mode					A	de	0	0	#	0	0	0	0	0	1

Формат 8b: LSL s3/#5,s4,d2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSL R1,R2,R5 ANDL R6,R0,R8 R8,R15
 (AT),R0 LSL 1,R2,R5 ANDL R6,R0,R8
 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2					M	RS/Rs					0	0	0	0	OP1						

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					d2					s4					AT	RD/Rd					L	0	0	1	#	0	0	0	0	0	1

Формат 8с: LSL[.cc] s3/#5,s4,d2 <OP1> <R.L←→R.L>

Примеры - LSL.eq R1,R2,R5 ANDL R6,R0,R8
 R8.L,R16.L LSL.eq 1,R2,R5 ANDL R6,R0,R8
 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2					M	RS					0	0	0	0	0	OP1					

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					d2					s4					cc	RD					0	cc	1	0	#	0	0	0	0	0	1

Формат 8d: LSL s3/#5,s4,d2 <OP1> <R←→RC>

Примеры - LSL R1,R2,R5 ANDL R6,R0,R8
 CCR,R17 LSL 1,R2,R5 ANDL
 R6,R0,R8 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2					M	Rs/Rd					0	0	0	0	OP1						

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					d2					s4					0	0	RC					sc	de	1	1	#	0	0	0	0	1

1.70 LSL — Логический сдвиг влево (long)

Операция:

- *трёхдресный вариант:* short s1; long S2,D; (S2 << s1) → D

- *двухдресный вариант:* short s; long D; (D << s) → D

Описание: операнд-источник S2 (в трёхдресном варианте) или D (в двухдресном варианте) сдвигается влево на количество разрядов, заданное s1 (в трёхдресном варианте) или s (в двухдресном варианте) и результат помещается в операнд-приемник D. Выдвинутые за пределы разрядной сетки разряды теряются, кроме последнего выдвинутого, который запоминается в признаке C. Младшие освободившиеся в результате сдвига разряды заполняются нулями.

В качестве первого операнда-источника (s1 - в трёхадресном варианте; s - в двухадресном варианте) может использоваться непосредственный операнд #5.

Тип OP2

Время исполнения (тактов) 2

Форматы: 1, 4, 5, 6,

7, 8 Признаки результата

U	N	Z	V	C
√	√	√		√

1.70.1 Синтаксис ассемблера и код инструкции

Формат 1: LSL L[.cc] s1/#5, S2, D

Примеры - LSL L.ne
R2, R6, R12 LSL L.ne
17, R6, R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s1/#5					D					S2					#	0	cc					0	0	0	1	1	1	0	1	0	0	0

Формат 4: LSL L s/#5, D <XRAM←→R.L>

Примеры - LSL L R2, R4
R8, (A0)+ LSL L 17, R4
R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s/#5					D					R					A	mode	u	0	1	de	#	1	1	0	1	0	1	0	0	0	

Формат 5: LSL L s, D <R/R.L←→R/R.L>

Примеры - LSL L R2, R4 R8.L, R12.L
LSL L 15, R4 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s/#5					D					RS/Rs					L	RD/Rd					1	1	0	#	1	1	0	1	0	0	0

Формат 6: LSL L S, D

<R←→RC> Примеры -
LSL L R2, R6
R7, CCR LSL L 1, R6
R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s/#5					D					R					sc	RC					1	0	de	#	1	1	0	1	0	0	0

Формат 7: LSSL[.cc] s,D <#16/32→RC/R/R.L>

Пример - LSSL R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s					D					RD/Rd/RC					L/sc	sr	cc					1	1	1	0	1	1	0	1	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: LSSL s3/#5,s4,D2 <OP1> <XRAM←→R.L> <YRAM→R0>

Примеры - LSSL R1,R2,R6 ANDL R6,R0,R8 R8,(A0)+ (AT),R0

LSSL 1,R2,R6 ANDL R6,R0,R8 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2					M	R					u	0	0	0	0	OP1					

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/#5					D2					S4					AT	mode					A	de	0	0	#	0	1	0	0	0	

Формат 8b: LSSL s3/#5,s4,D2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSSL R1,R2,R6 ANDL R6,R0,R8 R8,R15 (AT),R0

LSSL 1,R2,R6 ANDL R6,R0,R8 R8,R15(AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2					M	RS/Rs					0	0	0	0	OP1						

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					D2					S4					AT	RD/Rd					L	0	0	1	#	0	1	0	0	0	

Формат 8с: LSSL[.cc] s3/#5,s4,D2 <OP1> <R.L←→R.L>

Примеры - LSSL.eq R1,R2,R6 ANDL R6,R0,R8 R8.L,R16.L

LSSL.eq 1,R2,R6 ANDL R6,R0,R8 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2					M	RS					0	0	0	0	0	OP1					

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----

s3/#5	D2	S4	cc	RD	0	cc	1	0	#	0	1	0	0	0
-------	----	----	----	----	---	----	---	---	---	---	---	---	---	---

Формат 8d: LSSL s3/#5,S4,D2 <OP1> <R←→RC>

Примеры - LSSL R1,R2,R6 ANDL R6,R0,R8 CCR,R17
 LSSL 1,R2,R6 ANDL R6,R0,R8 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	Rs/Rd				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5				D2				S4				0	0	RC				sc	de	1	1	#	0	1	0	0	0				

1.71 LSLX — Логический сдвиг влево (X16)

Операция:

- трёхадресный вариант

X16 S1,S2,D;

(S2[31:16] << S1[31:16]) → D[31:16]

(S2[15:0] << S1[15:0]) → D[15:0]

- двухадресный вариант

X16 S,D;(

D[31:16] << S[31:16]) → D[31:16]

(D[15:0] << S[15:0]) → D[15:0]

Описание: в формате X16 операнд-источник S2 (в трёхадресном варианте) или D (в двухадресном варианте) сдвигается влево на количество разрядов, заданное S1 (в трёхадресном варианте) или S (в двухадресном варианте), при этом старшие 16 разрядов операнда (действительная часть Re) и младшие 16 разрядов операнда (мнимая часть Im) сдвигаются независимо – соответственно на S1[31:16] и S1[15:0] разрядов в трёхадресном варианте или S[31:16] и S[15:0] разрядов в двухадресном варианте. Результат сдвига старших 16 разрядов операнда помещается в старшие 16 разрядов операнда-приемника D, а результат сдвига младших 16 разрядов операнда помещается в младшие 16 разрядов операнда-приемника D. Выдвинутые за пределы разрядной сетки разряды теряются. Младшие освободившиеся в результате сдвига разряды заполняются нулями.

В качестве первого операнда-источника может использоваться непосредственный операнд #5, который определяет сдвиг и мнимой и действительной части.

Тип OP2

Время исполнения (тактов) 2

Форматы: 1, 4, 5, 6,

7, 8 Признаки результата

U	N	Z	V	C
Ur&Ui	*	Zr&Zi	-	*

где *N – последний вытолкнутый разряд мнимой части,

*C – последний вытолкнутый разряд действительной части.

1.71.1 Синтаксис ассемблера и код инструкции

Формат 1: LSLX[.cc] S1/#5,S2,D

Примеры - LSLX.ne
R1,R6,R12 LSLX.ne
17,R6,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1/#5					D					S2					#	0	cc					0	0	0	1	1	1	0	0	0	1	0

Формат 4: LSLX S/#5,D <XRAM←→R.L>

Примеры - LSLX R1,R2
R8,(A0)+ LSLX 17,R2
R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S/#5					D					R					A	mode					u	0	1	de	#	1	1	0	0	0	1	0

Формат 5: LSLX S,D <R/R.L←→R/R.L>

Примеры - LSLX R1,R2
R8.L,R12.L LSLX 15,R2
R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S/#5					D					RS/Rs					L	RD/Rd					1	1	0	#	1	1	0	0	0	1	0

Формат 6: LSLX S,D <R←→RC>

Примеры - LSLX R1,R6
R7,CCR LSLX
1,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S/#5					D					R				sc	RC				1	0	de	#	1	1	0	0	0	1	0		

Формат 7: LSLX[.cc] S,D <#16/32→RC/R/R.L>

Пример - LSLX R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S					D					RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	1	0	0	0	1	0	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: LSLX S3/#5,S4,D2 <OP1> <XRAM←→R.L> <YRAM→R0>

Примеры - LSLX R1,R2,R6 ANDL R6,R0,R8 R8,(A0)+
 (AT),R0 LSLX 1,R2,R6 ANDL
 R6,R0,R8 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2				M	R				u	0	0	0	0	OP1							

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/#5					D2					S4				AT	mode				A	de	0	0	#	0	0	0	1	0			

Формат 8b: LSLX S3/#5,S4,D2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSLX R1,R2,R6 ANDL R6,R0,R8 R8,R15
 (AT),R0 LSLX 1,R2,R6 ANDL R6,R0,R8
 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2				M	RS/Rs				0	0	0	0	OP1								

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/#5					D2					S4				AT	RD/Rd				L	0	0	1	#	0	0	0	1	0			

Формат 8c: LSLX[.cc] S3/#5,S4,D2 <OP1> <R.L←→R.L>

Примеры - LSLX.eq R1,R2,R6 ANDL R6,R0,R8
 R8.L,R16.L LSLX.eq 1,R2,R6 ANDL R6,R0,R8
 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2					M	RS					0	0	0	0	0	OP1					

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/#5					D2					S4					cc	RD					0	cc	1	0	#	0	0	0	1	0	

Формат 8d: LSLX S3/#5, S4, D2 <OP1> <R←→RC>

Примеры - LSLX R1, R2, R6 ANDL R6, R0, R8
 CCR, R17 LSLX 1, R2, R6 ANDL
 R6, R0, R8 CCR, R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2					M	Rs/Rd					0	0	0	0	OP1						

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/#5					D2					S4					0	0	RC					sc	de	1	1	#	0	0	0	1	0

1.72 LSR — Логический сдвиг вправо (short)

Операция:

- трёхадресный вариант short s1, s2, d; (s2 >> s1) → d

- двухадресный вариант short s, d; (d >> s) → d приемник d. Выдвинутые за пределы разрядной сетки разряды теряются, кроме последнего выдвинутого, который запоминается в признаке C.

В качестве первого операнда-источника (s1 - в трёхадресном

Описание: операнд-источник s2 (в трёхадресном варианте) или d (в двухадресном варианте) сдвигается вправо на количество разрядов, заданное s1 (в трёхадресном варианте) или s (в двухадресном варианте) и результат помещается в операнд-

варианте; s - в двухадресном варианте) может использоваться непосредственный операнд #5.

Тип OP2

Время исполнения (тактов) 2 Форматы: 1, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
√	-	√		√

1.72.1 Синтаксис ассемблера и код инструкции

Формат 1: LSR[.cc] s1/#5,s2,d

Примеры - LSR.ne R1,R5,R12
LSR.ne 17,R5,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s1/#5					d					s2					#	0	cc					0	0	0	1	1	1	1	0	0	0	1

Формат 4: LSR s/#5,d <XRAM←→R.L>

Примеры - LSR R1,R2 R8,(A0)+
LSR 17,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0					
s/#5					d					R					A					mode					u	0	1	de	#	1	1	1	0	0	0	1

Формат 5: LSR s,d <R/R.L←→R/R.L>

Примеры - LSR R1,R2R8.L,R12.L LSR
15,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s/#5					d					RS/Rs					L	RD/Rd					1	1	0	#	1	1	1	0	0	0	1

Формат 6: LSR s,d <R←→RC>

Примеры - LSR R1,R5 R7,CCR
LSR 1,R5 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s/#5					d					R					sc	RC					1	0	de	#	1	1	1	0	0	0	1

Формат 7: LSR[.cc] s,d <#16/32→RC/R/R.L>

Пример - LSR R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s					d					RD/Rd/RC					L/sc	sr	cc					1	1	1	0	1	1	1	0	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: LSR s3/#5,s4,d2 <OP1> <XRAM←→R.L> <YRAM→R0>

Примеры - LSR R1,R2,R5 ANDL R6,R0,R8 R8,(A0)+ (AT),R0
 LSR 1,R2,R5 ANDL R6,R0,R8 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	R				u	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					d2				s4				AT	mode				A	de	0	0	#	1	0	0	0	0	1			

Формат 8б: LSR s3/#5,s4,d2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSR R1,R2,R5 ANDL R6,R0,R8 R8,R15
 (AT),R0 LSR 1,R2,R5 ANDL R6,R0,R8
 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS/Rs				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					d2				s4				AT	RD/Rd				L	0	0	1	#	1	0	0	0	0	1			

Формат 8с: LSR[.cc] s3/#5,s4,d2 <OP1> <R.L←→R.L>

Примеры - LSR.eq R1,R2,R5 ANDL R6,R0,R8
 R8.L,R16.L LSR.eq 1,R2,R5 ANDL R6,R0,R8
 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					d2				s4				cc	RD				0	cc	1	0	#	1	0	0	0	0	1			

Формат 8д: LSR s3/#5,s4,d2 <OP1><R←→RC>

Примеры - LSR R1,R2,R5 ANDL R6,R0,R8
 CCR,R17 LSR 1,R2,R5 ANDL
 R6,R0,R8 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

S1/s1	D/d	S2/s2	M	Rs/Rd	0	0	0	0	OP1
-------	-----	-------	---	-------	---	---	---	---	-----

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					d2			s4				0	0	RC			sc	de	1	1	#	1	0	0	0	1					

1.73 LSRL – Логический сдвиг вправо (long)

Операция:

- *трёхадресный вариант*

short s1; long S2, D; (S2 >> s1) → D

- *двухадресный вариант*

short s1; long D; (D >> s) → D

Описание: операнд-источник S2 (в трёхадресном варианте) или D (в двухадресном варианте) сдвигается вправо на количество разрядов, заданное младшими шестью разрядами s1 (в трёхадресном варианте) или s (в двухадресном варианте) и результат помещается в операнд-приемник D. Выдвинутые за пределы разрядной сетки разряды теряются, кроме последнего выдвинутого, который запоминается в признаке C.

В качестве первого операнда может использоваться непосредственный операнд #5. Тип OP1

Время исполнения (тактов) 2

Форматы: 1, 4, 5, 6,

7, 8 Признаки результата

U	N	Z	V	C
√	-	√		√

1.73.1 Синтаксис ассемблера и код инструкции

Формат 1: LSRL[.cc] s1/#5, S2, D

Примеры - LSRL.ne
R2, R6, R12 LSRL.ne
17, R6, R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1/#5					D			S2				#	0	cc			0	0	0	1	1	1	1	1	0	0	0				

Формат 4: LSRL s/#5, D <XRAM←→R.L>

Примеры - LSRL R2, R4
R8, (A0)+ LSRL 17, R4
R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0					
s/#5					D					R					A					mode					u	0	1	de	#	1	1	1	1	0	0	0

Формат 5: LSRL s,D <R/R.L←→R/R.L>

Примеры - LSRL R2,R4
 R8.L,R12.L LSRL 15,R4
 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s/#5					D					RS/Rs					L	RD/Rd					1	1	0	#	1	1	1	1	0	0	0

Формат 6: LSRL s,D <R←→RC>

Примеры - LSRL R2,R6
 R7,CCR LSRL
 1,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s/#5					D					R					sc	RC					1	0	de	#	1	1	1	1	0	0	0

Формат 7: LSRL[.cc] s,D <#16/32→RC/R/R.L>

Пример - LSRL R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s					D					RD/Rd/RC					L/sc	sr	cc					1	1	1	0	1	1	1	1	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: LSRL s3/#5,s4,D2 <OP1> <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R1,R2,R6 ANDL R6,R0,R8 R8,(A0)+ (AT),R0
 LSRL 1,R2,R6 ANDL R6,R0,R8 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2					M	R					u	0	0	0	0	OP1					

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					D2					S4					AT	mode					A	de	0	0	#	1	1	0	0	0	

Формат 8b: LSRL s3/#5,S4,D2 OP1 <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R1,R2,R6 ANDL R6,R0,R8 R8,R15 (AT),R0
 LSRL 1,R2,R6 ANDL R6,R0,R8 R8,R15(AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2					M	RS/Rs					0	0	0	0	OP1						

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					D2					S4					AT	RD/Rd					L	0	0	1	#	1	1	0	0	0	

Формат 8c: LSRL[.cc] s3/#5,S4,D2 <OP1> <R.L←→R.L>

Примеры - LSRL.eq R1,R2,R6 ANDL R6,R0,R8 R8.L,R16.L
 LSRL.eq 1,R2,R6 ANDL R6,R0,R8 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2					M	RS					0	0	0	0	0	OP1					

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					D2					S4					cc	RD					0	cc	1	0	#	1	1	0	0	0	

Формат 8d: LSRL s3/#5,S4,D2 <OP1> <R←→RC>

Примеры - LSRL R1,R2,R6 ANDL R6,R0,R8 CCR,R17
 LSRL 1,R2,R6 ANDL R6,R0,R8 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2					M	Rs/Rd					0	0	0	0	OP1						

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					D2					S4					0	0	RC					sc	de	1	1	#	1	1	0	0	0

1.74 LSRX — Логический сдвиг вправо (X16)

Операция:

- трёхадресный вариант X16 S1,S2,D;
 (S2[31:16] >> S1[31:16]) → D[31:16]

```

(S2[15:0] >> S1[15:0])      →  D[15:0]
- двухадресный вариант X16  S, D;
(D[31:16] >> S[31:16])
                               →  D[31:16
]

(D[15:0] >> S[15:0])      →  D[15:0]
    
```

Описание: в формате X16 операнд-источник S2 (в трёхадресном варианте) или D (в двухадресном варианте) сдвигается вправо на количество разрядов, заданное S1 (в трёхадресном варианте) или S (в двухадресном варианте), при этом старшие 16 разрядов операнда (действительная часть Re) и младшие 16 разрядов операнда (мнимая часть Im) сдвигаются независимо – соответственно на S1[31:16] и S1[15:0] разрядов в трёхадресном варианте или S[31:16] и S[15:0] разрядов в двухадресном варианте. Результат сдвига старших 16 разрядов операнда помещается в старшие 16 разрядов операнда-приемника D, а результат сдвига младших 16 разрядов операнда помещается в младшие 16 разрядов операнда-приемника D. Выдвинутые за пределы разрядной сетки разряды теряются. Старшие освободившиеся в результате сдвига разряды заполняются нулями.

В качестве первого операнда-источника может использоваться непосредственный операнд #5, который определяет сдвиг и мнимой и действительной части.

Тип OP2
 Время исполнения (тактов) 2
 Форматы: 1, 4, 5, 6,
 7, 8 Признаки результата

U	N	Z	V	C
Ur&Ui	*	Zr&Zi	-	*

где *N – последний вытолкнутый разряд действительной части,

*C – последний вытолкнутый разряд мнимой части.

1.74.1 Синтаксис ассемблера и код инструкции

Формат 1: LSRX[.cc] S1/#5,S2,D

Примеры - LSRX.ne
 R1, R6, R12 LSRX.ne
 1, R6, R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1/#5					D					S2					#	0	cc					0	0	0	1	1	1	1	0	0	1	0

Формат 4: LSRX S/#5,D <XRAM←→R.L>

Примеры - LSRX R1, R2
 R8, (A0)+ LSRX 1, R2
 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
S/#5					D					R					A					mode		u	0	1	de	#	1	1	1	0	0	1	0

Формат 5: LSRX S, D <R/R.L←→R/R.L>

Примеры - LSRX R1, R2 R8.L, R12.L
 LSRX 15, R2 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s/#5					D					RS/Rs					L	RD/Rd					1	1	0	#	1	1	1	0	0	1	0

Формат 6: LSRX S, D<R←→RC>

Примеры - LSRX R1, R6 R7, CCR
 LSRX 1, R6 R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s/#5					D					R					sc	RC					1	0	de	#	1	1	1	0	0	1	0

Формат 7: LSRX[.cc] S, D <#16/32→RC/R/R.L>

Пример - LSRX R2, R0 0x12345678, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					RD/Rd/RC					L/sc	sr	cc					1	1	1	0	1	1	1	0	0	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: LSRX S3/#5, S4, D2 <OP1> <XRAM←→R.L> <YRAM→R0>

Примеры - LSRX R1, R2, R6 ANDL R6, R0, R8 R8, (A0)+ (AT), R0
 LSRX 1, R2, R6 ANDL R6, R0, R8 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2					M	R					u	0	0	0	0	OP1					

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----

S3/#5	D2	S4	AT	mode	A	de	0	0	#	1	0	0	1	0
-------	----	----	----	------	---	----	---	---	---	---	---	---	---	---

Формат 8b: LSRX S3/#5, S4, D2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRX R1, R2, R6 ANDL R6, R0, R8 R8, R15 (AT), R0
 LSRX 1, R2, R6 ANDL R6, R0, R8 R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS/Rs				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/#5				D2				S4				AT	RD/Rd				L	0	0	1	#	1	0	0	1	0					

Формат 8c: LSRX[.cc] S3/#5, S4, D2 <OP1> <R.L←→R.L>

Примеры - LSRX.eq R1, R2, R6 ANDL R6, R0, R8 R8.L, R16.L

LSRX.eq 1, R2, R6 ANDL R6, R0, R8 R8.L, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/#5				D2				S4				cc	RD				0	cc	1	0	#	1	0	0	1	0					

Формат 8d: LSRX S3/#5, S4, D2 <OP1><R←→RC>

Примеры - LSRX R1, R2, R6 ANDL R6, R0, R8
 CCR, R17 LSRX 1, R2, R6 ANDL R6, R0, R8 CCR, R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	Rs/Rd				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/#5				D2				S4				0	0	RC				sc	de	1	1	#	1	0	0	1	0				

1.75 MAC – Умножение (short) с накоплением (Int64)

Операция:

```
short s1, s2;   Int64 D;

                        {AC1, AC0}   → D;
s1[15:0] * S2[15:0] + {AC1, AC0} → {AC1, AC0} ;
```

Описание: вычисляется произведение операндов-источников s1, s2, представленных в формате short, и 32-разрядное произведение (long) складывается с содержимым 64-разрядного аккумулятора (Int64) AC={AC1,AC0}, составленного из двух 32-разрядных регистров AC1 (старшая часть) и AC0 (младшая часть). Все вычисления - целочисленные со знаком. Состояние регистров AC1, AC0, бывшее на момент начала операции, переписывается по адресу D (старшее слово – AC1, младшее – AC0).

Тип OP2

Время исполнения (тактов) 2 Форматы: 1, 8 Признаки результата

U	N	Z	V	C
√	√	√	√	√

Примечания :

1. Признаки результата формируются по состоянию 64-разрядного аккумулятора AC={AC1,AC0}.
2. Признак Z формируется по состоянию AC на момент начала операции, остальные – по новому результату AC.

1.75.1 Синтаксис ассемблера и код инструкции

Формат 1: MAC[.cc] s1, s2, D

Пример - MAC.ne R2, R6, R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				D				S2				1	0	cc				0	0	0	1	1	1	0	1	0	0	1			

Формат 8a: MAC s3, s4, D2 <OP1> <XRAM←→R.L> <YRAM→R0>

Пример - MAC R4, R2, R6 ANDL R6, R0, R8 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	R				u	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				D2				S4				AT		mode		A		de	0	0	1	0	1	0	0	1					

Формат 8b: MAC s3, s4, D2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Пример - MAC R4, R2, R6 ANDL R6, R0, R8 R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS/Rs				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				D2				S4				AT	RD/Rd				L	0	0	1	1	0	1	0	0	1					

Формат 8c: MAC[.cc] s3, s4, D2 <OP1> <R.L←→R.L>

Пример - MAC.eq R4, R2, R6 ANDL R6, R0, R8 R8.L, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				D2				S4				cc	RD				0	cc	1	0	1	0	1	0	1	0	0	1			

Формат 8d: MAC s3, s4, D2 <OP1> <R←→RC>

Пример - MAC R4, R2, R6 ANDL R6, R0, R8 CCR, R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	Rs/Rd				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				D2				S4				0	0	RC				sc	de	1	1	1	0	1	0	0	1				

1.76 MACL Умножение (long) с накоплением (Int64)

Операция:

long S1, S2; Int64 D;

{AC1, AC0} → D

S1[31:0] * S2[31:0] + {AC1, AC0} → {AC1, AC0}

Описание: вычисляется произведение операндов-источников S1, S2, представленных в

формате long, и 64-разрядное произведение (Int64) складывается с содержимым 64-разрядного аккумулятора (Int64) AC={AC1, AC0}, составленного из двух 32-разрядных регистров AC1 (старшая часть) и AC0 (младшая часть). Все вычисления - целочисленные со знаком. Состояние регистров AC1, AC0 на момент начала операции переписывается по адресу D (старшее слово - AC1, младшее - AC0).

Тип OP2

Время исполнения (тактов) 2 Форматы: 1, 8 Признаки результата

U	N	Z	V	C
√	√	√	√	√

Примечания:

1. Признаки результата формируются по состоянию 64-разрядного аккумулятора AC={AC1,AC0}.

2. Признак Z формируется по состоянию AC на момент начала операции, остальные – по новому результату AC.

1.76.1 Синтаксис ассемблера и код инструкции

Формат 1: MACL[.cc]
s1,s2,D Пример - MACL.ne

R2,R6,R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				D				S2				1	0	cc				0	0	0	1	1	1	1	1	0	1	1			

Формат 8a: MACL s3,s4,D2 <OP1> <XRAM←→R.L> <YRAM→R0>

Пример - MACL R4,R2,R6 ANDL R6,R0,R8 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	R				u	0	0	0	0	OP1									

Формат 8b: MACL s3,s4,D2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Пример - MACL R4,R2,R6 ANDL R6,R0,R8 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS/Rs				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				D2				S4				AT	RD/Rd				L	0	0	1	1	1	1	0	1	1					

Формат 8c: MACL[.cc] s3,s4,D2 <OP1> <R.L←→R.L>

Пример - MACL.eq R4,R2,R6 ANDL R6,R0,R8 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				D2				S4				cc	RD				0	cc	1	0	1	1	1	1	0	1	1				

Формат 8d: MACL s3, S4, D2 <OP1><R←→RC>

Пример - MACL R4, R2, R6 ANDL R6, R0, R8 CCR, R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	Rs/Rd				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				D2				S4				0	0	RC				sc	de	1	1	1	1	1	0	1	1				

1.77 ММАСХ — Умножение дробное комплексно-сопряженное (X8) и цело- численное с накоплением (X16)

Операция:

- трёхадресный вариант long S1, S2, D;

$S1[31:24] * S2[31:24] + S1[15:8] * S2[15:8] + AC1 \rightarrow AC1$

$S1[15:8] * S2[31:24] - S1[31:24] * S2[15:8] + AC0 \rightarrow AC0$

$((S1[23:16]*S2[23:16])\ll 1) + ((S1[7:0]*S2[7:0])\ll 1) \rightarrow D[31:16]$

$((S1[7:0]*S2[23:16])\ll 1) - ((S1[23:16]*S2[7:0])\ll 1) \rightarrow D[15:0]$

- двухадресный вариант long S, D;

$S[31:24] * D[31:24] + S[15:8] * D[15:8] + AC1 \rightarrow AC1$

$S[15:8] * D[31:24] - S[31:24] * D[15:8] + AC0 \rightarrow AC0$

$((S[23:16]*D[23:16])\ll 1) + ((S[7:0]*D[7:0])\ll 1) \rightarrow D[31:16]$

$((S[7:0]*D[23:16])\ll 1) - ((S[23:16]*D[7:0])\ll 1) \rightarrow D[15:0]$

Описание: выполняются одновременно две операции над комплексными числами: дробное комплексно-сопряженное умножение и целочисленное комплексно-сопряженное умножение с накоплением. Входные комплексные числа упакованы в 32-разрядных операндах S1 и S2. Комплексно-сопряженное умножение выполняется над сомножителями в дробном знаково-восьмиразрядном формате (X8), выходное произведение имеет дробный знаковый 16-разрядный формат (X16).

Комплексная MAC-операция (комплексное сопряженное умножение и накопление комплексных произведений в аккумуляторах AC0, AC1) выполняется над входными сомножителями в целом знаковом восьмиразрядном формате (X8). 17-разрядные действительная и мнимая компоненты произведения добавляются к 32-разрядным аппаратным аккумуляторам AC1 и AC0, соответственно.

Возможен режим насыщения (бит CCR[8] управляющего регистра равен единице. Он относится одновременно к обеим операциям: умножению и MAC. При переполнении любой компоненты в операции умножения она заменяется на 0x7FFF (переполнение сверху), либо на 0x8000 (переполнение снизу).

При выполнении комплексной операции MAC на переполнение контролируются оба аккумулятора. При переполнении любого из них в него заносится значение 0xFFFFFFFF (переполнение сверху), либо 0x80000000 (переполнение снизу).

Значения аккумуляторов AC1 и AC0 не выводятся.

Тип OP2

Время исполнения (тактов) 2 Форматы: 1, 4, 5, 6, 8 Признаки результата

U	N	Z	V	C
*	*	*	*	*

Примечания :

1. Признаки U, N, V, C формируются по новым значениям аккумуляторов: AC1н и AC0н.
2. Признак Z формируется по предшествующим значениям аккумуляторов: AC1 и AC0.
3. *U=1, если оба аккумулятора, AC1н и AC0н, не нормализованы, т.е. AC1н[31]=AC1н[30] и AC0н[31]=AC0н[30] (иначе 0).
4. *N=AC1н[31] – знак результата AC1н.
5. *Z=1 при нулевых результатах AC1 и AC0 (иначе 0).
6. *V=1 при переполнении любого из результатов, AC1 или AC0 (иначе 0), независимо от бита управления режимом насыщения CCR[8].
7. *C= AC0н[31] – знак результата AC0н.

1.77.1 Синтаксис ассемблера и код инструкции

Формат 1: **MMACX[.cc]**
S1, S2, D *Пример -* MMACX.ne
 R2, R6, R12 *Код инструкции*

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				1	0	cc				0	0	0	1	1	1	1	1	0	0	1			

Формат 4: **MMACX S, D** <XRAM←→R.L>

Пример - MMACX R2, R4 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode	u	0	1	de	1	1	1	1	1	1	0	0	1		

Формат 5: MMACX S, D <R/R.L←→R/R.L>

Пример - MMACX R2, R4 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	1	1	1	1	1	0	0	1				

Формат 6: MMACX S, D <R←→RC>

Пример - MMACX R2, R6 R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	1	1	1	1	1	1	0	0	1			

Формат 8a: MMACX S3, S4, D2 <OP1> <XRAM←→R.L> <YRAM→R0>

Пример - MMACX R4, R2, R6 ANDL R6, R0, R8 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	R				u	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				AT	mode				A	de	0	0	1	1	1	1	0	0	1				

Формат 8b: MMACX S3, S4, D2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Пример - MMACX R4, R2, R6 ANDL R6, R0, R8 R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS/Rs				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				AT	RD/Rd				L	0	0	1	1	1	1	0	0	1					

Формат 8c: MMACX[.cc] S3, S4, D2 <OP1> <R.L←→R.L>

Пример - MMACX.eq R4, R2, R6 ANDL R6, R0, R8 R8.L, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				cc	RD				0	cc	1	0	1	1	1	0	0	1					

Формат 8d: MMACX S3, S4, D2 <OP1><R←→RC>

Пример - MMACX R4, R2, R6 ANDL R6, R0, R8 CCR, R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	Rs/Rd				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				0	0	RC				sc	de	1	1	1	1	1	1	0	0	1			

1.78 MAC2 – Парное умножение (short) с накоплением (long)

1.80.1 Операция:

```
long S1, S2;   Int64 D;

                {AC1,   AC0}
→ D S1[15:0]   *
S2[15:0]   + AC0 → AC0 S1[31:16]
* S2[31:16] + AC1 → AC1
```

Описание: вычисляются произведения двух пар операндов-источников S1[15:0]*S2[15:0] и S1[31:16]*S2[31:16], представленных в формате short, и 32-разрядные произведения (long) складываются с содержимым соответствующего 32-разрядного аккумулятора AC0 и AC1. Все вычисления - целочисленные со знаком. Состояние регистров AC1, AC0, бывшее на момент начала операции, переписывается по адресу D (старшее слово – AC1, младшее – AC0).

Тип OP2

Время исполнения (тактов) 2 Форматы: 1, 8

Признаки результата

U	N	Z	V	C
	*			*
*		*	*	

Примечания::

1. Признаки U, N, V, C формируются по новым значениям аккумуляторов: AC1н и AC0н.
2. Признак Z формируется по предшествующим значениям аккумуляторов: AC1 и AC0.
3. *U=1, если оба аккумулятора, AC1н и AC0н, не нормализованы, т.е. AC1н[31]=AC1н[30] и AC0н[31]=AC0н[30] (иначе 0).
4. *N=AC1н[31] – знак результата AC1н.
5. *Z=1 при обоих нулевых результатах AC1 и AC0 (иначе 0).
6. *V=1 при переполнении AC0 либо AC1 (иначе 0), независимо от бита управления режимом насыщения CCR[8].
7. *C= AC0н[31] – знак результата AC0н.

1.78.1 Синтаксис ассемблера и код инструкции

Формат 1: MAC2[.cc]

S1, S2, D Пример - MAC2.ne

R2, R6, R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				1	0	cc			0	0	0	1	1	1	0	1	1	1	0				

Формат 8a: MAC2 S3, S4, D2 <OP1> <XRAM↔R.L> <YRAM→R0>

Пример - MAC2 R4, R2, R6 ANDL R6, R0, R8 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	R			u	0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				AT	mode			A	de	0	0	1	0	1	1	1	0						

Формат 8b: MAC2 S3, S4, D2 <OP1> <R/R.L↔R/R.L> <YRAM→R0>

Пример - MAC2 R4, R2, R6 ANDL R6, R0, R8 R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS/Rs			0	0	0	0	OP1											

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				AT	RD/Rd			L	0	0	1	1	0	1	1	1	0						

Формат 8с: MAC2[.cc] S3,S4,D2 <OP1> <R.L←→R.L>

Пример - MAC2.eq R4,R2,R6 ANDL R6,R0,R8 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				cc	RD				0	cc	1	0	1	0	1	1	1	0					

Формат 8d: MAC2 S3,S4,D2 <OP1> <R←→RC>

Пример - MAC2 R4,R2,R6 ANDL R6,R0,R8 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	Rs/Rd				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				0	0	RC				sc	de	1	1	1	0	1	1	1	0				

1.79 MAX – Выбор большего числа (short)

Операция:

- трёхадресный вариант short

s1,s2,d; if (s1 > s2) s1 → d

else s2 → d

- двухадресный вариант short

s,d; if (s > d) s

→ d

Описание: определяется большее число: в формате short вычисляется разность операнд-источников (s1,s2 - в трёхадресном варианте; s,d - в двухадресном варианте); если результат отрицательный или равен нулю, то в операнд-приемник d помещается первый операнд-источник (s1 - в трёхадресном варианте; s - в двухадресном варианте), иначе в операнд-приемник d помещается второй операнд-источник s2 в трёхадресном варианте (в двухадресном варианте содержимое приемника d не изменяется). В качестве первого операнда-источника

(s1 - в трёхадресном варианте; s - в двухадресном варианте) может использоваться непосредственный операнд #16.

Тип OP1

Время исполнения (тактов) 2
 Форматы: 1, 2, 3, 4, 5, 6,
 7, 8 Признаки результата

U	N	Z	V	C
√	√	√		*

где *C=1, если $s1 > s2$ (иначе 0).

1.79.1 Синтаксис ассемблера и код инструкции

Формат 1: MAX[.cc]

s1, s2, d Пример - MAX.ne

R1, R5, R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				0	0	cc				0	0	0	1	0	0	1	0	1	1	1			

Формат 2: MAX[.cc]

#16, s2, d Пример - MAX.ne

15, R5, R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				0	0	cc				0	0	1	0	0	0	1	0	1	1	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	#16															

Формат 3: MAX #16, d

Пример - MAX

0x11, R12 Код
инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
d				#16																0	0	1	1	0	0	1	0	1	1	1	

Формат 4: MAX s, d <XRAM \leftrightarrow R.L>

Пример - MAX R1, R2 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				A				mode				u	0	1	de	0	0	0	1	0	1	1	1

Формат 5: MAX s, d <R/R.L \leftrightarrow R/R.L>

Пример - MAX R1, R2 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s					d					RS/Rs				L	RD/Rd				1	1	0	0	0	0	0	1	0	1	1	1	

Формат 6: MAX s,d <R←→RC>

Пример - MAX R1, R5 R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s					d					R				sc	RC				1	0	de	0	0	0	1	0	1	1	1		

Формат 7: MAX[.cc] s,d <#16/32→RC/R/R.L>

Пример - MAX R2, R0 0x12345678, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s					d					RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	0	1	0	1	1	1	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2>MAX s1, s2, d <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R6, R0, R8 MAX R1, R2, R5 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1					d					s2				M	R				u	0	0	0	0	0	0	0	1	0	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4				AT	mode				A	de	0	0	#	OP2							

Формат 8b: <OP2>MAX s1, s2, d <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R6, R0, R8 MAX R1, R2, R5 R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1					d					s2				M	RS/Rs				0	0	0	0	0	0	1	0	1	1	1		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4				AT	RD/Rd				L	0	0	1	#	OP2							

Формат 8c: <OP2.cc> MAX s1, s2, d <R.L←→R.L>

Пример - LSRL.eq R6, R0, R8 MAX R1, R2, R5 R8.L, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
s1					d					s2					M	RS					0	0	0	0	0	0	0	0	1	0	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8d: <OP2>MAX s1,s2,d <R←→RC>

Пример - LSRL R6,R0,R8 MAX R1,R2,R5 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1					d					s2					M	Rs/Rd					0	0	0	0	0	0	1	0	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.80 MAXL — Выбор большего числа (long)

Операция:

- трёхадресный вариант long

S1, S2

,D; if (S1 > S2) S1 → D

else S2 → D

- двухадресный вариант long

S,D; if (S > D) S

→ D

Описание: определяется большее число: в формате long вычисляется разность операндов-источников (S1,S2 - в трёхадресном варианте; S,D - в двухадресном варианте); если результат отрицательный или равен нулю, то в операнд-приемник D помещается первый операнд-источник (S1 - в трёхадресном варианте; S - в двухадресном варианте), иначе в операнд-приемник D помещается второй операнд-источник S2 в трёхадресном варианте (в двухадресном варианте содержимое приемника D не изменяется). В качестве первого операнда-источника (S1 - в трёхадресном варианте; S - в двухадресном варианте) может использоваться непосредственный операнд #32.

Тип OP1

Время исполнения (тактов) 2 Форматы: 1, 2, 4, 5, 6, 7, 8 Признаки результата

U	N	Z	V	C
√	√	√		*

где *C=1, если S1 > S2 (иначе 0).

1.82.2 Синтаксис ассемблера и код инструкции

Формат 1: MAXL[.cc]
S1, S2, D Пример - MAXL.ne

R2, R6, R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1				D				S2				0	0	cc				0	0	0	1	0	1	1	0	1	1	1	1	1	1	1

Формат 2: MAXL[.cc]
#32, S2, D Пример - MAXL.ne

15, R6, R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1				D				S2				0	0	cc				0	0	1	0	0	1	1	0	1	1	1	1	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#32																															

Формат 4: MAXL S, D <XRAM \leftrightarrow R.L>

Пример - MAXL R2, R4 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode		u	0	1	de	0	0	1	1	0	1	1	1	1	1

Формат 5: MAXL S, D <R/R.L \leftrightarrow R/R.L>

Пример - MAXL R2, R4 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	0	1	1	0	1	1	1	1	1	1	1

Формат 6: MAXL S, D <R \leftrightarrow RC>

Пример - MAXL R2, R6 R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	0	1	1	0	1	1	1	1	1	1	1

Формат 7: MAXL[.cc] S, D <#16/32 \rightarrow RC/R/R.L>

Пример - MAXL R2, R0 0x12345678, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	1	1	0	1	1	0	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: <OP2>MAXL S1,S2,D <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 MAXL R2,R4,R6 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				M	R				u	0	0	0	0	0	1	1	0	1	1	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2> MAXL S1,S2,D <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 MAXL R2,R4,R6 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				M	RS/Rs				0	0	0	0	0	1	1	0	1	1	1				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd				L	0	0	1	#	OP2									

Формат 8с: <OP2.cc> MAXL S1,S2,D <R.L←→R.L>

Пример - LSRL.eq R6,R0,R8 MAXL R2,R4,R6 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				M	RS				0	0	0	0	0	1	1	0	1	1	1				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				cc	RD				0	cc	1	0	#	OP2									

Формат 8d: <OP2>MAXL S1,S2,D <R←→RC>

Пример - LSRL R6,R0,R8 MAXL R2,R4,R6 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

S1	D	S2	M	Rs/Rd	0	0	0	0	0	0	1	1	0	1	1	1
----	---	----	---	-------	---	---	---	---	---	---	---	---	---	---	---	---

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.81 МАХМ – Выбор числа с большим модулем (short)

Операция:

- *трёхадресный вариант short*
 $s1, s2, d; \text{if} (|s1| > |s2|) s1 \rightarrow d$
 else $s2 \rightarrow d$

- *двухадресный вариант short*
 $s, d; \text{if} (|s| > |d|) s \rightarrow d$

Описание: в формате short вычисляется разность модулей операндов-источников (s1,s2 - в трёхадресном варианте; s,d - в двухадресном варианте); если результат отрицательный или равен нулю, то в операнд-приемник d помещается первый операнд-источник (s1 - в трёхадресном варианте; s - в двухадресном варианте), иначе в операнд-приемник d помещается второй операнд-источник s2 в трёхадресном варианте (в двухадресном варианте содержимое приемника d не изменяется). В качестве первого операнда-источника (s1 - в трёхадресном варианте; s

- в двухадресном варианте) может использоваться непосредственный операнд #16.

Тип ОП1

Время исполнения (тактов) 2

Форматы: 1, 2, 3, 4, 5, 6,

7, 8 Признаки результата

U	N	Z	V	C
√	√	√		*

где *C=1, если $|s1| > |s2|$ (иначе 0).

1.81.1 Синтаксис ассемблера и код инструкции

Формат 1: МАХМ[.cc]

s1, s2, d Пример - МАХМ.ne

R1, R5, R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s1					d					s2					0	0	cc					0	0	0	1	0	0	1	1	0	0	1

Формат 2: МАХМ[.cc] #16, s2, d

Пример - МАХМ.ne 15, R5, R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s1					d					s2					0	0	cc					0	0	1	0	0	0	1	1	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	#16															

Формат 3: MAXM #16, d

Пример - MAXM 0x11, R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
d					#16																0	0	1	1	0	0	1	1	0	0	1

Формат 4: MAXM s, d <XRAM \leftarrow \rightarrow R.L>

Пример - MAXM R1, R2 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0					
s					d					R					A					mode					u	0	1	de	0	0	0	1	1	0	0	1

Формат 5: MAXM s, d <R/R.L \leftarrow \rightarrow R/R.L>

Пример - MAXM R1, R2 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s					d					RS/Rs					L	RD/Rd					1	1	0	0	0	0	1	1	0	0	1

Формат 6: MAXM s, d <R \leftarrow \rightarrow RC>

Пример - MAXM R1, R5 R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s					d					R					sc	RC					1	0	de	0	0	0	1	1	0	0	1

Формат 7: MAXM[.cc] s, d <#16/32 \rightarrow RC/R/R.L>

Пример - MAXM R2, R0 0x12345678, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s					d					RD/Rd/RC					L/sc	sr	cc					1	1	1	0	0	0	1	1	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
																#16/32															

Формат 8a: <OP2>MAXM s1, s2, d <XRAM \leftarrow \rightarrow R.L> <YRAM \rightarrow R0>

Пример - LSRL R6, R0, R8 MAXM R1, R2, R5 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				M	R				u	0	0	0	0	0	0	0	1	1	0	0	1		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode		A	de	0	0	#	OP2											

Формат 8b: <OP2>MAXM s1, s2, d <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R6, R0, R8 MAXM R1, R2, R5 R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				M	RS/Rs				0	0	0	0	0	0	1	1	0	0	1				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd		L	0	0	1	#	OP2											

Формат 8c: <OP2.cc> MAXM s1, s2, d <R.L←→R.L>

Пример - LSRL.eq R6, R0, R8 MAXM R1, R2, R5 R8.L, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				M	RS				0	0	0	0	0	0	1	1	0	0	1				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				cc	RD		0	cc	1	0	#	OP2											

Формат 8d: <OP2>MAXM s1, s2, d <R←→RC>

Пример - LSRL R6, R0, R8 MAXM R1, R2, R5 CCR, R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				M	Rs/Rd				0	0	0	0	0	0	1	1	0	0	1				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				0	0	RC		sc	de	1	1	#	OP2										

1.82 MAXML – Выбор числа с большим модулем (long)

Операция:

- *трёхадресный вариант long*
 $S1, S2, D; \text{if } (|S1| > |S2|) S1 \rightarrow D \text{ else } S2 \rightarrow D$

- *двухадресный вариант long*
 $S, D; \text{if } (|S| > |D|) S \rightarrow D$

Описание: в формате long вычисляется разность модулей операндов-источников (S1,S2

- в трёхадресном варианте; S,D - в двухадресном варианте); если результат отрицательный или равен нулю, то в операнд-приемник D помещается первый операнд-источник (S1 - в трёхадресном варианте; S - в двухадресном варианте), иначе в операнд-приемник D помещается второй операнд-источник S2 в трёхадресном варианте (в двухадресном варианте содержимое приемника D не изменяется). В качестве первого операнда-источника (S1 - в трёхадресном варианте; S - в двухадресном варианте) может использоваться непосредственный операнд #32.

Тип OP1
 Время исполнения (тактов) 2
 Форматы: 1, 2, 3, 4, 5, 6,
 7, 8 Признаки результата

U	N	Z	V	C
√	√	√		*

где *C=1, если $|S1| > |S2|$ (иначе 0).

1.82.1 Синтаксис ассемблера и код инструкции

Формат 1: MAXML[.cc] S1,S2,D

Пример - MAXML.ne R2,R6,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1					D					S2					0	0	cc			0	0	0	1	0	1	1	1	0	0	1	

Формат 2: MAXML[.cc]

#32,S2,D Пример - MAXML.ne

15,R6,R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1					D					S2					0	0	cc			0	0	1	0	0	1	1	1	0	0	1	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#32																															

Формат 4: MAXML S,D <XRAM←→R.L>

Пример - MAXML R2,R4 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode		u	0	1	de	0	0	1	1	1	0	0	1		

Формат 5: MAXML S,D <R/R.L←→R/R.L>

Пример - MAXML R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	0	1	1	1	0	0	1				

Формат 6: MAXML S,D <R←→RC>

Пример - MAXML R2,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	0	1	1	1	0	0	1				

Формат 7: MAXML[.cc] S,D <#16/32→RC/R.R.L>

Пример - MAXML R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	1	1	1	0	0	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: <OP2>MAXML S1,S2,D <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 MAXML R2,R4,R6 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				M	R				u	0	0	0	0	0	1	1	1	0	0	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode		A	de	0	0	#	OP2											

Формат 8b: <OP2> MAXML S1,S2,D <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 MAXML R2,R4,R6 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1					D					S2				M	RS/Rs				0	0	0	0	0	1	1	1	0	0	1		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2				S4/s4				AT	RD/Rd				L	0	0	1	#	OP2								

Формат 8c: <OP2.cc> MAXML S1,S2,D <R.L←→R.L>

Пример - LSRL.eq R6,R0,R8 MAXML R2,R4,R6 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1					D					S2				M	RS				0	0	0	0	0	0	1	1	1	0	0	1	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2				S4/s4				cc	RD				0	cc	1	0	#	OP2								

Формат 8d: <OP2>MAXML S1,S2,D <R←→RC>

Пример - LSRL R6,R0,R8 MAXML R2,R4,R6 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1					D					S2				M	Rs/Rd				0	0	0	0	0	1	1	1	0	0	1		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2				S4/s4				0	0	RC				sc	de	1	1	#	OP2							

1.83 MIN – Выбор меньшего числа (short)

Операция:

- трёхадресный вариант short s1,s2,d;

```
if (s1 < s2) s1
→ d else s2 → d
```

- *двухадресный вариант short*

$s, d; \text{if } (s < d) \quad s$
 $\rightarrow \quad d$

Описание: определяется меньшее число: в формате short вычисляется разность операндов-источников ($s1, s2$ - в трёхадресном варианте; s, d - в двухадресном варианте); если результат положительный или равен нулю, то в операнд-приемник d помещается первый операнд-источник ($s1$ - в трёхадресном варианте; s - в двухадресном варианте), иначе в операнд-приемник d помещается второй операнд-источник $s2$ в трёхадресном варианте (в двухадресном варианте содержимое приемника d не изменяется). В качестве первого операнда-источника ($s1$ - в трёхадресном варианте; s - в двухадресном варианте) может использоваться непосредственный операнд #16.

Тип OP1
 Время исполнения (тактов) 2
 Форматы: 1, 2, 3, 4, 5, 6,
 7, 8 Признаки результата

U	N	Z	V	C
√	√	√		*

где *C=1, если $s1 < s2$ (иначе 0).

1.83.1 Синтаксис ассемблера и код инструкции

Формат 1: MIN[.cc]
 $s1, s2, d$ Пример - MIN.ne
 R1, R5, R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				D				s2				0	0	cc				0	0	0	1	0	0	1	1	0	0	0			

Формат 2: MIN[.cc]
#16, s2, d Пример - MIN.ne
 15, R5, R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				0	0	cc				0	0	1	0	0	0	0	1	1	0	0	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	#16															

Формат 3: MIN #16, d
 Пример - MIN
 0x11, R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
d				#16												0	0	1	1	0	0	1	1	0	0	0					

Формат 4: MIN s,d <XRAM←→R.L>

Пример - MIN R1,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				A				mode		u	0	1	de	0	0	0	1	1	0	0	0	0	0

Формат 5: MIN s,d <R/R.L←→R/R.L>

Пример - MIN R1,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RS/Rs				L	RD/Rd				1	1	0	0	0	0	0	1	1	0	0	0	0	0	0

Формат 6: MIN s,d <R←→RC>

Пример - MIN R1,R5 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				sc	RC				1	0	de	0	0	0	1	1	0	0	0	0	0	0	0

Формат 7: MIN[.cc] s,d <#16/32→RC/R/R.L>

Пример - MIN R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s				d				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	0	1	1	0	0	0	0	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: <OP2>MIN s1,s2,d <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 MIN R1,R2,R5 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				M	R				u	0	0	0	0	0	0	1	1	0	0	0	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2>MIN s1,s2,d <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 MIN R1,R2,R5 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s1				d				s2				M	RS/Rs				0	0	0	0	0	0	0	1	1	0	0	0	0	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8c: <OP2.cc> MIN s1,s2,d <R.L←→R.L>

Пример - LSRL.eq R6,R0,R8 MIN R1,R2,R5 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
s1				d				s2				M	RS				0	0	0	0	0	0	0	0	0	0	0	1	1	0	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8d: <OP2>MIN s1,s2,d <R←→RC>

Пример - LSRL R6,R0,R8 MIN R1,R2,R5 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
s1				d				s2				M	Rs/Rd				0	0	0	0	0	0	0	1	1	0	0	0	0	0	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.84 MINLM – Выбор меньшего числа (long)

1.86.1 Операция:

- трёхадресный вариант long

S1,S2,D; if (S1 < S2) S1 → D

else S2 → D

- *двухадресный вариант long*
 $S, D; \text{if } (S < D)$
 $S \rightarrow D$

Описание: определяется большее число: в формате long вычисляется разность операндов-источников (S1, S2 - в трёхадресном варианте; S, D - в двухадресном варианте); если результат положительный или равен нулю, то в операнд-приемник D помещается первый операнд-источник (S1 - в трёхадресном варианте; S - в двухадресном варианте), иначе в операнд-приемник D помещается второй операнд-источник S2 в трёхадресном варианте (в двухадресном варианте содержимое приемника D не изменяется). В качестве первого операнда-источника (S1 - в трёхадресном варианте; S - в двухадресном варианте) может использоваться непосредственный операнд #32.

Тип OP1
 Время исполнения (тактов) 2
 Форматы: 1, 2, 3, 4, 5, 6,
 7, 8 Признаки результата

U	N	Z	V	C
√	√	√		*

где *C=1, если $S1 < S2$ (иначе 0).

1.84.1 Синтаксис ассемблера и код инструкции

Формат 1: MINL[.cc] S1, S2, D

Пример - MINL.ne R2, R6, R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1					D					S2					0	0	cc			0	0	0	1	0	1	1	1	0	0	0	

Формат 2: MINL[.cc] #32, S2, D

Пример - MINL.ne 15, R6, R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1					D					S2					0	0	cc			0	0	1	0	0	1	1	1	0	0	0	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#32																															

Формат 4: MINL S, D <XRAM←→R.L>

Пример - MINL R2, R4 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

S	D	R	A	mode	u	0	1	de	0	0	1	1	1	0	0	0
---	---	---	---	------	---	---	---	----	---	---	---	---	---	---	---	---

Формат 5: MINL S, D <R/R.L←→R/R.L>

Пример - MINL R2, R4 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	0	1	1	1	0	0	0				

Формат 6: MINL S, D <R←→RC>

Пример - MINL R2, R6 R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	0	1	1	1	0	0	0				

Формат 7: MINL[.cc] S, D <#16/32→RC/R/R.L>

Пример - MINL R2, R0 0x12345678, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	1	1	1	0	0	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2>MINL S1, S2, D <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R6, R0, R8 MINL R2, R4, R6 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				M	R				u	0	0	0	0	0	1	1	1	0	0	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2> MINL S1, S2, D <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R6, R0, R8 MINL R2, R4, R6 R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				M	RS/Rs				0	0	0	0	0	1	1	1	0	0	0				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----

S3/s3/#5	D2/d2	S4/s4	AT	RD/Rd	L	0	0	1	#	OP2
----------	-------	-------	----	-------	---	---	---	---	---	-----

Формат 8с: <OP2.сс> MINL S1,S2,D <R.L←→R.L>

Пример - LSRL.eq R6,R0,R8 MINL R2,R4,R6 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					S2					M	RS					0	0	0	0	0	0	1	1	1	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8d: <OP2>MINL S1,S2,D <R←→RC>

Пример - LSRL R6,R0,R8 MINL R2,R4,R6 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1					D					S2					M	Rs/Rd					0	0	0	0	0	1	1	1	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.85 MINM — Выбор числа с меньшим модулем (short)

Операция:

- трёхадресный вариант short s1,s2,d;

if (|s1| < |s2|) s1 → d

else s2 → d

- двухадресный вариант short

s,d; if (|s| < |d|) s → d

Описание: в формате short вычисляется разность модулей операндов-источников (s1,s2 - в трёхадресном варианте; s,d - в двухадресном варианте); если результат положительный или равен нулю, то в операнд-приемник d помещается первый операнд-источник (s1 - в трёхадресном варианте; s - в двухадресном варианте), иначе в операнд-приемник d помещается второй операнд-источник s2 в трёхадресном варианте (в двухадресном варианте содержимое приемника d не изменяется). В качестве первого операнда-источника (s1 - в трёхадресном варианте; s- в двухадресном варианте) может использоваться непосредственный операнд #16.

Тип OP1

Время исполнения (тактов) 2
 Форматы: 1, 2, 3, 4, 5, 6, 7, 8
 Признаки результата

U	N	Z	V	C
√	√	√		*

где *C=1, если $|s1| < |s2|$ (иначе 0).

1.87.2 Синтаксис ассемблера и код инструкции

Формат 1: MINM[.cc] s1,s2,d

Пример - MINM.ne R1,R5,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				0	0	cc				0	0	0	1	0	0	1	1	0	1	0			

Формат 2: MINM[.cc] #16,s2,d

Пример - MINM.ne 15,R5,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				0	0	cc				0	0	1	0	0	0	1	1	0	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	#16															

Формат 3: MINM #16,d

Пример - MINM 0x11,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
d				#16												0	0	1	1	0	0	1	1	0	1	0					

Формат 4: MINM s,d <XRAM←→R.L>

Пример - MINM R1,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				A				mode		u	0	1	de	0	0	0	1	1	0	1	0		

Формат 5: MINM s,d <R/R.L←→R/R.L>

Пример - MINM R1,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RS/Rs				L	RD/Rd				1	1	0	0	0	0	0	1	1	0	1	0			

Формат 6: MINM s,d <R←→RC>

Пример - MINM R1,R5 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				sc	RC				1	0	de	0	0	0	1	1	0	1	0				

Формат 7: MINM[.cc] s,d <#16/32→RC/R.R.L>

Пример - MINM R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RD/Rd/RC				L/sc	sr	cc				1	1	0	0	0	0	0	1	1	0	1	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2>MINM s1,s2,d <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 MINM R1,R2,R5 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				M	R				u	0	0	0	0	0	0	0	1	1	0	1	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2>MINM s1,s2,d <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 MINM R1,R2,R5 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				M	RS/Rs				0	0	0	0	0	0	0	1	1	0	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd				L	0	0	1	#	OP2									

Формат 8c: <OP2.cc> MINM s1,s2,d <R.L←→R.L>

Пример - LSRL.eq R6,R0,R8 MINM R1,R2,R5 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
s1					d					s2					M	RS					0	0	0	0	0	0	0	0	1	1	0	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32	
S3/s3/#5					D2/d2					S4/s4					cc		RD					0	cc		1	0	#	OP2				

Формат 8d: <OP2>MINM s1,s2,d <R←→RC>

Пример - LSRL R6,R0,R8 MINM R1,R2,R5 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1					d					s2					M	Rs/Rd					0	0	0	0	0	0	1	1	0	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.86 MINML — Выбор числа с меньшим модулем (long)

Операция:

- трёхадресный вариант long

$$S1, S2, D; \text{ if } (|S1| < |S2|) \quad S1 \rightarrow D \text{ else } S2 \rightarrow D$$

- двухадресный вариант long

$$S, D; \text{ if } (|S| < |D|) \quad S \rightarrow D$$

Описание: в формате long вычисляется разность модулей операндов-источников (S1, S2 - в трёхадресном варианте; S, D - в двухадресном варианте); если результат положительный или равен нулю, то в операнд-приемник D помещается первый операнд-источник (S1 - в трёхадресном варианте; S - в двухадресном варианте), иначе в операнд-приемник D помещается второй операнд-источник S2 в трёхадресном варианте (в двухадресном варианте содержимое приемника D не изменяется). В качестве первого операнда-источника (S1 - в трёхадресном варианте; S - в двухадресном варианте) может использоваться непосредственный операнд #32.

Тип OP1

Время исполнения (тактов) 2 Форматы: 1, 2, 4, 5, 6, 7, 8 Признаки результата

U	N	Z	V	C
✓	✓	✓		*

где *C=1, если $|S1| < |S2|$ (иначе 0).

1.88.3 Синтаксис ассемблера и код инструкции

Формат 1: MINML[.cc]
S1, S2, D Пример - MINML.ne

R2, R6, R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	0	cc				0	0	0	1	0	1	1	1	0	1	0			

Формат 2: MINML[.cc]
#32, S2, D Пример - MINML.ne

15, R6, R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	0	cc				0	0	1	0	0	1	1	1	0	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#32																															

Формат 4: MINML S, D <XRAM←→R.L>

Пример - MINML R2, R4 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode		u	0	1	de	0	0	1	1	1	1	0	1	0	

Формат 5: MINML S, D <R/R.L←→R/R.L>

Пример - MINML R2, R4 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	0	1	1	1	0	1	0				

Формат 6: MINML S, D <R←→RC>

Пример - MINML R2, R6 R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	0	1	1	1	0	1	0				

Формат 7: MINML[.cc] S, D <#16/32→RC/R.L>

Пример - MINML R2, R0 0x12345678, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	1	1	1	0	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: <OP2>MINML S1,S2,D <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 MINML R2,R4,R6 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				M	R				u	0	0	0	0	0	0	1	1	1	0	1	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2> MINML S1,S2,D <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 MINML R2,R4,R6 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				M	RS/Rs				0	0	0	0	0	0	1	1	1	0	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd				L	0	0	1	#	OP2									

Формат 8с: <OP2.сс> MINML S1,S2,D <R.L←→R.L>

Пример - LSRL.eq R6,R0,R8 MINML R2,R4,R6 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				M	RS				0	0	0	0	0	0	1	1	1	0	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				cc	RD				0	cc	1	0	#	OP2									

Формат 8d: <OP2>MINML S1,S2,D <R←→RC>

Пример - LSRL R6,R0,R8 MINML R2,R4,R6 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				M	Rs/Rd				0	0	0	0	0	1	1	1	0	1	0				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				0	0	RC				sc	de	1	1	#	OP2								

1.87 MOVE – Пересылка данных

Операция: пересылка данных

$\langle XRAM \leftarrow \rightarrow R.L \rangle$

$\langle YRAM \rightarrow R0 \rangle$

$\langle R/R.L \leftarrow \rightarrow R/R.L \rangle$

$\langle R \leftarrow \rightarrow RC \rangle$

$\langle \#16 / \#32 \rightarrow RC/R/R.L \rangle$

Описание: выполняется пересылка данных. В зависимости от выбора источника и приемника возможны следующие типы пересылок (см. таблицу 7).

Таблица 1.6

Тип пересылки	Условное обозначение
Пересылка между X(Y)-памятью и регистром данных	$\langle XRAM \leftarrow \rightarrow R.L \rangle$
Пересылка из Y-памяти в регистр данных R0	$\langle YRAM \rightarrow R0 \rangle$
Пересылка между регистрами данных	$\langle R/R.L \leftarrow \rightarrow R/R.L \rangle$
Пересылка между регистром данных и управления	$\langle R \leftarrow \rightarrow RC \rangle$
Запись непосредственного значения в регистр данных или управления	$\langle \#16 / \#32 \rightarrow RC/R/R.L \rangle$

В рамках одной инструкции может быть выполнена одна (форматы 2t, 3, 4, 5, 6, 6t, 7, 7t, 8c, 8d) или две (форматы 8a, 8b) пересылки данных. Формат инструкции определяется типом и количеством одновременно исполняемых пересылок, наличием условия (форматы 2t, 6t, 7, 7t, 8c), а также режимом адресации с непосредственным смещением (формат 48). В таблице 8 приведено соответствие между форматами инструкций и типами используемых пересылок.

Формат 2t: условная пересылка данных между двумя регистрами регистрового файла или регистром регистрового файла и регистром управления.

Формат 3: безусловная пересылка непосредственного значения #16 в регистр управления.

Формат 4: безусловная пересылка между X(Y)-памятью и регистром данных.

Таблица 1.7

Формат	Условие	Операция 1	Операция 2	Пересылка 1	Пересылка 2	Длина кода, 32-р. слов
2t	[cc]			$R/R.L/RC \leftarrow \rightarrow R/R.L/RC$		1
3				$\#16 \rightarrow RC$		1
4		$\langle OP \rangle$		$XRAM \leftarrow \rightarrow R.L$		1
5		$\langle OP \rangle$		$R/R.L \leftarrow \rightarrow R/R.L$		1

6		<OP>		$R \leftarrow \rightarrow RC$		1
6t	[cc]			$XRAM \leftarrow \rightarrow R.L$		1
7	[cc]	<OP>		$\#16/\#32 \rightarrow RC/R.R.L$		2
7t	[cc]			$XRAM(A_i + \#16) \leftarrow \rightarrow R.L$		2
8a		<OP2>	<OP1>	$XRAM \leftarrow \rightarrow R.L$	$YRAM \rightarrow R0$	2
8b		<OP2>	<OP1>	$R/R.L \leftarrow \rightarrow R/R.L$	$YRAM \rightarrow R0$	2
8c	[cc]	<OP2>	<OP1>	$R.L \leftarrow \rightarrow R.L$		2
8d		<OP2>	<OP1>	$R \leftarrow \rightarrow RC$		2

Формат 5: безусловная пересылка между регистрами данных.

Формат 6: безусловная пересылка между регистром данных и управления.

Формат 6t: условная пересылка между X(Y)-памятью и регистром данных (кроме режима адресации с непосредственным смещением).

Формат 7: условная пересылка непосредственного значения #16/#32 в регистр управления или данных.

Формат 7t: условная пересылка между X(Y)-памятью и регистром данных (режим адресации с непосредственным смещением).

Формат 8a: безусловная пересылка между X-памятью и регистром данных одновременно с пересылкой из Y-памяти в регистр данных R0.L.

Формат 8b: безусловная пересылка между регистрами данных одновременно с пересылкой из Y-памяти в регистр данных R0.L.

Формат 8c: условная пересылка между 32-разрядными регистрами данных.

Формат 8d: безусловная пересылка между регистром данных и управления.

Тип -

Время исполнения (тактов) 2

Форматы: 2t, 3, 4, 5, 6, 6t, 7,

7t, 8 Признаки результата

U	N	Z	V	C
	-			-

1.87.1 Синтаксис ассемблера и код инструкции

Синтаксис для операции пересылки зависит от того, выполняется она отдельно или на фоне других операций. В первом случае необходимо полное написание команды MOVE, во вто-

ром достаточно одной буквы M либо вовсе обойтись без нее, при этом в командной строке команда пересылки должна стоять после вычислительных команд.

В отличие от других операций, операция `MOVE` в большинстве случаев кодируется не полем кода операции, а кодом формата, а также кодом режима адресации (формат 7t). Направление пересылки определяется полем `de` (direction of exchange): при `de = 1` производится запись в RF, при `de = 0` – чтение из него.

Ниже приводятся правила и примеры использования команды `MOVE`.

Формат 2t: `MOVE[.cc] <R/R.L/RC←→R/R.L/RC>`

Примеры - `MOVE.eq R11,R5`
`MOVE.ne R10.L,R4.L`
`MOVE.eq R10.L,AC0`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	sr	L	cc		0	s/S/s/d		sc	d/D/RC/RC		1	0	de	0	1	1	0	0	1	1	1								

Формат 3: (`#16→RC(AGU,AGU-Y)`) Безусловная пересылка непосредственного значения #16 в регистр управления AGU,AGU-Y (MIA)

1.88 MOVE #16,d

Пример - `MOVE 0x11,A5`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
d				#16												0	0	1	1	1	1	0	1	1	0	1					

Формат 3 (`#16→RC(PCU,ALU)`) Безусловная пересылка непосредственного значения #16 в регистр управления PCU,ALU (MIP)

1.89 MOVE #16,d

Пример - `MOVE 0x11,A5`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
d				#16												0	0	1	1	1	1	0	1	1	1	1					

Формат 4: `<OP> [M] <XRAM←→R.L>:`

Примеры - `<OP> M (A0)+,R8`

`<OP> M R10.L, (A0)`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s/S				d/D				R				A				mode		u	0	1	de	0	OP								

Формат 5: <OP> [M] R[.L],R[.L]

Пример - <OP> R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s/S				d/D				RS/Rs				L	RD/Rd				1	1	0	0	OP										

Формат 6: <OP> [M] <R←→RC>

Примеры - <OP> R11,M5

<OP> AC1,R2.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				sc	RC				1	0	de	0	OP										

Формат 6t: MOVE[.cc] <XRAM←→R.L>:

Примеры - MOVE.vs (A0)+,R8

MOVE.ge R10.L,(A0)

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
0	0	0	0	0	cc				0	R				A				mode				u	0	1	de	0	1	1	0	0	1	1	1

Формат 7: <OP.cc> <#16/32→RC/R/R.L>

Пример - <OP.cc> 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	OP									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 7t: MOVE[.cc] <(Ai+#16)←→R.L>:

Примеры - MOVE.ne (A0+1),R8

MOVE R10.L,(A0+0x11)

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
0	0	0	0	0	cc				0	R				A				mode				u	0	1	de	0	1	1	0	0	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	#16															

Формат 8a: <OP2><OP1> [M] <XRAM←→R.L> <YRAM→R0>

Пример - <OP2><OP1> R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D1/d1				S2/s2				0	R				u	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2><OP1> [M] <R/R.L←→R/R.L> <YRAM→R0>

Пример - <OP2><OP1> R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				0	RS/Rs				0	0	0	0	1	0	0	1	0	0	0				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd				L	0	0	1	#	OP2									

Формат 8c: <OP2.cc><OP1> [M] <R.L←→R.L>

Пример - <OP2.cc><OP1> R8.L, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s1				d				s2				0	RS				0	0	0	0	0	1	0	0	1	0	0	0				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				cc	RD				0	cc	1	0	#	OP2									

Формат 8d: <OP2><OP1> [M] <R←→RC>

Пример - <OP2><OP1> CCR, R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				0	Rs/Rd				0	0	0	0	1	0	0	1	0	0	0				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				0	0	RC				sc	de	1	1	#	OP2								

1.90 MPF — Умножение дробное со знаком (short)

Операция:

```
short s1,s2; long D;
```

```
{(s1 [15:0] * s2 [15:0]), 0} → D[31:0]
```

Описание: в формате short вычисляется произведение операндов-источников (s1,s2 - в трёхадресном варианте; s,D[15:0] - в двухадресном варианте); 32-разрядный результат сдвигается влево на один разряд и помещается в операнд-приемник D. В освободившийся младший разряд помещается нуль. В качестве первого операнда-источника (s1 - в трёхадресном варианте; s - в двухадресном варианте) может использоваться непосредственный операнд #16.

Тип OP2
 Время исполнения (тактов) 2
 Форматы: 1, 2, 3, 4, 5, 6,
 7, 8 Признаки результата

U	N	Z	V	C
√	√	√	√	-

1.90.1 Синтаксис ассемблера и код инструкции

Формат 1: MPF[.cc]
 s1,s2,D Пример - MPF.ne
 R2,R6,R12.L Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				D				s2				0	0	cc				0	0	0	1	1	1	1	1	1	1	0	1		

Формат 2: MPF[.cc] #16,s2,D

Пример - MPF.ne 10,R5,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				D				s2				0	0	cc				0	0	1	0	1	1	1	1	1	1	0	1		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	#16															

Формат 3: MPF #16,d,D

Пример - MPF 0x10,R12,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
D					#16																0	0	1	1	1	1	1	1	1	0	1

Формат 4: MPF *s,d,D* <XRAM←→R.L>

Пример - MPF R2,R4,R4.L R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s					D			R			A			mode		u	0	1	de	0	1	1	1	1	1	1	1	0	1		

Формат 5: MPF *s,d,D* <R/R.L←→R/R.L>

Пример - MPF R2,R4,R4.L R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s					D			RS/Rs			L	RD/Rd			1	1	0	0	1	1	1	1	1	1	1	0	1				

Формат 6: MPF *s,d,D* <R←→RC>

Пример - MPF R2,R6,R6.L R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s					D			R			sc	RC			1	0	de	0	1	1	1	1	1	1	0	1					

Формат 7: MPF[.cc] *s,d,D* <#16/32→RC/R/R.L>

Пример - MPF R2,R0,R0.L 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s					D			RD/Rd/RC			L/sc	sr	cc			1	1	1	0	1	1	1	1	1	1	1	0	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: MPF *s3,s4,D2* <OP1> <XRAM←→R.L> <YRAM→R0>

Пример - MPF R4,R2,R6.L AND R6,R0,R8 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d			S2/s2			M	R			u	0	0	0	0	OP1											

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3					D2			s4			AT	mode			A	de	0	0	0	1	1	1	0	1							

Формат 8b: MPF s3,s4,D2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Пример - MPF R4,R2,R6.L AND R6,R0,R8 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS/Rs				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				D2				s4				AT	RD/Rd				L	0	0	1	0	1	1	1	0	1					

Формат 8c: MPF [.cc] s3,s4,D2 <OP1> <R.L←→R.L>

Пример - MPF.eq R4,R2,R6.L AND R6,R0,R8 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS				0	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				D2				s4				cc	RD				0	cc	1	0	0	1	1	1	0	1					

Формат 8d: MPF s3,s4,D2 <OP1><R←→RC>

Пример - MPF R4,R2,R6.L AND R6,R0,R8 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	Rs/Rd				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5				D2				s4				0	0	RC				sc	de	1	1	0	1	1	1	0	1				

1.91 MPF2 — Парное умножение дробное со знаком (short)

Операция:

- трёхадресный вариант long S1,S2,D;

$((S1[15:0] * S2[15:0]) \ll 1)[31:16] \rightarrow D[15:0],$

$((S1[31:16] * S2[31:16]) \ll 1)[31:16] \rightarrow D[31:16]$

- двухадресный вариант long S,D;

$((S[15:0] * D[15:0]) \ll 1)[31:16] \rightarrow D[15:0],$

$(S[31:16] * D[31:16]) \ll 1)[31:16] \rightarrow D[31:16]$

Описание: в формате short вычисляется произведение операндов-источников (S1,S2 - в трёхадресном варианте; S,D - в двухадресном варианте), при этом независимо перемножаются старшие и младшие 16 разрядов операндов-источников. Умножение дробное, знаковое, парное, с сохранением 16-ти старших разрядов результатов в операнде-приемнике D.

Тип OP2

Время исполнения (тактов) 2

Форматы: 1, 4, 5, 6, 8

Признаки результата

U	N	Z	V	C
*	*	*	*	*

где *U=1, если оба произведения, D[31:16] и D[15:0], не нормализованы (иначе 0),

*N=D[31] – знак произведения D[31:16],

*Z=1 при нулевых результатах D[31:16] и D[15:0] (иначе 0),

*V=1 при переполнении D[31:16] или D[15:0] (иначе 0),

*C=D[15] – знак произведения D[15:0].

1.91.1 Синтаксис ассемблера и код инструкции

Формат 1: **MPF2[.cc] S1,S2,D**

Пример - MPF2.ne R2,R6,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				1	0	cc				0	0	0	1	1	1	1	1	1	1	0	1		

Формат 4: **MPF2 S,D <XRAM←→R.L>**

Пример - MPF2 R2,R4 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode	u	0	1	de	1	1	1	1	1	1	1	1	0	1	

Формат 5: **MPF2 S,D <R/R.L←→R/R.L>**

Пример - MPF2 R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	1	1	1	1	1	1	1	0	1			

Формат 6: MPF2 S,D <R←→RC>

Пример - MPF2 R2,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	1	1	1	1	1	1	1	0	1			

Формат 8a: MPF2 S3,S4,D2 <OP1> <XRAM←→R.L> <YRAM→R0>

Пример - MPF2 R4,R2,R6 ANDL R6,R0,R8 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	R				u	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				AT	mode				A	de	0	0	1	1	1	1	1	1	0	1			

Формат 8b: MPF2 S3,S4,D2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Пример - MPF2 R4,R2,R6 ANDL R6,R0,R8 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS/Rs				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				AT	RD/Rd				L	0	0	1	1	1	1	1	1	0	1				

Формат 8c: MPF2[.cc] S3,S4,D2 <OP1> <R.L←→R.L>

Пример - MPF2.eq R4,R2,R6 ANDL R6,R0,R8 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				cc	RD				0	cc	1	0	1	1	1	1	0	1					

Формат 8d: MPF2 S3,S4,D2 <OP1><R←→RC>

Пример - MPF2 R4, R2, R6 ANDL R6, R0, R8 CCR, R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	Rs/Rd				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5				D2				s4				0	0	RC				sc	de	1	1	0	1	1	1	0	1				

1.92 MPF2S – Парное умножение дробное со знаком (short) с перестановкой сомножителей

Операция:

- трёхадресный вариант long S1, S2, D;

$((S1[15:0] * S2[31:16]) \ll 1)[31:16] \rightarrow D[15:0],$

$((S1[31:16] * S2[15:0]) \ll 1)[31:16] \rightarrow D[31:16]$

- двухадресный вариант long S, D;

$((S[15:0] * D[31:16]) \ll 1)[31:16] \rightarrow D[15:0],$

$((S[31:16] * D[15:0]) \ll 1)[31:16] \rightarrow D[31:16]$

Описание: в формате short вычисляется произведение операндов-источников (S1, S2 - в трёхадресном варианте; S, D - в двухадресном варианте), при этом независимо перемножаются старшие и младшие 16 разрядов операндов-источников. Умножение дробное, знаковое, пар-

ное, с перестановкой сомножителей (по сравнению с операцией MPF2), с сохранением 16 старших разрядов результатов в операнде-приемнике D.

Тип OP2

Время исполнения (тактов) 2 Форматы: 1, 4, 5, 6, 8 Признаки результата

U	N	Z	V	C
*	*	*	*	*

где *U=1, если оба произведения, D[31:16] и D[15:0], не нормализованы (иначе 0),

*N=D[31] – знак произведения D[31:16],

*Z=1 при нулевых результатах D[31:16] и D[15:0] (иначе 0),

*V=1 при переполнении D[31:16] или D[15:0] (иначе 0),

*C=D[15] – знак произведения D[15:0].

1.92.1 Синтаксис ассемблера и код инструкции

Формат 1: MPF2S[.cc]

S1, S2, D Пример - MPF2S.ne

R2, R6, R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
S1				D								S2				1	0	cc				0	0	0	1	1	1	1	1	1	1	0	1

Формат 4: MPF2S S, D <XRAM←→R.L>

Пример - MPF2S R2, R4 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D								R				A	mode	u	0	1	de	1	1	1	1	1	1	1	1	0	1

Формат 5: MPF2S S, D <R/R.L←→R/R.L>

Пример - MPF2S R2, R4 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S				D								RS/Rs				L	RD/Rd				1	1	0	1	1	1	1	1	1	1	0	1

Формат 6: MPF2S S, D <R←→RC>

Пример - MPF2S R2, R6 R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S				D								R				sc	RC				1	0	de	1	1	1	1	1	1	1	0	1

Формат 8a: MPF2 S3, S4, D2 <OP1> <XRAM←→R.L> <YRAM→R0>

Пример - MPF2 R4, R2, R6 ANDL R6, R0, R8 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
S1/s1				D/d								S2/s2				M	R				u	0	0	0	0	OP1							

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32	
S3				D2								S4				AT	mode				A	de	0	0	1	1	1	1	1	1	0	1

Формат 8b: MPF2S S3, S4, D2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Пример - MPF2S R4, R2, R6 ANDL R6, R0, R8 R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS/Rs				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				AT	RD/Rd				L	0	0	1	1	1	1	1	1	0	1				

Формат 8c: MPF2S[.cc] S3, S4, D2 <OP1> <R.L←→R.L>

Пример - MPF2S.eq R4, R2, R6 ANDL R6, R0, R8 R8.L, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				cc	RD				0	cc	1	0	1	1	1	1	1	0	1				

Формат 8d: MPF2S S3, S4, D2 <OP1><R←→RC>

Пример - MPF2S R4, R2, R6 ANDL R6, R0, R8 CCR, R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	Rs/Rd				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				0	0	RC				sc	de	1	1	1	1	1	1	1	0	1			

1.93 MPSS — Умножение целое со знаком (short)

Операция:

- трёхадресный вариант short

s1, s2, D; s1[15:0] * s[15:0]

→ D[31:0]

- двухадресный вариант short

s, D; s[15:0] * d[15:0]

→ D[31

:0]

Описание: в формате short вычисляется произведение (целочисленное со знаком) операндов-источников (s1,s2 - в трёхадресном варианте; s,D[15:0] - в двухадресном варианте); 32-разрядный результат помещается в операнд-приемник D. В качестве первого операнда-источника (s1 - в трёхадресном варианте; s - в двухадресном варианте) может использоваться непосредственный операнд #16.

Тип OP2
 Время исполнения (тактов) 2
 Форматы: 1, 2, 3, 4, 5, 6, 7, 8
 Признаки результата

U	N	Z	V	C
√	√	√	-	-

1.93.1 Синтаксис ассемблера и код инструкции

Формат 1: MPSS[.cc] s1,s2,D

Пример - MPSS.ne R2,R6,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				D				s2				0	0	cc			0	0	0	1	1	1	1	1	1	1	1	1	1	0	

Формат 2: MPSS[.cc] #16,s2,D

Пример - MPSS.ne 10,R5,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				D				s2				0	0	cc			0	0	1	0	1	1	1	1	1	1	1	1	1	0	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	#16															

Формат 3: MPSS #16,D

Пример - MPSS 0x10,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
D				#16												0	0	1	1	1	1	1	1	1	1	1	0				

Формат 4: MPSS s,D <XRAM←→R.L>

Пример - MPSS R2,R4 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

s	D	R	A	mode	u	0	1	de	0	1	1	1	1	1	1	1	0
---	---	---	---	------	---	---	---	----	---	---	---	---	---	---	---	---	---

Формат 5: MPSS s,D <R/R.L←→R/R.L>

Пример - MPSS R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				D				RS/Rs				L	RD/Rd				1	1	0	0	1	1	1	1	1	1	1	1	1	1	0

Формат 6: MPSS s,D <R←→RC>

Пример - MPSS R2,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				D				R				sc	RC				1	0	de	0	1	1	1	1	1	1	1	1	1	1	0

Формат 7: MPSS[.cc] s,D <#16/32→RC/R/R.L>

Пример - MPSS R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	1	1	1	1	1	1	1	1	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: MPSS s3,s4,D2 <OP1> <XRAM←→R.L> <YRAM→R0>

Пример - MPSS R4,R2,R6 ANDL R6,R0,R8 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	R				u	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32	
s3				D2				s4				AT	mode				A	de	0	0	0	1	1	1	1	1	1	1	1	1	1	0

Формат 8b: MPSS s3,s4,D2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Пример - MPSS R4,R2,R6 ANDL R6,R0,R8 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS/Rs				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				D2				s4				AT		RD/Rd				L		0	0	1	0	1	1	1	1	1	0		

Формат 8с: MPSS [.cc] s3,s4,D2 <OP1> <R.L←→R.L>

Пример - MPSS.eq R4,R2,R6 ANDL R6,R0,R8 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M		RS				0	0	0	0	0	OP1								

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				D2				s4				cc		RD				0	cc		1	0	0	1	1	1	1	0			

Формат 8d: MPSS s3,s4,D2 <OP1><R←→RC>

Пример - MPSS R4,R2,R6 ANDL R6,R0,R8 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M		Rs/Rd				0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				D2				s4				0	0	RC				sc	de	1	1	0	1	1	1	1	0				

1.94 MPUU – Умножение целое без знака (short)

Операция:

- трёхадресный вариант short

s1,s2,D; s1 [15:0] * s2 [15:0]

→ D[31:0]

- двухадресный вариант short

s,D; s [15:0] * d [15:0]

→ D[31:0]

Описание: в формате short вычисляется произведение (целочисленное без знака) операндов-источников (s1,s2 - в трёхадресном варианте; s,D[15:0] - в двухадресном варианте); 32-разрядный результат помещается в операнд-приемник D. В качестве первого операнда-источника (s1 - в трёхадресном варианте; s - в двухадресном варианте) может использоваться непосредственный операнд #16.

Тип OP2

Время исполнения (тактов) 2

Форматы: 1, 2, 3, 4, 5, 6,

7, 8 Признаки результата

U	N	Z	V	C
√	-	√	-	-

1.94.1 Синтаксис ассемблера и код инструкции

Формат 1: MPUU[.cc]

s1, s2, D Пример - MPUU.ne

R2, R6, R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				D				s2				0	0	cc				0	0	0	1	1	1	1	1	1	0	1	1		

Формат 2: MPUU[.cc] #16, s2, D

Пример - MPUU.ne 10, R5, R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				D				s2				0	0	cc				0	0	1	0	1	1	1	1	1	1	0	1	1	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	#16															

Формат 3: MPUU #16, D

Пример - MPUU

0x10, R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
D				#16												0	0	1	1	1	1	1	1	1	0	1	1				

Формат 4: MPUU s, D <XRAM←→R.L>

Пример - MPUU R2, R4 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				D				R				A				mode		u	0	1	de	0	1	1	1	1	1	0	1	1	

Формат 5: MPUU s, D <R/R.L←→R/R.L>

Пример - MPUU R2, R4 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				D				RS/Rs				L	RD/Rd				1	1	0	0	1	1	1	1	1	0	1	1			

Формат 6: MPUU s,D <R←→RC>

Пример - MPUU R2,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				D				R				sc	RC				1	0	de	0	1	1	1	1	0	1	1				

Формат 7: MPUU[.cc] s,D <#16/32→RC/R/R.L>

Пример - MPUU R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	1	1	1	0	1	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: MPUU s3,s4,D2 <OP1> <XRAM←→R.L> <YRAM→R0>

Пример - MPUU R4,R2,R6 ANDL R6,R0,R8 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	R				u	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				D2				s4				AT	mode				A	de	0	0	0	1	1	0	1	1					

Формат 8b: MPUU s3,s4,D2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Пример - MPUU R4,R2,R6 ANDL R6,R0,R8 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS/Rs				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				D2				s4				AT	RD/Rd				L	0	0	1	0	1	1	0	1	1					

Формат 8c: MPUU[.cc] s3,s4,D2 <OP1> <R.L←→R.L>

Пример - MPUU.eq R4,R2,R6 ANDL R6,R0,R8 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

S1/s1	D/d	S2/s2	M	RS	0	0	0	0	0	OP1
-------	-----	-------	---	----	---	---	---	---	---	-----

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				D2				s4				cc		RD			0	cc		1	0	0	1	1	0	1	1				

Формат 8d: MPUU s3,s4,D2 <OP1><R←→RC>

Пример - MPUU R4,R2,R6 ANDL R6,R0,R8 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	Rs/Rd			0	0	0	0	OP1											

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				D2				s4				0	0	RC			sc	de	1	1	0	1	1	0	1	1					

1.95 MPX — Умножение дробное комплексное, второй операнд – комплекс-но-сопряженный

Операция:

- трёхадресный вариант (X8) S1,S2; (X16) D;

$$((S1[31:24]*S2[31:24])\ll 1) + ((S1[15:8]*S2[15:8])\ll 1) \rightarrow D[31:16]$$

$$((S1[15:8]*S2[31:24])\ll 1) - ((S1[31:24]*S2[15:8])\ll 1) \rightarrow D[15:0]$$

- двухадресный вариант (X8) S; (X16) D;

$$((S[31:24]*D[31:24])\ll 1) + ((S[15:8]*D[15:8])\ll 1) \rightarrow D[31:16]$$

$$((S[15:8]*D[31:24])\ll 1) - ((S[31:24]*D[15:8])\ll 1) \rightarrow D[15:0]$$

Описание: вычисляется произведение двух комплексных дробных чисел, представленных в формате X8. Первым сомножителем является операнд S1 (в трёхадресном варианте) или S (в двухадресном варианте); вторым сомножителем является комплексное сопряжение операнда S2 (в трёхадресном варианте) или D (в двухадресном варианте). Результат в формате X16 помещается в регистр D. В качестве первого операнда-источника (s1 - в трёхадресном варианте; s - в двухадресном варианте) может использоваться непосредственный операнд #32.

Тип OP2

Время исполнения (тактов) 2 Форматы: 1, 2, 4, 5, 6, 7, 8 Признаки результата

U	N	Z	V	C
*Ur&Ui	*Nr	*Zr	*Vr Vi	*Ni

1.95.1 Синтаксис ассемблера и код инструкции

Формат 1: MPX[.cc] S1,S2,D

Пример - MPX.ne R2,R6,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	0	cc			0	0	0	1	1	1	1	0	1	1	0				

Формат 2: MPX[.cc] #32,S2,D

Пример - MPX.ne 10,R5,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
x				D				S2				0	0	cc			0	0	1	0	1	1	1	0	1	1	0				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	#16															

Формат 4: MPX S,D <XRAM \leftrightarrow R.L>

Пример - MPX R2,R4 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode		u	0	1	de	0	1	1	1	0	1	1	0		

Формат 5: MPX S,D <R/R.L \leftrightarrow R/R.L>

Пример - MPX R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	1	1	1	0	1	1	0				

Формат 6: MPX S,D <R \leftrightarrow RC>

Пример - MPX R2,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

S	D	R	sc	RC	1	0	de	0	1	1	1	0	1	1	0
---	---	---	----	----	---	---	----	---	---	---	---	---	---	---	---

формат 7: MPX[.cc] S,D <#16/32→RC/R/R.L>

Пример - MPX R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	1	1	0	1	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

формат 8a: MPX S3,S4,D2 <OP1> <XRAM←→R.L> <YRAM→R0>

Пример - MPX R4,R2,R6 ANDL R6,R0,R8 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	R				u	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				AT	mode				A	de	0	0	0	1	0	1	1	0					

формат 8b: MPX S3,S4,D2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Пример - MPX R4,R2,R6 ANDL R6,R0,R8 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS/Rs				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				D2				s4				AT	RD/Rd				L	0	0	1	0	1	0	1	1	0					

формат 8c: MPX[.cc] s3,s4,D2 <OP1> <R.L←→R.L>

Пример - MPX.eq R4,R2,R6 ANDL R6,R0,R8 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				D2				s4				cc	RD				0	cc	1	0	0	1	0	1	1	0					

формат 8d: MPX s3,s4,D2 <OP1><R←→RC>

Пример - MPX R4, R2, R6 ANDL R6, R0, R8 CCR, R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	Rs/Rd				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				D2				s4				0	0	RC				sc	de	1	1	0	1	0	1	1	0	1	1	0	

1.96 MPYL — Умножение целое со знаком (long)

Операция:

```
long S1, S2; Int64 D;
S1[31:0] * S2[31:0] → D[63:0]
```

Описание: в формате long вычисляется произведение операндов-источников S1, S2. Умножение целочисленное со знаком, результат – 64-разрядный (Int64), сохраняется в операнде-приемнике по адресу D. В бит C регистра CCR заносится 31-й разряд результата (для последующего возможного округления результата до 32 разрядов).

Тип: OP2

Форматы: 1, 8

Признаки результата

U	N	Z	V	C
√	√	√	-	*
				D[31]

1.96.1 Синтаксис ассемблера и код инструкции

Формат 1: MPYL[.cc] S1, S2, D

Пример - MPYL.ne R2.L, R6.L, R12.D

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				1	0	cc				0	0	0	1	1	1	1	1	1	1	0	1		

Формат 8a: MPYL S3, S4, D2 <OP1> <XRAM←→R.L> <YRAM→R0>

Пример - MPYL R4.L, R2.L, R6.D ANDL R6, R0, R8 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	R				u	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				AT	mode				A	de	0	0	1	1	1	1	0	1					

Формат 8b: MPYL S3,S4,D2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Пример - MPYL R4.L,R2.L,R6.D ANDL R6,R0,R8 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS/Rs				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				AT	RD/Rd				L	0	0	1	1	1	1	1	0	1					

Формат 8c: MPYL[.cc] S3,S4,D2 <OP1> <R.L←→R.L>

Пример - MPYL.eq R4.L,R2.L,R6.D ANDL R6,R0,R8 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				cc	RD				0	cc	1	0	1	1	1	1	0	1					

Формат 8d: MPYL S3,S4,D2 <OP1> <R←→RC>

Пример - MPYL R4.L,R2.L,R6.D ANDL R6,R0,R8 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	Rs/Rd				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				0	0	RC				sc	de	1	1	1	1	1	1	0	1				

1.97 MSKG – Формирование маски (short)

Операция:

- *трёхдресный вариант* short $s1, s2, d$;
 $\{\{s2, 0xffff\} \ll s1\}[31:16] \rightarrow d$
 - *двухдресный вариант* short s, d ;
 $\{\{d, 0xffff\} \ll s\}[31:16] \rightarrow d$

Описание: операнд-источник $s2$ (в трёхдресном варианте) или d (в двухдресном варианте) сдвигается влево на количество разрядов, заданное $s1$ (в трёхдресном варианте) или s (в двухдресном варианте) и результат помещается в операнд-приемник d . Выдвинутые за пределы разрядной сетки разряды теряются. Младшие, освободившиеся в результате сдвига разряды заполняются единицами.

В качестве первого операнда-источника ($s1$ - в трёхдресном варианте; s - в двухдресном варианте) может использоваться непосредственный операнд #5.

Тип OP2
 Время исполнения (тактов) 2
 Форматы: 1, 4, 5, 6,
 7, 8 Признаки результата

U	N	Z	V	C
-	-	-	-	-

1.97.2 Синтаксис ассемблера и код инструкции

Формат 1: **MSKG[.cc] s1/#5, s2, d**

Примеры - MSKG.ne
 R1, R5, R12 MSKG.ne
 11, R5, R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s1/#5					d					s2					#	0	cc					0	0	0	1	1	1	0	1	0	1	0

Формат 4: **MSKG s/#5, d** <XRAM←→R.L>

Примеры - MSKG R1, R2
 R8, (A0)+ MSKG
 11, R2 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s/#5					d					R				A				mode		u	0	1	de	#	1	1	0	1	0	1	0

Формат 5: **MSKG s,d** <R/R.L←→R/R.L>

Примеры - MSKG R1,R2
 R8.L,R12.L MSKG
 15,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s/#5					d					RS/Rs				L	RD/Rd				1	1	0	#	1	1	0	1	0	1	0		

Формат 6: **MSKG s,d** <R←→RC>

Примеры - MSKG R1,R5 R7,CCR
 MSKG 1,R5 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s/#5					d					R				sc	RC				1	0	de	#	1	1	0	1	0	1	0	1	0

Формат 7: **MSKG[.cc] s,d** <#16/32→RC/R/R.L>

Пример - MSKG R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s					d					RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	1	0	1	0	1	0	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: **MSKG s3/#5,s4,d2** <OP1> <XRAM←→R.L> <YRAM→R0>

Примеры - MSKG R1,R2,R5 ANDL R6,R0,R8 R8,(A0)+ (AT),R0
 MSKG 1,R2,R5 ANDL R6,R0,R8 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2				M	R				u	0	0	0	0	OP1							

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					d2					s4				AT	mode				A	de	0	0	#	0	1	0	1	0			

Формат 8b: MSKG s3/#5,s4,d2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Примеры - MSKG R1,R2,R5 ANDL R6,R0,R8 R8,R15 (AT),R0
 MSKG 1,R2,R5 ANDL R6,R0,R8 R8,R15(AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS/Rs				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5				d2				s4				AT	RD/Rd				L	0	0	1	#	0	1	0	1	0					

Формат 8c: MSKG[.cc] s3/#5,s4,d2 <OP1> <R.L←→R.L>

Примеры - MSKG.eq R1,R2,R5 ANDL R6,R0,R8 R8.L,R16.L
 MSKG.eq 1,R2,R5 ANDL R6,R0,R8 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS				0	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5				d2				s4				cc	RD				0	cc	1	0	#	0	1	0	1	0					

Формат 8d: MSKG s3/#5,s4,d2 <OP1> <R←→RC>

Примеры - MSKG R1,R2,R5 ANDL R6,R0,R8 CCR,R17

MSKG 1, R2, R5 ANDL R6, R0, R8 CCR, R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	Rs/Rd				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5				d2				s4				0	0	RC				sc	de	1	1	#	0	1	0	1	0				

1.981.98 MSKGL – Формирование маски (long)

1.98.1 Операция:

- *трёхадресный вариант* short s1; long S2, D;

$\{\{S2, 0xffffffff\} \ll s1\}[63:32] \rightarrow D$

- *двухадресный вариант* short s; long D;

$\{\{D, 0xffffffff\} \ll s\}[63:32] \rightarrow D$

Описание: операнд-источник S2 (в трёхадресном варианте) или D (в двухадресном варианте) сдвигается влево на количество разрядов, заданное s1 (в трёхадресном варианте) или s (в двухадресном варианте) и результат помещается в операнд-приемник D. Выдвинутые за пределы разрядной сетки разряды теряются. Младшие освободившиеся в результате сдвига разряды заполняются единицами.

В качестве первого операнда-источника (s1 - в трёхадресном варианте; s - в двухадресном варианте) может использоваться непосредственный операнд #5.

Тип OP2

Время исполнения (тактов) 2

Форматы: 1, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
-	-	-	-	-

1.98.2 Синтаксис ассемблера и код инструкции

Формат 1: MSKGL[.cc] s1/#5, S2, D

Примеры - MSKGL.ne R2,R6,R12
 MSKGL.ne 17,R6,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s1/#5					D					S2					#	0	cc					0	0	0	1	1	1	0	1	0	1	1

формат 4: MSKGL s/#5,D <XRAM←→R.L>

Примеры - MSKGL R2,R4 R8,(A0)+
 MSKGL 17,R4 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																																																					
s/#5					D					R					A					mode					u					0					1					de					#					1					1					0					1					0					1					1				

Формат 5: MSKGL s,D <R/R.L←→R/R.L>

Примеры - MSKGL R2,R4 R8.L,R12.L
MSKGL 15,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																																																
s/#5					D					RS/Rs					L					RD/Rd					1					1					0					#					1					1					0					1					0					1					1				

Формат 6: MSKGL s,D <R←→RC>

Примеры - MSKGL R2,R6 R7,CCR
MSKGL 1,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																																																
s/#5					D					R					sc					RC					1					0					de					#					1					1					0					1					0					1					1				

Формат 7: MSKGL[.cc] s,D <#16/32→RC/R/R.L>

Пример - MSKGL R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																																																					
s					D					RD/Rd/RC					L/sc					sr					cc					1					1					1					0					1					1					0					1					0					1					1				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: MSKGL s3/#5,s4,D2 <OP1> <XRAM←→R.L> <YRAM→R0>

Примеры - MSKGL R1,R2,R6 ANDL R6,R0,R8 R8,(A0)+ (AT),R0
MSKGL 1,R2,R6 ANDL R6,R0,R8 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																							
S1/s1					D/d					S2/s2					M					R					u					0					0					0					0					OP1				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32						
s3/#5					D2				S4				AT		mode			A		de		0		0		#		0		1		0		1		1	

Формат 8b: MSKGL s3/#5,S4,D2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Примеры - MSKGL R1,R2,R6 ANDL R6,R0,R8 R8,R15 (AT),R0
 MSKGL 1,R2,R6 ANDL R6,R0,R8 R8,R15(AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
S1/s1					D/d				S2/s2				M		RS/Rs					0		0		0		0		OP1					

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32								
s3/#5					D2				S4				AT		RD/Rd					L		0		0		1		#		0		1		0		1		1	

Формат 8c: MSKGL[.cc] s3/#5,S4,D2 <OP1> <R.L←→R.L>

Примеры - MSKGL.eq R1,R2,R6 ANDL R6,R0,R8 R8.L,R16.L

MSKGL.eq 1, R2, R6 ANDL R6, R0, R8 R8.L, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2					M	RS					0	0	0	0	0	OP1					

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					D2					S4					cc	RD					0	cc	1	0	#	0	1	0	1	1	

Формат 8d: MSKGL s3/#5, S4, D2 <OP1> <R←→RC>

Примеры - MSKGL R1, R2, R6 ANDL R6, R0, R8 CCR, R17
 MSKGL 1, R2, R6 ANDL R6, R0, R8 CCR, R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2					M	Rs/Rd					0	0	0	0	OP1						

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3/#5					D2					S4					0	0	RC					sc	de	1	1	#	0	1	0	1	1

1.99 NEG — Изменение знака (short)

Операция: short s,d;0 - s → d

Описание: в формате short из нуля вычитается операнд-источник s, результат помещается в операнд-приемник d.

Тип OP1

Время исполнения (тактов) 2

Форматы: 1, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
√	√	√	√	-

1.99.2 Синтаксис ассемблера и код инструкции

формат 1: NEG[.cc] s,d

Пример - NEG.ne R1,R5

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				0	0	0	0	0	0	cc				0	0	0	1	0	0	1	0	0	0	0	0	0	1

формат 4: NEG s,d <XRAM \leftrightarrow R.L>

Пример - NEG R1,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				A				mode	u	0	1	de	0	0	0	1	0	0	0	0	0	0	1

формат 5: NEG s,d <R/R.L \leftrightarrow R/R.L>

Пример - NEG R1,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RS/Rs				L	RD/Rd				1	1	0	0	0	0	1	0	0	0	1				

Формат 6: NEG s,d <R←→RC>

Пример - NEG R1,R2 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				sc	RC				1	0	de	0	0	1	0	0	1	0	0	1			

Формат 7: NEG[.cc] s,d #16/32→RC/R/R.L>

Пример - NEG R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	0	1	0	0	0	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: NEG[s] s,d <OP2><XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R5,R0,R8 NEG R1,R2 R8,(A0)+ (AT),R0
 LSRL R5,R0,R8 NEG_s R1,R2 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				0	0	0	0	0	M	R				u	0	0	0	0	0	0	1	0	0	0	1		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2>NEG[s] s,d <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R5,R0,R8 NEG R1,R2 R8,R15 (AT),R0
 LSRL R5,R0,R8 NEG_s R1,R2 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

s	d	0	0	0	0	0	M	RS/Rs	0	0	0	0	0	0	0	1	0	0	0	1
---	---	---	---	---	---	---	---	-------	---	---	---	---	---	---	---	---	---	---	---	---

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2				S4/s4				AT		RD/Rd				L	0	0	1	#	OP2							

Формат 8с: <OP2.сc>NEG[s] s,d <R.L←→R.L>

Примеры - LSRL.eq R5,R0,R8 NEG R1,R2 R8.L,R16.L
 LSRL.eq R5,R0,R8 NEGs R1,R2 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s					d				0	0	0	0	0	M	RS				0	0	0	0	0	0	0	1	0	0	0	1	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2				S4/s4				cc		RD				0	cc		1	0	#	OP2						

Формат 8d: <OP2> NEG[s] s,d <R←→RC>

Примеры - L SRL R5,R0,R8 NEG R1,R2 CCR,R17
 L SRL R5,R0,R8 NEG_s R1,R2 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				0	0	0	0	0	M	Rs/Rd				0	0	0	0	0	0	1	0	0	0	0	1		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				0	0	RC				sc	de	1	1	#	OP2								

1.100 NEGL – Изменение знака (long)

Операция: long S,D;0 - S → D

Описание: в формате long из нуля вычитается операнд-источник S, результат помещается в операнд-приемник D.

Тип OP1

Время исполнения (тактов) 2

Форматы: 1, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
√	√	√	√	-

1.100.2 Синтаксис ассемблера и код инструкции

Формат 1: NEGL[.cc] S,D

Пример - NEGL.ne R2,R6

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	cc				0	0	0	1	0	1	1	0	0	0	1			

Формат 4: NEGL S,D <XRAM←→R.L>

Пример - NEGL R2,R4 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode	u	0	1	de	0	0	1	1	0	0	0	0	1		

Формат 5: NEGL S,D <R/R.L←→R/R.L>

Пример - NEGL R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	0	1	1	0	0	0	1				

Формат 6: NEGL S,D <R←→RC>

Пример - NEGL R2,R4 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	0	1	1	0	0	0	1				

Формат 7: NEGL[.cc] S,D #16/32→RC/R/R.L>

Пример - NEGL R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	1	1	0	0	1				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: <OP2>NEGL[s] S,D <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 NEGL R2,R4 R8,(A0)+ (AT),R0

LSRL R6,R0,R8 NEGLs R2,R4 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	M	R				u	0	0	0	0	0	0	1	1	0	0	0	1	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode	A	de	0	0	#	OP2												

Формат 8б: <OP2>NEGL[s] S,D <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 NEGL R2,R4 R8,R15 (AT),R0

LSRL R6,R0,R8 NEGLs R2,R4 R8,R15(AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	M	RS/Rs				0	0	0	0	0	1	1	0	0	0	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd				L	0	0	1	#	OP2									

Формат 8с: <OP2.cc>NEGL[s] S,D <R.L←→R.L>

Примеры - LSRL.eq R6,R0,R8 NEGL R2,R4 R8.L,R16.L
 LSRL.eq R6,R0,R8 NEGLs R2,R4 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					0	0	0	0	0	M	RS					0	0	0	0	0	0	1	1	0	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8d: <OP2>NEGL[s] S,D <R←→RC>

Примеры - LSRL R6,R0,R8 NEGL R2,R4 CCR,R17
 LSRL R6,R0,R8 NEGLs R2,R4 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	M	Rs/Rd				0	0	0	0	0	1	1	0	0	0	0	1		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				0	0	RC				sc	de	1	1	#	OP2								

1.101 NOP – Пустая операция

1.101.1 Операция: пустая операция

Описание: пустая операция. Изменяется только состояние программного счетчика РС. В параллельной инструкции (формат 8) NOP может быть операцией типа OP1 или OP2.

Тип OP1, OP2

Время исполнения (тактов) 2

Форматы: 3, 8

Признаки результата

U	N	Z	V	C
-	-	-	-	-

1.101.2 Синтаксис ассемблера и код инструкции

Формат 3 (OP1): NOP

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0	0	0	0	0	0	0

Формат 8a (OP1): <OP2> NOP <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R5, R0, R8 NOP R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				0	0	0	0	0	0	R				u	0	0	0	0	1	0	0	0	0	0	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----

S3/s3/#5	D2/d2	S4/s4	AT	mode	A	de	0	0	#	OP2
----------	-------	-------	----	------	---	----	---	---	---	-----

Формат 8a (OP2): NOP <OP1><XRAM<->R.L> <YRAM->R0>

Примеры - NOP ORL R5, R0, R8 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D1/d1				S2/s2				M	R				u	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32	
s				d				0	0	0	0	0	0	AT	mode				A	de	0	0	0	0	0	0	0	0	0	0	0	0

Формат 8b (OP1): <OP2>NOP <R/R.L<->R/R.L> <YRAM->R0>

Примеры - LSRL R5, R0, R8 NOP R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																																
s				d				0				0				0				0				RS/Rs				0				0				0				1				0				0				0				0				0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32					
S3/s3/#5					D2/d2					S4/s4					AT		RD/Rd					L		0		0		1		#		OP2				

Формат 8b (OP2): NOP <OP1><R/R.L←→R/R.L> <YRAM→R0>

Примеры - NOP ORL R5, R0, R8 R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0							
S1/s1				D1/d1				S2/s2				M		RS/Rs				0				0				0				0				OP1				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32																				
s				d				0				0				0				0				AT				RD/Rd				L		0		0		1		0		0		0		0		0		0	

Формат 8c (OP1): <OP2.cc>NOP <R.L←→R.L>

Примеры - LSRL.eq R5, R0, R8 NOP R8.L, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																																
s				d				0				0				0				0				RS				0				0				0				0				1				0				0				0				0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32					
S3/s3/#5					D2/d2					S4/s4					cc		RD					0		cc		1		0		#		OP2				

Формат 8c (OP2): NOP[.cc] <OP1> <R.L←→R.L>

Примеры - NOP.eq ORL R5, R0, R8 R8.L, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0							
S1/s1				D1/d1				S2/s2				M		RS				0				0				0				0				OP1				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32																				
s				d				0				0				0				0				cc				RD				0		cc		1		0		0		0		0		0		0		0	

Формат 8d (OP1): <OP2> NOP <R←→RC>

Примеры - LSRL R5, R0, R8 NOP CCR, R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s					d					0	0	0	0	0	0	Rs/Rd					0	0	0	0	1	0	0	0	0	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

Формат 8d (OP2): **NOP** <OP1> <R←→RC>

Примеры - NOP ORL R5,R0,R8 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D1/d1					S2/s2					M	Rs/Rd					0	0	0	0	OP1						

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s				d				0	0	0	0	0	0	RC				sc	de	1	1	0	0	0	0	0	0	0	0	0	0

1.101 NOT — Логическое отрицание (short)

1.102.1 Операция: short s,d; $\sim s \rightarrow d$

Описание: в формате short производится побитная логическая инверсия операнда-источника s, результат помещается в операнд-приемник d.

Тип OP1

Время исполнения (тактов) 1

Форматы: 1, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
√	√	√	-	-

1.102.2 Синтаксис ассемблера и код инструкции

Формат 1: NOT[.cc] s,d

Пример - NOT.ne R1,R5

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				0	0	0	0	0	0	cc				0	0	0	1	1	0	0	1	0	0	1	0	0	1

Формат 4: NOT s,d <XRAM \leftrightarrow R.L>

Пример - NOT R1,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				A				mode		u	0	1	de	0	1	0	0	1	0	0	1		

Формат 5: NOT s,d <R/R.L \leftrightarrow R/R.L>

Пример - NOT R1, R2 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RS/Rs				L	RD/Rd				1	1	0	0	1	0	0	1	0	0	1	0	0	1	

Формат 6: NOT s,d <R←→RC>

Пример - NOT R1, R2 R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				sc	RC				1	0	de	0	1	0	0	1	0	0	1	0	0	1	

Формат 7: NOT[.cc] s,d #16/32→RC/R/R.L>

Пример - NOT R2, R0 0x12345678, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
s				d				RD/Rd/RC				L/sc		sr		cc				1	1	1	0	1	0	0	1	0	0	1	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2>NOT s,d <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R5, R0, R8 NOT R1, R2 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				0	0	0	0	0	0	R				u	0	0	0	0	0	1	0	0	0	1	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2>NOT s,d <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R5, R0, R8 NOT R1, R2 R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				0	0	0	0	0	0	RS/Rs				0	0	0	0	1	0	0	1	0	0	1	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd				L	0	0	1	#	OP2									

Формат 8c: <OP2.cc>NOT s,d <R.L←→R.L>

Примеры - LSRL.eq R5, R0, R8 NOT R1, R2 R8.L, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				0	0	0	0	0	0	RS				0	0	0	0	0	1	0	0	1	0	0	1		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----

S3/s3/#5	D2/d2	S4/s4	cc	RD	0	cc	1	0	#	OP2
----------	-------	-------	----	----	---	----	---	---	---	-----

Формат 8d: <OP2> NOT s,d <R←→RC>

Примеры - LSRL R5,R0,R8 NOT R1,R2 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				0	0	0	0	0	0	Rs/Rd				0	0	0	0	1	0	0	1	0	0	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				0	0	RC				sc	de	1	1	#	OP2								

1.102 NOTL – Логическое отрицание (long)

Операция: long S,D;~ S → D

Описание: в формате long производится побитная логическая инверсия операнда-источника S, результат помещается в операнд-приемник D.

Тип OP1

Время исполнения (тактов) 1

Форматы: 1, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
√	√	√	-	-

1.102.1 Синтаксис ассемблера и код инструкции

Формат 1: NOTL[.cc] S,D

Пример - NOTL.ne R2,R6

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	0	0	cc				0	0	0	1	1	0	1	1	0	0	1	

Формат 4: NOTL S,D <XRAM↔R.L>

Пример - NOTL R2,R4 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode		u	0	1	de	0	1	0	1	1	0	0	1		

Формат 5: NOTL S,D <R/R.L↔R/R.L>

Пример - NOTL R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	1	0	1	1	0	0	1				

Формат 6: NOTL S,D <R↔RC>

Пример - NOTL R2,R4 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	1	0	1	1	0	0	1				

Формат 7: NOTL[.cc] S,D #16/32→RC/R/R.L>

Пример - NOTL R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	0	1	1	0	0	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: <OP2> NOTL S,D <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 NOTL R2,R4 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
S					D					0	0	0	0	0	0	R					u	0	0	0	0	0	1	0	1	1	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	mode					A	de	0	0	#	OP2					

Формат 8б: <OP2> NOTL S,D <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 NOTL R2,R4 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S					D					0	0	0	0	0	0	RS/Rs					0	0	0	0	1	0	1	1	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8с: <OP2.cc>NOTL S,D <R.L←→R.L>

Примеры - LSRL.eq R6,R0,R8 NOTL R2,R4 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					0	0	0	0	0	0	RS					0	0	0	0	0	1	0	1	1	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8д: <OP2> NOTL S,D <R←→RC>

Примеры - LSRL R6,R0,R8 NOTL R2,R4 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S					D					0	0	0	0	0	M	Rs/Rd					0	0	0	0	1	0	1	1	0	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----

S3/s3/#5	D2/d2	S4/s4	0	0	RC	sc	de	1	1	#	OP2
----------	-------	-------	---	---	----	----	----	---	---	---	-----

1.103 OR – Логическое ИЛИ (short)

Операция:

- *трёхадресный вариант* short $s1, s2, dis1 \mid s2 \rightarrow d$

- *двухадресный вариант* short $s, dis \mid d \rightarrow d$

Описание: в формате short выполняется побитное логическое сложение операндов-источников ($s1, s2$ - в трёхадресном варианте; s, d - в двухадресном варианте); результат помещается в операнд-приемник d . В качестве первого операнда-источника ($s1$ - в трёхадресном варианте; s - в двухадресном варианте) может использоваться непосредственный операнд #16.

Тип OP1

Время исполнения (тактов) 1
 Форматы: 1, 2, 3, 4, 5, 6, 7, 8
 Признаки результата

U	N	Z	V	C
√	√	√	-	-

1.105.2 Синтаксис ассемблера и код инструкции

Формат 1: OR[.cc] s1,s2,d

Примеры - OR.ne R1,R5,R12
 OR R1,R5,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				0	0	cc				0	0	0	1	1	0	0	0	1	0	1			

Формат 2: OR[.cc] #16,s2,d

Пример - OR.ne 15,R5,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				0	0	cc				0	0	1	0	1	0	0	0	1	0	1			

Формат 3: OR #16,d

Пример - OR 0x11,R12

Код инструкции

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	#16															

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
d				#16												0	0	1	1	1	0	0	0	1	0	1					

Формат 4: OR s,d <XRAM←→R.L>

Пример - OR R1,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				A				mode	u	0	1	de	0	1	0	0	0	0	1	0	1						

Формат 5: OR s,d <R/R.L←→R/R.L>

Пример - OR R1, R2 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RS/Rs				L	RD/Rd				1	1	0	0	1	0	0	0	1	0	1				

Формат 6: OR s, d <R←→RC>

Пример - OR R1, R5 R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				sc	RC				1	0	de	0	1	0	0	0	0	1	0	1			

Формат 7: OR[.cc] s,d <#16/32→RC/R/R.L>

Пример - OR R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	0	0	0	0	1	0	1		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: <OP2> OR s1,s2,d <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 OR R1,R2,R5 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				M	R				u	0	0	0	0	1	0	0	0	0	1	0	1		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2> OR s1,s2,d <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 OR R1,R2,R5 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				M	RS/Rs				0	0	0	0	1	0	0	0	0	1	0	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd				L	0	0	1	#	OP2									

Формат 8с: <OP2.cc> OR s1,s2,d <R.L←→R.L>

Пример - LSRL.eq R6,R0,R8 OR R1,R2,R5 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				M	RS				0	0	0	0	0	1	0	0	0	0	1	0	1		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32	
S3/s3/#5					D2/d2					S4/s4					cc		RD					0	cc		1	0	#	OP2				

Формат 8d: <OP2> OR s1,s2,d <R←→RC>

Пример - LSRL R6,R0,R8 OR R1,R2,R5 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1					d					s2					M	Rs/Rd					0	0	0	0	1	0	0	0	1	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.104 1.106 ORC – Логическое ИЛИ с инверсией (short)

Операция:

- трёхадресный вариант short s1,s2,d: s1 | ~s2 → d

- двухадресный вариант short s,d: s | ~d → d

Описание: в формате short выполняется побитное логическое сложение операнда- источника (s1 - в трёхадресном варианте; s - в двухадресном варианте) с инверсией второго операнда (s2 - в трёхадресном варианте; d - в двухадресном варианте). Результат помещается в операнд-приемник d. В качестве первого операнда-источника (s1 - в трёхадресном варианте; s - в двухадресном варианте) может использоваться непосредственный операнд #16.

Тип OP1

Время исполнения (тактов) 1

Форматы: 1, 2, 3, 4, 5, 6,

7, 8 Признаки результата

U	N	Z	V	C
√	√	√	-	-

1.106.2 Синтаксис ассемблера и код инструкции

Формат 1: ORC[.cc] s1,s2,d

Примеры - ORC.ne
R1,R5,R12 ORC
R1,R5,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s1				d				s2				0	0	cc				0	0	0	1	1	0	0	0	1	1	0	0	1	1	0

Формат 2: ORC [.cc]

#16, s2, d Пример - ORC.ne

15, R5, R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
s1				d				s2				0	0	cc				0	0	1	0	1	0	0	0	0	1	1	0	0	1	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	#16															

Формат 3: ORC #16, d

Пример - ORC

0x11, R12 Код

инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
d				#16																0	0	1	1	1	0	0	0	1	1	0	

Формат 4: ORC s, d <XRAM \leftrightarrow R.L>

Пример - ORC R1, R2 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				A				mode		u	0	1	de	0	1	0	0	0	0	1	1	0	

Формат 5: ORC s, d <R/R.L \leftrightarrow R/R.L>

Пример - ORC R1, R2 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RS/Rs				L	RD/Rd				1	1	0	0	1	0	0	0	1	1	0				

Формат 6: ORC s, d <R \leftrightarrow RC>

Пример - ORC R1, R5 R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				sc	RC				1	0	de	0	1	0	0	0	1	1	0				

Формат 7: ORC [.cc] s, d <#16/32 \rightarrow RC/R/R.L>

Пример - ORC R2, R0 0x12345678, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	0	0	0	1	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: <OP2> **ORC s1,s2,d** <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 ORC R1,R2,R5 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				M	R				u	0	0	0	0	1	0	0	0	1	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2> **ORC s1,s2,d** <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 ORC R1,R2,R5 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				M	RS/Rs				0	0	0	0	1	0	0	0	1	1	0				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd				L	0	0	1	#	OP2									

Формат 8с: <OP2.cc> **ORC s1,s2,d** <R.L←→R.L>

Пример - LSRL.eq R6,R0,R8 ORC R1,R2,R5 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				M	RS				0	0	0	0	1	0	0	0	1	1	0				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32					
S3/s3/#5					D2/d2					S4/s4					cc		RD					0		cc		1		0		#		OP2				

Формат 8d: <OP2> ORC s1,s2,d <R←→RC>

Пример - LSRL R6,R0,R8 ORC R1,R2,R5 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0								
s1					d					s2					M		Rs/Rd					0		0		0		1		0		0		1		1		0	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32							
S3/s3/#5					D2/d2					S4/s4					0		0		RC					sc		de		1		1		#		OP2				

1.105 ORCL — Логическое ИЛИ с инверсией (long)

Операция:

- трёхадресный вариант long S1,S2,D; S1 | ~S2 → D

- двухадресный вариант long S,D; S | ~D → D

Описание: в формате long выполняется побитное логическое сложение операнда-источника (S1 - в трёхадресном варианте; S - в двухадресном варианте) с инверсией второго операнда (S2 - в трёхадресном варианте; D - в двухадресном варианте). Результат помещается в операнд-приемник D. В качестве первого операнда-источника (S1 - в трёхадресном; S - в двух-адресном варианте) может использоваться непосредственный операнд #32.

Тип OP1

Время исполнения (тактов) 1

Форматы: 1, 2, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
√	√	√	-	-

1.107.2 Синтаксис ассемблера и код инструкции

Формат 1: ORCL[.cc] S1,S2,D

Примеры - ORCL.ne R2, R6, R12
 ORCL R2, R6, R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	0	cc				0	0	0	1	1	0	1	0	1	1	0			

Формат 2: ORCL[.cc] #32, S2, D

Пример - ORCL.ne 15, R6, R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	0	cc				0	0	1	0	1	0	1	0	1	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#32																															

Формат 4: ORCL S,D <XRAM←→R.L>

Пример - ORCL R2,R4 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode		u	0	1	de	0	1	0	1	0	1	1	0		

Формат 5: ORCL S,D <R/R.L←→R/R.L>

Пример - ORCL R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	1	0	1	0	1	1	0				

Формат 6: ORCL S,D <R←→RC>

Пример - ORCL R2,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	1	0	1	0	1	1	0				

Формат 7: ORCL[.cc] S,D <#16/32→RC/R/R.L>

Пример - ORCL R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	0	1	0	1	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: <OP2> ORCL S1,S2,D <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 ORCL R2,R4,R6 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					S2					M	R					u	0	0	0	0	1	0	1	0	1	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	mode					A	de	0	0	#	OP2					

Формат 8b: <OP2> ORCL S1,S2,D <R/R.L←→R/R.L> <YRAM→R0>

Примеч.: LSRL R6,R0,R8 ORCL R2,R4,R6 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1					D					S2					M	RS/Rs					0	0	0	0	1	0	1	0	1	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8с: <OP2.cc> **ORCL S1,S2,D** <R.L←→R.L>

Пример - LSRL.eq R6,R0,R8 ORCL R2,R4,R6 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1					D					S2				M	RS				0	0	0	0	0	0	1	0	1	0	1	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4				cc	RD				0	cc	1	0	#	OP2							

Формат 8d: <OP2> **ORCL S1,S2,D** <R←→RC>

Пример - LSRL R6,R0,R8 ORCL R2,R4,R6 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1					D					S2				M	Rs/Rd				0	0	0	0	1	0	1	0	1	1	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4				0	0	RC				sc	de	1	1	#	OP2						

1.106 ORI — Инверсия логического ИЛИ (short)

Операция:

- *трёхадресный вариант* short s1,s2,d;~ (s1 | s2) → d

- *двухадресный вариант* short s,d;~ (s | d) → d

Описание: в формате short выполняется побитное логическое сложение операндов-источников (s1,s2 - в трёхадресном варианте; s,d - в двухадресном варианте); инверсия результата помещается в операнд-приемник d. В качестве первого операнда-источника (s1 - в трёхадресном варианте; s - в двухадресном варианте) может использоваться непосредственный операнд #16.

Тип OP1

Время исполнения (тактов) 1

Форматы: 1, 2, 3, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
---	---	---	---	---

√	√	√	-	-
---	---	---	---	---

1.108.2 Синтаксис ассемблера и код инструкции

Формат 1: ORI[.cc] s1,s2,d

Примеры - ORI.ne R1,R5,R12

ORI R1,R5,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				0	0	cc				0	0	0	1	1	0	0	0	1	1	1			

Формат 2: ORI[.cc] #16,s2,d

Пример - ORI.ne 15,R5,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				0	0	cc				0	0	1	0	1	0	0	0	0	1	1	1		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	#16															

Формат 3: ORI #16,d

Пример - ORI 0x11,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
d				#16																0	0	1	1	1	0	0	0	1	1	1	

Формат 4: ORI s,d <XRAM←→R.L>

Пример - ORI R1,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				A				mode		u	0	1	de	0	1	0	0	0	0	1	1	1	

Формат 5: ORI s,d <R/R.L←→R/R.L>

Пример - ORI R1,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RS/Rs				L	RD/Rd				1	1	0	0	1	0	0	0	1	1	1				

Формат 6: ORI s,d <R←→RC>

Пример - ORI R1,R5 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				sc	RC				1	0	de	0	1	0	0	0	0	1	1	1			

Формат 7: ORI[.cc] s,d <#16/32→RC/R/R.L>

Пример - ORI R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	0	0	0	1	1	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: <OP2> ORI s1,s2,d <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 ORI R1,R2,R5 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				0	R				u	0	0	0	0	1	0	0	0	1	1	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	mode			A	de	0	0	#	OP2							

Формат 8b: <OP2> ORI s1,s2,d <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 ORI R1,R2,R5 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1					d					s2					0	RS/Rs			0	0	0	0	1	0	0	0	1	1	1		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd			L	0	0	1	#	OP2							

Формат 8c: <OP2.cc> ORI s1,s2,d <R.L←→R.L>

Пример - LSRL.eq R6,R0,R8 ORI R1,R2,R5 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1					d					s2					0	RS			0	0	0	0	0	1	0	0	0	1	1	1	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD			0	cc	1	0	#	OP2							

Формат 8d: <OP2> ORI s1,s2,d <R←→RC>

Пример - LSRL R6,R0,R8 ORI R1,R2,R5 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1					d					s2					0	Rs/Rd			0	0	0	0	1	0	0	0	1	1	1		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC			sc	de	1	1	#	OP2						

1.107 ORL – Логическое ИЛИ (long)

Операция:

- трёхадресный вариант $\text{long } S1, S2, D; S1 \mid S2 \rightarrow D$

- двухадресный вариант $\text{long } S, D; S \mid D \rightarrow D$

Описание: в формате long выполняется побитное логическое сложение операндов- источников (S1,S2 - в трёхадресном варианте; S,D - в двухадресном варианте); результат помещается в операнд-приемник D. В качестве первого операнда-источника (S1 - в трёхадресном варианте; S - в двухадресном варианте) может использоваться непосредственный операнд #32.

Тип OP1

Время исполнения (тактов) 1

Форматы: 1, 2, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
√	√	√	-	-

1.109.2 Синтаксис ассемблера и код инструкции

Формат 1: `ORL[.cc] S1,S2,D`

 Примеры - `ORL.ne R2,R6,R12; ORL R2,R6,R12`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	0	cc				0	0	0	1	1	0	1	0	1	0	1	0	1	

Формат 2: `ORL[.cc] #32,S2,D`

 Пример - `ORL.ne 15,R6,R12` Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	0	cc				0	0	1	0	1	0	1	0	1	0	1	0	1	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#32																															

Формат 4: `ORL S,D <XRAM←→R.L>`

 Пример - `ORL R2,R4 R8,(A0)+`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode		u	0	1	de	0	1	0	1	0	1	0	1	0	1

Формат 5: `ORL S,D <R/R.L←→R/R.L>`

 Пример - `ORL R2,R4 R8.L,R12.L`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	1	0	1	0	1	0	1	0	1		

Формат 6: `ORL S,D <R←→RC>`

 Пример - `ORL R2,R6 R7,CCR`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	1	0	1	0	1	0	1	0	1		

Формат 7: `ORL[.cc] S,D <#16/32→RC/R/R.L>`

Пример - `ORL R2,R0 0x12345678,R16.L`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc			1	1	1	0	1	0	1	0	1	0	1	0	1	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: `<OP2> ORL S1,S2,D <XRAM←→R.L> <YRAM→R0>`

Пример - `LSRL R6,R0,R8 ORL R2,R4,R6 R8,(A0)+ (AT),R0`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				M	R			u	0	0	0	0	1	0	1	0	1	0	1	0	1	0	1
63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode			A	de	0	0	#	OP2										

Формат 8b: `<OP2> ORL S1,S2,D <R/R.L←→R/R.L> <YRAM→R0>`

Пример - `LSRL R6,R0,R8 ORL R2,R4,R6 R8,R15 (AT),R0`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1				D				S2				M	RS/Rs			0	0	0	0	1	0	1	0	1	0	1	0	1	0	1	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd			L	0	0	1	#	OP2										

Формат 8c: `<OP2.cc> ORL S1,S2,D <R.L←→R.L>`

Пример - `LSRL.eq R6,R0,R8 ORL R2,R4,R6 R8.L,R16.L`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				M	RS			0	0	0	0	0	1	0	1	0	1	0	1	0	1	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				cc	RD			0	cc	1	0	#	OP2										

Формат 8d: `<OP2> ORL S1,S2,D <R←→RC>`

Пример - `LSRL R6,R0,R8 ORL R2,R4,R6 CCR,R17`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
S1					D					S2					M	Rs/Rd					0	0	0	0	1	0	1	0	1	0	1	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.108 PACK – Упаковка (short)

Операция:

- *трёхадресный вариант* `short s1, s2, d; {s2[15:8], s1[15:8]} → d`

- *двухадресный вариант* `short s, d; {d[15:8], s[15:8]} → d`

Описание: в формате `short` выполняется пересылка старших байт операндов-источников (`s1, s2` - в трёхадресном варианте; `s, d` - в двухадресном варианте) в операнд-приемник `d`. Старший байт первого операнда-источника `s1` (`s`) пересылается в младший байт приемника `d`, старший байт второго операнда-источника `s2` (`d`) - в старший байт приемника `d`.

Тип	OP1
Время исполнения (тактов)	2
Форматы:	1, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
√	√	√	-	-

1.110.3 Синтаксис ассемблера и код инструкции

Формат 1: ПАСК[.cc] s1,s2,d

Примеры - ПАСК.ne R1,R5,R12
 ПАСК R1,R5,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s1					d					s2					0	0	cc					0	0	0	1	1	0	0	1	1	0	0

Формат 4: ПАСК s,d <XRAM←→R.L>

Пример - ПАСК R1,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0					
s					d					R					A					mode					u	0	1	de	0	1	0	0	1	1	0	0

Формат 5: ПАСК s,d <R/R.L←→R/R.L>

Пример - ПАСК R1,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s					d					RS/Rs					L	RD/Rd					1	1	0	0	1	0	0	1	1	0	0

Формат 6: ПАСК s,d <R←→RC>

Пример - ПАСК R1,R5 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s					d					R					sc	RC					1	0	de	0	1	0	0	1	1	0	0

Формат 7: ПАСК[.cc] s,d <#16/32→RC/R/R.L>

Пример - ПАСК R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	0	0	1	1	0	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: <OP2> ПАСК s1,s2,d <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 ПАСК R1,R2,R5 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				0	R				u	0	0	0	0	1	0	0	1	1	0	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	mode			A	de	0	0	#	OP2							

Формат 8b: <OP2> **PACK s1,s2,d** <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R6,R0,R8 PACK R1,R2,R5 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1					d					s2					0	RS/Rs			0	0	0	0	1	0	0	1	1	0	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd			L	0	0	1	#	OP2							

Формат 8c: <OP2.cc> **PACK s1,s2,d** <R.L←→R.L>

Пример - LSRL.eq R6,R0,R8 PACK R1,R2,R5 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1					d					s2					0	RS			0	0	0	0	0	1	0	0	1	1	0	0	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD			0	cc	1	0	#	OP2							

Формат 8d: <OP2> **PACK s1,s2,d** <R←→RC>

Пример - LSRL R6,R0,R8 PACK R1,R2,R5 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1					d					s2					0	Rs/Rd			0	0	0	0	1	0	0	1	1	0	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC			sc	de	1	1	#	OP2						

1.109 **PACKL — Упаковка (long)**

Операция:

- трёхадресный вариант longS1,S2,D; {S2[31:16],S1[31:16]} → D

- двухадресный вариант long S,D; {D[31:16],S[31:16]} → D

Описание: в формате long выполняется пересылка старших 16 разрядов операндов- источников (S1,S2 - в трёхадресном варианте; S,D - в двухадресном варианте) в операнд- приемник D. Старшие 16 разрядов первого операнда-источника S1 (S) пересылается в младшие 16 разрядов приемника D, старшие 16 разрядов второго операнда-источника S2 (D) - в старшие

16 разрядов

приемника D.

Тип OP1

Время исполнения (тактов) 2

Форматы: 1, 4, 5, 6,

7, 8 Признаки результата

U	N	Z	V	C
√	√	√	-	-

1.109.1 Синтаксис ассемблера и код инструкции

Формат 1: PCKL[.cc] S1,S2,D

Примеры - PCKL.ne R2,R6,R12
PCKL R2,R6,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	0	cc			0	0	0	1	1	0	1	1	1	0	0				

Формат 4: PCKL S,D <XRAM←→R.L>

Пример - PCKL R2,R4 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode	u	0	1	de	0	1	0	1	1	1	0	0			

Формат 5: PCKL S,D <R/R.L←→R/R.L>

Пример - PCKL R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	1	0	1	1	1	0	0				

Формат 6: PCKL S,D <R←→RC>

Пример - PCKL R2,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	1	0	1	1	1	0	0				

Формат 7: `PACKL[.cc] S,D <#16/32→RC/R/R.L>`

Пример - `PACKL R2,R0 0x12345678,R16.L`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	0	1	1	1	0	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: `<OP2> PACKL S1,S2,D <XRAM←→R.L> <YRAM→R0>`

Пример - `LSRL R6,R0,R8 PACKL R2,R4,R6 R8,(A0)+ (AT),R0`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				M	R				u	0	0	0	0	1	0	1	1	1	0	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: `<OP2> PACKL S1,S2,D <R/R.L←→R/R.L> <YRAM→R0>`

Пример - `LSRL R6,R0,R8 PACKL R2,R4,R6 R8,R15 (AT),R0`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				M	RS/Rs				0	0	0	0	1	0	1	1	1	0	0				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd				L	0	0	1	#	OP2									

Формат 8c: `<OP2.cc> PACKL S1,S2,D <R.L←→R.L>`

Пример - `LSRL.eq R6,R0,R8 PACKL R2,R4,R6 R8.L,R16.L`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				M	RS				0	0	0	0	0	1	0	1	1	1	0	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32		
S3/s3/#5					D2/d2					S4/s4					cc		RD					0		cc		1		0		#		OP2	

Формат 8d: <OP2> **PACKL S1,S2,D** <R←→RC>

Пример - LSRL R6,R0,R8 PACKL R2,R4,R6 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0												
S1					D					S2					M		Rs/Rd					0		0		0		0		1		0		1		1		1		0		0	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32				
S3/s3/#5					D2/d2					S4/s4					0		0		RC					sc		de		1		1		#		OP2	

1.110 PDN — Определение параметра денормализации (short)

Операция: short s,d;pdn(s) → d

Описание: в формате short определяется параметр денормализации операнда-источника s (количество разрядов слева до старшей значащей цифры без учета разряда знака), результат помещается в операнд-приемник d.

Тип OP1

Время исполнения (тактов) 2

Форматы: 1, 4, 5, 6,

7, 8 Признаки результата

U	N	Z	V	C
-	-	√	-	-

1.110.1 Синтаксис ассемблера и код инструкции

Формат 1: PDN[.cc] s,d

Пример - PDN.ne R1,R5

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0											
s					d					0					0		0		0		0		0		0		1		1		0		0		1		1		1		1	

Формат 4: PDN s,d <XRAM←→R.L>

Пример - PDN R1,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
s				d				R				A				mode				u	0	1	de	0	1	0	0	1	1	1	1	1	1

Формат 5: PDN *s,d* <R/R.L \leftrightarrow R/R.L>

Пример - PDN R1,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RS/Rs				L	RD/Rd				1	1	0	0	1	0	0	1	1	1	1	1	1	1	1

Формат 6: PDN *s,d* <R \leftrightarrow RC>

Пример - PDN R1,R2 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				sc	RC				1	0	de	0	1	0	0	1	1	1	1	1	1	1	1

Формат 7: PDN[.cc] *s,d* #16/32 \rightarrow RC/R/R.L>

Пример - PDNR2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s				d				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	0	0	1	1	1	1	1	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2> PDN *s,d* <XRAM \leftrightarrow R.L> <YRAM \rightarrow R0>

Примеры - LSRL R5,R0,R8 PDN R1,R2 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s				d				0	0	0	0	0	0	R				u	0	0	0	0	1	0	0	1	1	1	1	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2> PDN *s,d* <R/R.L \leftrightarrow R/R.L> <YRAM \rightarrow R0>

Примеры - LSRL R5,R0,R8 PDN R1,R2 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s					d					0	0	0	0	0	0	RS/Rs					0	0	0	0	0	1	0	0	1	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT		RD/Rd					L	0	0	1	#	OP2				

Формат 8с: <OP2.сс> PDN s,d <R.L←→R.L>

Примеры - LSRL.eq R5,R0,R8 PDN R1,R2 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s					d					0	0	0	0	0	0	RS					0	0	0	0	0	1	0	0	1	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc		RD					0	cc	1	0	#	OP2				

Формат 8d: <OP2> PDN s,d <R←→RC>

Примеры - LSRL R5,R0,R8 PDN R1,R2 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s					d					0	0	0	0	0	0	Rs/Rd					0	0	0	0	1	0	0	1	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.111 PDNE — Определение параметра денормализации 16-разрядной мантиссы

Операция: short s; long D; {32{(s[15:0])}} & {pdn(s),D[15:0]} → D

Описание: измеряется параметр денормализации входного операнда (16-разрядной мантиссы) s. Результат измерения параметра денормализации записывается в старшее полуслово приемника D[31:16]. Младшее полуслово приемника D[15:0] не изменяется. Если же входная мантисса равна нулю, то сбрасываются оба полуслова приемника, т.е. D[31:0]=0.

Тип OP1

Время исполнения (тактов) 2

Форматы: 1, 4, 5, 6,

7, 8 Признаки результата

U	N	Z	V	C
-	-	√	-	-

1.111.11.113.2 Синтаксис ассемблера и код инструкции

Формат 1: PDNE[.cc]

s, D Пример - PDNE.ne

R1, R2 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				D				0	0	0	0	0	0	0	0	cc				0	0	0	1	1	0	0	0	1	0	0	

Формат 4: PDNE s, D <XRAM←→R.L>

Пример - PDNE R1, R2 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				D				R				A				mode		u	0	1	de	0	1	0	0	0	0	1	0	0	

Формат 5: PDNE s, D <R/R.L←→R/R.L>

Пример - PDNE R1, R2 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				D				RS/Rs				L	RD/Rd				1	1	0	0	1	0	0	0	1	0	0	1	0	0	

Формат 6: PDNE s, D <R←→RC>

Пример - PDNE R1, R2 R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				D				R				sc	RC				1	0	de	0	1	0	0	0	1	0	0				

Формат 7: PDNE[.cc] s, D #16/32→RC/R/R.L>

Пример - PDNE R2, R0 0x12345678, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	0	0	0	0	1	0	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2> PDNE s,D <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R5,R0,R8 PDNE R1,R2 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																																								
s				D				0				0				0				0				R				u				0				0				0				1				0				0				0				1				0				0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32					
S3/s3/#5					D2/d2					S4/s4					AT		mode					A		de		0		0		#		OP2				

Формат 8b: <OP2> PDNE s,D <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R5,R0,R8 PDNE R1,R2 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																																												
s				D				0				0				0				0				0				RS/Rs				0				0				0				0				1				0				0				0				1				0				0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32					
S3/s3/#5					D2/d2					S4/s4					AT		RD/Rd					L		0		0		1		#		OP2				

Формат 8c: <OP2.cc> PDNE s,D <R.L←→R.L>

Примеры - LSRL.eq R5,R0,R8 PDNE R1,R2 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																																																
s				D				0				0				0				0				0				0				RS				0				0				0				0				1				0				0				0				1				0				0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32					
S3/s3/#5					D2/d2					S4/s4					cc		RD					0		cc		1		0		#		OP2				

Формат 8d: <OP2> PDNE s,D <R←→RC>

Примеры - LSRL R5,R0,R8 PDNE R1,R2 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																																																
s				D				0				0				0				0				0				0				Rs/Rd				0				0				0				0				1				0				0				0				1				0				0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----

S3/s3/#5	D2/d2	S4/s4	0	0	RC	sc	de	1	1	#	OP2
----------	-------	-------	---	---	----	----	----	---	---	---	-----

1.112 PDNL — Определение параметра денормализации (long)

1.112.11.114.1 Операция: long S; short d; pdn(S) → d

Описание: в формате long определяется параметр денормализации операнда-источника S (количество разрядов слева до старшей значащей цифры без учета разряда знака), результат помещается в операнд-приемник d.

Тип OP1
 Время исполнения (тактов) 2
 Форматы: 1, 4, 5, 6,
 7, 8 Признаки результата

U	N	Z	V	C
-	-	√	-	-

1.114.2 Синтаксис ассемблера и код инструкции

Формат 1: PDNL[.cc]

S, d Пример - PDNL.ne

R2, R5 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S					d					0	0	0	0	0	0	cc					0	0	0	1	1	0	1	1	1	1	1

Формат 4: PDNL S, d <XRAM←→R.L>

Пример - PDNL R2, R1 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s					d					R			A			mode		u	0	1	de	0	1	0	1	1	1	1	1	1	

Формат 5: PDNL S, d <R/R.L←→R/R.L>

Пример - PDNL R2, R1 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S					d					RS/Rs			L	RD/Rd		1	1	0	0	1	0	1	1	1	1	1	1	1	1	1	

Формат 6: PDNL S, d <R←→RC>

Пример - PDNL R0, R2 R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0				
S					d					R					sc	RC					1	0	de	0	1	0	1	1	1	1	1	1	1	1	1

Формат 7: PDNL[.cc] S,d #16/32→RC/R/R.L>

Пример - PDNL R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0			
S					d					RD/Rd/RC					L/sc	sr	cc					1	1	1	0	1	0	1	1	1	1	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2> PDNL S,d <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R5,R0,R8 PDNL R0,R2 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
S					d					0	0	0	0	0	0	R					u	0	0	0	0	1	0	1	1	1	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	mode					A	de	0	0	#	OP2					

Формат 8b: <OP2> PDNL S,d <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R5,R0,R8 PDNL R0,R2 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
S					d					0	0	0	0	0	0	RS/Rs					0	0	0	0	1	0	1	1	1	1	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8c: <OP2.cc> PDNL S,d <R.L←→R.L>

Примеры - LSRL.eq R5,R0,R8 PDNL R0,R2 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
S					d					0	0	0	0	0	0	RS					0	0	0	0	0	1	0	1	1	1	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8d: <OP2> PDNL s,d <R←→RC>

Примеры - LSRL R5,R0,R8 PDNL R0,R2 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S				d				0	0	0	0	0	0	Rs/Rd				0	0	0	0	1	0	1	1	1	1	1	1	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				0	0	RC				sc	de	1	1	#	OP2								

1.113 PDNLE — Определение параметра денормализации 32-разрядной мантиссы

1.113.1 Операция: long S,D; {32{(|S[31:0])}}&{pdn(S),D[15:0]}→ D

Описание: измеряется параметр денормализации входного операнда (32-разрядной мантиссы) S. Результат измерения параметра денормализации записывается в старшее полуслово приемника D[31:16]. Младшее полуслово приемника D[15:0] не изменяется. Если же входная мантисса равна нулю, то сбрасываются оба полусллова приемника, т.е. D[31:0]=0.

Тип OP1

Время исполнения (тактов) 2

Форматы: 1, 4, 5, 6,

7, 8 Признаки результата

U	N	Z	V	C
-	-	√	-	-

1.115.2 Синтаксис ассемблера и код инструкции

Формат 1: PDNLE[.cc]

S,D Пример - PDNLE.ne

R0,R2 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S				D				0	0	0	0	0	0	0	0	cc				0	0	0	0	1	1	0	1	1	1	1	1	0

Формат 4: PDNLE S,D <XRAM←→R.L>

Пример - PDNLE R0,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S				D				R				A				mode		u	0	1	de	0	1	0	1	0	1	1	1	1	1	0

Формат 5: PDNLE S,D <R/R.L←→R/R.L>

Пример - PDNLE R1,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				D				RS/Rs				L	RD/Rd				1	1	0	0	1	0	1	1	1	1	1	1	0		

Формат 6: PDNLE s,D <R←→RC>

Пример - PDNLE R1,R2 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	1	0	1	1	1	1	1	1	0		

Формат 7: PDNLE[.cc] S,D #16/32→RC/R/R.L>

Пример - PDNLE R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	0	1	1	1	1	1	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2> PDNLE S,D <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R5,R0,R8 PDNLE R0,R2 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	R				u	0	0	0	0	1	0	1	1	1	1	1	0	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode		A	de	0	0	#	OP2											

Формат 8b: <OP2> PDNLE S,D <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R5,R0,R8 PDNLE R0,R2 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S					D					0	0	0	0	0	0	RS/Rs					0	0	0	0	1	0	1	1	1	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8с: <OP2.сс> PDNLE S,D <R.L←→R.L>

Примеры - LSRL.eq R5,R0,R8 PDNLE R0,R2 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					0	0	0	0	0	0	RS					0	0	0	0	0	1	0	1	1	1	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					сс	RD					0	сс	1	0	#	OP2					

Формат 8d: <OP2> PDNLE S,D <R←→RC>

Примеры - LSRL R5,R0,R8 PDNLE R0,R2 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S					D					0	0	0	0	0	0	Rs/Rd					0	0	0	0	1	0	1	1	1	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.114 PDNX — Определение параметра денормализации (X16)

1.116.1 Операция: (X16) S; short d;

$$\min(\text{pdn}(S[31:16]), \text{pdn}(S[15:0])) \rightarrow d$$

Описание: определяется параметр денормализации операнда-источника S, рассматриваемого как комплексное число в формате X16. Для этого определяется количество разрядов слева до старшей значащей цифры (без учета разряда знака) в действительной S[31:16] и мнимой S[15:0] части числа, наименьшее из полученных чисел помещается в операнд-приемник d.

Тип OP1

Время исполнения (тактов) 2

Форматы: 1, 4, 5, 6,

7, 8 Признаки результата

U	N	Z	V	C
-	-	√	-	-

1.114.1 Синтаксис ассемблера и код инструкции

Формат 1: PDNX[.cc]

s, d Пример - PDNX.ne

R2, R5 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																																
S				d				0				0				0				0				cc				0				0				1				1				0				1				1				0				1			

Формат 4: PDNX s, d <XRAM←→R.L>

Пример - PDNX R2, R1 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																																				
s				d				R				A				mode				u				0				1				de				0				1				0				1				1				1				0				1			

Формат 5: PDNX s, d <R/R.L←→R/R.L>

Пример - PDNX R2, R1 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																																
S				d				RS/Rs				L				RD/Rd				1				1				0				0				1				0				1				1				1				0				1			

Формат 6: PDNX s, d <R←→RC>

Пример - PDNX R0, R2 R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																																
S				d				R				sc				RC				1				0				de				0				1				0				1				1				1				0				1			

Формат 7: PDNX[.cc] s, d #16/32→RC/R/R.L>

Пример - PDNX R2, R0 0x12345678, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0																																				
S				d				RD/Rd/RC				L/sc				sr				cc				1				1				1				0				1				0				1				1				1				0				1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2> PDNX s, d <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R5, R0, R8 PDNX R0, R2 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					d					0	0	0	0	0	0	R					u	0	0	0	0	1	0	1	1	1	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	mode					A	de	0	0	#	OP2					

Формат 8b: <OP2> **PDNX s,d** <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R5,R0,R8 PDNX R0,R2 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S					d					0	0	0	0	0	0	RS/Rs					0	0	0	0	1	0	1	1	1	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8c: <OP2.cc> **PDNX s,d** <R.L←→R.L>

Примеры - LSRL.eq R5,R0,R8 PDNX R0,R2 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					d					0	0	0	0	0	0	RS					0	0	0	0	0	1	0	1	1	1	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8d: <OP2> **PDNX s,d** <R←→RC>

Примеры - LSRL R5,R0,R8 PDNX R0,R2 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S					d					0	0	0	0	0	0	Rs/Rd					0	0	0	0	1	0	1	1	1	0	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.115 RNDL — Округление

Операция: long S,D; {S[31:16],{16{0}}} + round(S[15:0]) → D

Описание: округляется 32 разрядное значение операнда источника и запоминается в ре- гистре приемника. Режим округления устанавливается битом RND=CCR[9].

Тип OP1

Время исполнения (тактов) 2

Форматы: 1, 4, 5, 6,

7, 8 Признаки результата

U	N	Z	V	C
√	√	√	√	√

1.115.1 Синтаксис ассемблера и код инструкции

Формат 1: RNDL[.cc]

S, D Пример - RNDL.ne

R0, R2 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	0	cc				0	0	0	1	0	1	0	1	0	0	0	0	

Формат 4: RNDL S, D <XRAM←→R.L>

Пример - RNDL R0, R2 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A	mode	u	0	1	de	0	0	1	0	1	0	0	0	0	0	0	0	0	

Формат 5: RNDL S, D <R/R.L←→R/R.L>

Пример - RNDL R1, R2 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	0	1	0	1	0	0	0	0			

Формат 6: RNDL S, D <R←→RC>

Пример - RNDL R1, R2 R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	0	1	0	1	0	0	0	0			

Формат 7: RNDL[.cc] S, D #16/32→RC/R/R.L>

Пример - RNDL R2, R0 0x12345678, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

S	D	RD/Rd/RC	L/sc	sr	cc	1	1	1	0	0	1	0	1	0	0	0	0
---	---	----------	------	----	----	---	---	---	---	---	---	---	---	---	---	---	---

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2> **RNDL S,D** <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R5,R0,R8 RNDL R0,R2 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					0	0	0	0	0	0	R					u	0	0	0	0	0	1	0	1	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	mode					A	de	0	0	#	OP2					

Формат 8b: <OP2> **RNDL S,D** <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R5,R0,R8 RNDL R0,R2 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S					D					0	0	0	0	0	0	RS/Rs					0	0	0	0	0	1	0	1	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8c: <OP2.cc> **RNDL S,D**<R.L←→R.L>

Примеры - LSRL.eq R5,R0,R8 RNDL R0,R2 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					0	0	0	0	0	0	RS					0	0	0	0	0	0	1	0	1	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8d: <OP2> **RNDL S,D** <R←→RC>

Примеры - LSRL R5,R0,R8 RNDL R0,R2 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S					D					0	0	0	0	0	0	Rs/Rd					0	0	0	0	0	1	0	1	0	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.116 ROL — Сдвиг циклический влево (short)

Операция: `short s,d;{s[14:0],C} → d`

Описание: операнд источника *s* сдвигается влево на один разряд и запоминается в приемнике *d*. В младший освободившийся в результате сдвига разряд записывается признак *C*, установленный в регистре *CCR* на момент начала операции. В свою очередь, в бит *C* регистра *CCR* заносится вытолкнутый влево разряд *s[15]*.

Тип OP2

Время исполнения (тактов) 1

Форматы: 1, 4, 5, 6,

7, 8 Признаки результата

U	N	Z	V	C
√	√	√	-	* s[15]

1.116.1 Синтаксис ассемблера и код инструкции

Формат 1: `ROL[.cc] s,d`

Примеры - `ROL.ne R1,R12`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s					d					0	0	0	0	0	0	cc					0	0	0	1	1	1	0	0	0	1	1

Формат 4: `ROL s,d <XRAM←→R.L>`

Примеры - `ROL R1,R2 R8,(A0)+`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0					
s					d					R					A					mode					u	0	1	de	0	1	1	0	0	0	1	1

Формат 5: `ROL s,d <R/R.L←→R/R.L>`

Примеры - `ROL R1,R2 R8.L,R12.L`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RS/Rs				L	RD/Rd				1	1	0	0	1	1	0	0	1	1	0	0	1	1	

Формат 6: ROL s,d <R←→RC>

Примеры - ROL R1,R5 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				sc	RC				1	0	de	0	1	1	0	0	1	1	0	0	1	1	

Формат 7: ROL[.cc] s,d <#16/32→RC/R/R.L>

Пример - ROL R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	1	0	0	0	0	1	1		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: ROL s3,d2<OP1> <XRAM←→R.L> <YRAM→R0>

Примеры - ROL R1,R5 ANDL R6,R0,R8 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	R				u	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				d2				0	0	0	0	0	AT	mode				A	de	0	0	0	0	0	0	0	0	0	1	1	

Формат 8b: ROL s3,d2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Примеры - ROL R1,R3 ANDL R6,R0,R8 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS/Rs				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				d2				0	0	0	0	0	AT	RD/Rd				L	0	0	1	0	0	0	0	0	0	0	1	1	

Формат 8с: ROL[.cc] s3,d2 <OP1> <R.L←→R.L>

Примеры - ROL.eq R1,R25 ANDL R6,R0,R8 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				d2				0	0	0	0	0	0	cc	RD				0	cc	1	0	0	0	0	0	0	0	1	1	

Формат 8d: ROL s3,d2<OP1> <R←→RC>

Примеры - ROL R1,R25 ANDL R6,R0,R8 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	Rs/Rd				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				d2				0	0	0	0	0	0	0	RC				sc	de	1	1	0	0	0	0	0	0	1	1	

1.117 ROLL — Сдвиг циклический влево (long)

Операция: long S,D;a{S[30:0],C} → D

Описание: операнд источника S сдвигается влево на один разряд и запоминается в приемнике D. В младший освободившийся в результате сдвига разряд записывается признак C, установленный в регистре CCR на момент начала операции. В свою очередь, в бит C регистра CCR заносится вытолкнутый влево разряд S[31].

Тип OP2

Время исполнения (тактов) 1

Форматы: 1, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
√	√	√	-	* s[31]

1.117.1 Синтаксис ассемблера и код инструкции

формат 1: ROLL[.cc] S,D

Пример - ROLL.ne R0,R12 Код
инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	cc				0	0	0	1	1	1	0	1	0	0	0	1		

формат 4: ROLL S,D<XRAM←→R.L>

Примеры - ROLL R0,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode		u	0	1	de	0	1	1	0	1	0	0	0	1	

формат 5: ROLL S,D<R/R.L←→R/R.L>

Пример - ROLL R8,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	1	1	0	1	0	0	0	1			

формат 6: ROLL S,D<R←→RC>

Пример - ROLL R2,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	1	1	0	1	0	0	0	1			

формат 7: ROLL[.cc] S,D<#16/32→RC/R/R.L>

Пример - ROLL R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	1	0	1	0	0	0	1		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

формат 8а: ROLL S3,D2<OP1> <XRAM←→R.L> <YRAM→R0>

Пример - ROLL R8,R12 ANDL R6,R0,R8 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	R				u	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				0	0	0	0	0	0	AT	mode				A	de	0	0	0	0	1	0	0	0	1		

Формат 8b: ROLL S3,D2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Пример - ROLL R0,R4 ANDL R6,R0,R8 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS/Rs				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				0	0	0	0	0	0	AT	RD/Rd				L	0	0	1	0	0	1	0	0	1			

Формат 8c: ROLL[.cc] S3,D2 <OP1> <R.L←→R.L>

Пример - ROLL.eq R0,R2 ANDL R6,R0,R8 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				d2				0	0	0	0	0	0	cc	RD				0	cc	1	0	0	0	1	0	0	1			

Формат 8d: ROLL S3,D2<OP1><R←→RC>

Примеры - ROLL R0,R24 ANDL R6,R0,R8 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	Rs/Rd				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				0	0	0	0	0	0	0	RC				sc	de	1	1	0	0	1	0	0	1			

1.118 ROR — Сдвиг циклический вправо (short)

Операция: short s,d;{ C,s[15:1]} → d

Описание: операнд источника с сдвигается вправо на один разряд и запоминается в приемнике d. В старший освободившийся в результате сдвига разряд записывается признак C, установленный в регистре CCR на момент начала операции. В свою очередь, в бит C регистра CCR заносится вытолкнутый вправо разряд s[0].

Тип OP2
 Время исполнения (тактов) 1
 Форматы: 1, 4, 5, 6,
 7, 8 Признаки результата

U	N	Z	V	C
√	√	√	-	* s[0]

1.118.1 Синтаксис ассемблера и код инструкции

Формат 1: ROR[.cc] s,d
 Примеры - ROR.ne R1,R12
 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				0	0	0	0	0	0	0	cc				0	0	0	1	1	1	1	0	0	1	1		

Формат 4: ROR s,d <XRAM←→R.L>
 Примеры - ROR R1,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R		A		mode	u	0	1	de	0	1	1	1	1	0	0	1	1						

Формат 5: ROR s,d <R/R.L←→R/R.L>
 Примеры - ROR R1,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RS/Rs				L	RD/Rd				1	1	0	0	1	1	1	0	0	1	1				

Формат 6: ROR s,d <R←→RC>
 Примеры - ROR R1,R5 R7,CCR
 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

s	d	R	sc	RC	1	0	de	0	1	1	1	0	0	1	1
---	---	---	----	----	---	---	----	---	---	---	---	---	---	---	---

формат 7: ROR[.cc] s,d<#16/32→RC/R/R.L>

Пример - ROR R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	1	1	0	0	1	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

формат 8a: ROR s3,d2<OP1> <XRAM←→R.L> <YRAM→R0>

Примеры - ROR R1,R5 ANDL R6,R0,R8 R8,(A0)+(AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	R				u	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				d2				0	0	0	0	0	0	AT	mode				A	de	0	0	0	1	0	0	1	1			

формат 8b: ROR s3,d2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Примеры - ROR R1,R3 ANDL R6,R0,R8 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS/Rs				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				d2				0	0	0	0	0	0	AT	RD/Rd				L	0	0	1	0	1	0	0	1	1			

формат 8c: ROR[.cc] s3,d2 <OP1> <R.L←→R.L>

Примеры - ROR.eq R1,R25 ANDL R6,R0,R8 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS				0	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				d2				0	0	0	0	0	0	cc	RD				0	cc	1	0	0	1	0	0	1	0	0	1	1

Формат 8d: ROR s3,d2 <OP1> <R←→RC>

Примеры - ROR R1,R25 ANDL R6,R0,R8 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	Rs/Rd				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32	
s3				d2				0	0	0	0	0	0	0	0	RC				sc	de	1	1	0	1	0	0	1	0	0	1	1

1.119 RORL — Сдвиг циклический вправо (long)

Операция: long S,D;{C,S[31:1]} → D

Описание: операнд источника S сдвигается вправо на один разряд и запоминается в приемнике D. В старший освободившиеся в результате сдвига разряд записывается признак C, установленный в регистре CCR на момент начала операции. В свою очередь, в бит C регистра CCR заносится вытолкнутый вправо разряд S[0].

Тип OP2

Время исполнения (тактов) 1

Форматы: 1, 4, 5, 6,

7, 8 Признаки результата

U	N	Z	V	C
√	√	√	-	* s[0]

1.119.1 Синтаксис ассемблера и код инструкции

Формат 1: RORL[.cc] S,D

Примеры - RORL.ne R0,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	0	cc				0	0	0	1	1	1	1	1	1	0	0	1	

Формат 4: RORL S,D <XRAM←→R.L>

Примеры - RORL R0,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode		u	0	1	de	0	1	1	1	1	1	0	0	0	1

Формат 5: RORL S,D <R/R.L←→R/R.L>

Примеры - RORL R8,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	1	1	1	1	0	0	1				

Формат 6: RORL S,D <R←→RC>

Примеры - RORL R2,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	1	1	1	1	0	0	1				

Формат 7: RORL[.cc] S,D <#16/32→RC/R/R.L>

Пример - RORL R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	1	1	1	0	0	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: RORL S3,D2<OP1> <XRAM←→R.L> <YRAM→R0>

Примеры - RORL R8,R12 ANDL R6,R0,R8 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	R				u	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				0	0	0	0	0	0	AT	mode				A	de	0	0	0	1	1	0	0	1			

Формат 8b: RORL S3,D2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Примеры - RORL R0,R4 ANDL R6,R0,R8 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS/Rs				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				0	0	0	0	0	0	AT	RD/Rd				L	0	0	1	0	1	1	0	0	1			

Формат 8с: RORL[.cc] S3,D2 <OP1> <R.L←→R.L>

Примеры - RORL.eq R1,R25 ANDL R6,R0,R8 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				0	0	0	0	0	0	cc	RD				0	cc	1	0	0	1	1	0	0	1			

Формат 8d: RORL S3,D2<OP1><R←→RC>

Примеры - RORL R0,R24 ANDL R6,R0,R8 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	Rs/Rd				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				0	0	0	0	0	0	0	RC				sc	de	1	1	0	1	1	0	0	1			

1.120 RTS — Возврат из подпрограммы

Операция: SS → PC; SP[3:0] – 1 → SP[3:0]

Описание: выполняется возврат из подпрограммы. Адрес следующей команды считывается из системного стека SS и записывается в программный счетчик PC, указатель системного стека SP[3:0] уменьшается на единицу.

Тип OP1

Время исполнения (тактов) 2 Форматы: 3m Признаки результата

U	N	Z	V	C
-	-	--	-	-

1.120.1 Синтаксис ассемблера и код инструкции

Формат 3m: RTS

6) *V=1 при переполнении любого из результатов, AC1 или AC0 (иначе 0), независимо от бита управления режимом насыщения CCR[8].

7) *C= AC0n[31] – знак результата AC0n.

1.123.2 Синтаксис ассемблера и код инструкции

Формат 1: SAC2[.cc]

S1, S2, D Пример - SAC2.ne

R2, R6, R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				1	0	cc				0	0	0	1	1	1	1	0	1	1	0			

Формат 8a: SAC2 S3, S4, D2 <OP1> <XRAM←→R.L> <YRAM→R0>

Пример - SAC2 R2, R4, R12 ORL R6, R0, R8 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D1/d1				S2/s2				0	R				u	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				AT	mode				A	de	0	0	1	1	0	1	1	0					

Формат 8b: SAC2 S3, S4, D2 <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Пример - SAC2 R2, R4, R12 ORL R6, R0, R8 R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D1/d1				S2/s2				0	RS/Rs				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				AT	RD/Rd				L	0	0	1	1	1	0	1	1	0					

Формат 8c: SAC2[.cc] S3, S4, D2<OP1><R.L←→R.L>

Пример - SAC2.eq R2, R4, R12 ORL R6, R0, R8 R8.L, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D1/d1				S2/s2				0	RS				0	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				cc	RD				0	cc	1	0	1	1	0	1	1	0					

Формат 8d: SAC2 S3,S4,D2 <OP1><R←→RC>

Пример - SAC2 R2,R4,R18 ORL R6,R0,R8 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D1/d1				S2/s2				0	Rs/Rd				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				0	0	RC				sc	de	1	1	1	1	0	1	1	0				

1.122 SAH — Сложение и вычитание двух пар чисел (short)

Операция:

- трёхадресный вариант long

S1,S2,D; S1[31:16] - →
D[31:16]

S2 [15:0] + → D[15:0]

- двухадресный вариант long S,D;

S[31:16] - [S15:0] →

D[31:16] [31:16] →

D[15:0] + D D[15:0]

Описание: в формате short вычисляется разность старшей и младшей части первого операнда-источника (S1– в трёхадресном варианте; S – в двухадресном варианте), и сумма младшей и старшей части второго операнда-источника (S2– в трёхадресном варианте; D – в двухадресном варианте). Результат вычитания помещается в старшую часть операнда-приемника D, результат сложения помещается в младшую часть операнда-приемника.

Тип OP1

Время исполнения (тактов) 2 Форматы: 1, 4, 5, 6, 8 Признаки результата

U	N	Z	V	C
*	*	*	*	*
U+&U-	N-	Z+	V+ V	N+

1.122.1 Синтаксис ассемблера и код инструкции

Формат 1: SAH[.cc] S1,S2,D

Примеры - SAH.ne
R2,R6,R12 SAH
R2,R6,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	0	cc			0	0	0	1	0	1	1	1	1	1	1	1	1	1	1

Формат 4: SAH S,D<XRAM \leftarrow \rightarrow R.L>

Пример - SAH R2,R4 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S				D				R				A				mode			u	0	1	de	0	0	1	1	1	1	1	1	1	1

Формат 5: SAH S,D<R/R.L \leftarrow \rightarrow R/R.L>

Пример - SAH R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd			1	1	0	0	0	1	1	1	1	1	1	1	1	1	1	1

Формат 6: SAH S,D<R \leftarrow \rightarrow RC>

Пример - SAH R2,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC			1	0	de	0	0	1	1	1	1	1	1	1	1	1	1	1

Формат 7: SAH[.cc] S,D<#16/32 \rightarrow RC/R/R.L>

Пример - SAH R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S				D				RD/Rd/RC				L/sc	sr	cc			1	1	1	0	0	1	1	1	1	1	1	1	1	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: <OP2> SAH[s] S1,S2,D <XRAM \leftarrow \rightarrow R.L> <YRAM \rightarrow R0>

Примеры - LSRL R6,R0,R8 SAH R2,R4,R6 R8,(A0)+ (AT),R0
 LSRL R6,R0,R8 SAHs R2,R4,R6 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0			
S1					D					S2					M	R					u	0	0	0	0	0	0	1	1	1	1	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	mode					A	de	0	0	#	OP2					

Формат 8b: <OP2> SAH[s] S1,S2,D <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 SAH R2,R4,R6 R8,R15 (AT),R0
 LSRL R6,R0,R8 SAHs R2,R4,R6 R8,R15(AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					S2					M	RS/Rs					0	0	0	0	0	1	1	1	1	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8c: <OP2.cc>SAH[s] S1,S2,D <R.L←→R.L>

Примеры - LSRL.eq R6,R0,R8 SAH R2,R4,R6 R8.L,R16.L
 LSRL.eq R6,R0,R8 SAHs R2,R4,R6 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
S1					D					S2					M	RS					0	0	0	0	0	0	1	1	1	1	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8d: <OP2> SAH[s] S1,S2,D<R←→RC>

Примеры - LSRL R6,R0,R8 SAH R2,R4,R6 CCR,R17
 LSRL R6,R0,R8 SAHs R2,R4,R6 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					S2					M	Rs/Rd					0	0	0	0	0	1	1	1	1	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.123 SBC –Вычитание с переносом (short)

Операция:

- трёхадресный вариант $\text{short } s1, s2, d; s2 - s1 - (\sim C) \rightarrow d$

- двухадресный вариант $\text{short } s, d; d - s1 - (\sim C) \rightarrow d$

Описание: в формате `short` вычисляется разность операндов-источников ($s1, s2$ - в трёх- адресном варианте; s, d - в двухадресном варианте) и переноса C ; результат помещается в опе- ранд-приемник d . В качестве первого операнда-источника ($s1$ - в трёхадресном варианте; s - в двухадресном варианте) может использоваться непосредственный операнд $\#16$.

Тип OP1
 Время исполнения (тактов) 2
 Форматы: 1, 2, 3, 4, 5, 6,
 7, 8 Признаки результата

U	N	Z	V	C
√	√	√	√	√

1.123.1 Синтаксис ассемблера и код инструкции

Формат 1: `SBC[.cc] s1, s2, d`

Примеры - `SBC.ne`
`R1, R5, R12 SBC`
`R1, R5, R12`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				0	0	cc			0	0	0	1	0	0	0	1	0	1	0	0			

Формат 2: `SBC[.cc]`
`#16, s2, d` Пример - `SBC.ne`
`15, R5, R12` Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				0	0	cc			0	0	1	0	0	0	0	1	0	1	0	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	#16															

Формат 3: `SBC #16, d`
 Пример - `SBC`
`0x11, R12` Код
 инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

d	#16	0	0	1	1	0	0	1	0	1	0	0
---	-----	---	---	---	---	---	---	---	---	---	---	---

формат 4: SBC s,d<XRAM \leftrightarrow R.L>

Пример - SBC R1,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				A				mode		u	0	1	de	0	0	0	1	0	1	0	0		

формат 5: SBC s,d<R/R.L \leftrightarrow R/R.L>

Пример - SBC R1,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RS/Rs				L	RD/Rd				1	1	0	0	0	0	1	0	1	0	0				

формат 6: SBC s,d<R \leftrightarrow RC>

Пример - SBC R1,R5 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				sc	RC				1	0	de	0	0	0	1	0	1	0	0				

формат 7: SBC[.cc] s,d<#16/32 \rightarrow RC/R/R.L>

Пример - SBC R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	0	1	0	1	0	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

формат 8а: <OP2> SBC[s] s1,s2,d <XRAM \leftrightarrow R.L> <YRAM \rightarrow R0>

Примеры - LSRL R5,R0,R8 SBC R1,R2,R5 R8,(A0)+ (AT),R0
 LSRL R5,R0,R8 SBCs R1,R2,R5 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				M	R				u	0	0	0	0	0	0	1	0	1	0	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	mode			A	de	0	0	#	OP2							

Формат 8b: <OP2> SBC[s] s1,s2,d <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R5,R0,R8 SBC R1,R2,R5 R8,R15 (AT),R0
 LSRL R5,R0,R8 SBCs R1,R2,R5 R8,R15(AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1					d					s2					M	RS/Rs			0	0	0	0	0	0	1	0	1	0	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd			L	0	0	1	#	OP2							

Формат 8c: <OP2.cc>SBC[s] s1,s2,d <R.L←→R.L>

Примеры - LSRL.eq R5,R0,R8 SBC R1,R2,R5 R8.L,R16.L
 LSRL.eq R5,R0,R8 SBCs R1,R2,R5 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1					d					s2					M	RS			0	0	0	0	0	0	0	1	0	1	0	0	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD			0	cc	1	0	#	OP2							

Формат 8d: <OP2> SBC[s] s1,s2,d <R←→RC>

Примеры - LSRL R5,R0,R8 SBC R1,R2,R5 CCR,R17
 LSRL R5,R0,R8 SBCs R1,R2,R5 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1					d					s2					M	Rs/Rd			0	0	0	0	0	0	1	0	1	0	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC			sc	de	1	1	#	OP2						

1.124 SBCL — Вычитание с переносом (long)

Операция:

- трёхадресный вариант long S1,S2,D; S2 – S1 – (~C) → D

- двухадресный вариант long S,D; D – S – (~C) → D

Описание: в формате long вычисляется разность операндов-источников (S1,S2 - в трёх- адресном варианте; S,D - в двухадресном варианте) и переноса C; результат помещается в опе- ранд-приемник

D. В качестве первого операнда-источника S1 в трёхадресном варианте может использоваться непосредственный операнд #32.

Тип ОП1

Время исполнения (тактов) 2 Форматы: 1, 2, 4, 5, 6, 7, 8 Признаки результата

U	N	Z	V	C
√	√	√	√	√

1.124.1 Синтаксис ассемблера и код инструкции

Формат 1: SBCL[.cc] S1,S2,D

Примеры - SBCL.ne
R2,R6,R12 SBCL
R2,R6,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					S2					0	0	cc					0	0	0	1	0	1	1	0	1	0	0

Формат 2: SBCL[.cc]

#32,S2,D Пример - SBCL.ne
15,R6,R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					S2					0	0	cc					0	0	1	0	0	1	1	0	1	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#32																															

Формат 4: SBCL S,D <XRAM←→R.L>

Пример - SBCL R2,R4 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
S					D					R					A					mode		u	0	1	de	0	0	1	1	0	1	0	0

Формат 5: SBCL S,D <R/R.L←→R/R.L>

Пример - SBCL R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

S	D	RS/Rs	L	RD/Rd	1	1	0	0	0	1	1	0	1	0	0
---	---	-------	---	-------	---	---	---	---	---	---	---	---	---	---	---

Формат 6: SBCL S, D <R←→RC>

Пример - SBCL R2, R6 R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S		D				R			sc	RC			1	0	de	0	0	1	1	0	1	0	0								

Формат 7: SBCL[.cc] S, D <#16/32→RC/R/R.L>

Пример - SBCL R2, R0 0x12345678, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S		D				RD/Rd/RC			L/sc	sr	cc			1	1	1	0	0	1	1	0	1	0	0							

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2>SBCL[s] S1, S2, D <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R5, R0, R8 SBCL R2, R4, R6 R8, (A0)+ (AT), R0

LSRL R5, R0, R8 SBCLs R2, R4, R6 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1		D				S2			M	R			u	0	0	0	0	0	1	1	0	1	0	0							

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5		D2/d2				S4/s4			AT	mode			A	de	0	0	#	OP2													

Формат 8b: <OP2>SBCL[s] S1, S2, D <R/R.L←→R/R.L> YRAM→R0>

Примеры - LSRL R5, R0, R8 SBCL R2, R4, R6 R8, R15 (AT), R0

LSRL R5, R0, R8 SBCLs R2, R4, R6 R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1		D				S2			M	RS/Rs			0	0	0	0	0	1	1	0	1	0	0								

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5		D2/d2				S4/s4			AT	RD/Rd			L	0	0	1	#	OP2													

Формат 8с: <OP2.сс>SBCL S1,S2,D<R.L←→R.L>

Примеры - LSRL.eq R5,R0,R8 SBCL R2,R4,R6
 R8.L,R16.L LSRL.eq R5,R0,R8 SBCLs R2,R4,R6
 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					S2					M	RS					0	0	0	0	0	0	1	1	0	1	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					сс	RD					0	сс	1	0	#	OP2					

Формат 8d: <OP2>SBCL S1,S2,D<R←→RC>

Примеры - LSRL R5,R0,R8 SBCL R2,R4,R6CCR,R17
 LSRL R5,R0,R8 SBCLs R2,R4,R6CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1					D					S2					M	Rs/Rd					0	0	0	0	0	1	1	0	1	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.125 SMB — Сложение бит (short)

Операция: short s,d; $s[n] \rightarrow d$

Описание: подсчитывается количество единиц в коде, хранящемся в регистре источника s и результат записывается в регистр приемника d.

Тип OP2

Время исполнения (тактов) 2 Форматы: 4, 5, 6, 7, 8 Признаки результата

U	N	Z	V	C
-	-	√	-	-

1.125.1 Синтаксис ассемблера и код инструкции

Формат 4: SMB s,d <XRAM←→R.L>

Примеры - SMB R1,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s					d					R			A			mode		u	0	1	de	0	1	1	1	1	0	1	1	1	1

Формат 5: **SMB s,d** <R/R.L←→R/R.L>

Примеры - SMB R1,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s					d					RS/Rs			L	RD/Rd		1	1	0	0	1	1	1	1	0	1	1	1	1	1	1	

Формат 6: **SMB s,d** <R←→RC>

Примеры - SMB R1,R5 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s					d					R			sc	RC		1	0	de	0	1	1	1	0	1	1	1	1	1	1	1	

Формат 7: **SMB[.cc] s,d** <#16/32→RC/R/R.L>

Пример - SMB R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s					d					RD/Rd/RC			L/sc	sr	cc		1	1	1	0	1	1	1	0	1	1	1	1	1	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: **SMB s3,d2**<OP1> <XRAM←→R.L> <YRAM→R0>

Примеры - SMB R1,R5 ANDL R6,R0,R8 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D/d					S2/s2			M	R		u	0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3					d2					0	0	0	0	0	AT	mode		A	de	0	0	0	1	0	1	1	1	1	1	1	1

Формат 8b: **SMB s3,d2** <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Примеры - SMB R1,R3 ANDL R6,R0,R8 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

S1/s1	D/d	S2/s2	M	RS/Rs	0	0	0	0	OP1
-------	-----	-------	---	-------	---	---	---	---	-----

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				d2				0	0	0	0	0	AT	RD/Rd				L	0	0	1	0	1	0	1	1	1				

Формат 8с: **SMB[.cc] s3,d2** <OP1> <R.L←→R.L>

Примеры - SMB.eq R1,R25 ANDL R6,R0,R8 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS				0	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				d2				0	0	0	0	0	cc	RD				0	cc	1	0	0	1	0	1	1	1				

Формат 8d: **SMB s3,d2**<OP1> <R←→RC>

Примеры - SMB R1,R25 ANDL R6,R0,R8 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	Rs/Rd				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s3				d2				0	0	0	0	0	0	0	0	RC				sc	de	1	1	0	1	0	1	1	1		

1.126 SMBL — Сложение бит (long)

Операция: long S; short d; S[n] → d

Σ

Описание: подсчитывается количество единиц в коде, хранящемся в регистре источника S и результат записывается в регистр приемника d.

Тип OP2

Время исполнения (тактов) 2 Форматы: 4, 5, 6, 8 Признаки результата

U	N	Z	V	C
-	-	√	-	-

1.126.1 Синтаксис ассемблера и код инструкции

Формат 4: **SMBL S,D** <XRAM←→R.L>

Примеры - SMBL R0,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode		u	0	1	de	1	1	1	1	0	1	1	1	1	

Формат 5: **SMBL S,D** <R/R.L←→R/R.L>

Примеры - SMBL R8,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	1	1	1	1	0	1	1	1				

Формат 6: **SMBL S,D**
 <R←→RC> Примеры -
 SMBL R2,R6
 R7,CCR Код

инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	1	1	1	1	0	1	1	1				

Формат 8a: **SMBL S3,D2**<OP1> <XRAM←→R.L> <YRAM→R0>

Примеры - SMBL R8,R12 ANDL R6,R0,R8 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	R				u	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				0	0	0	0	0	0	AT	mode		A		de	0	0	1	1	0	1	1	1	1			

Формат 8b: **SMBL S3,D2** <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Примеры - SMBL R0,R4 ANDL R6,R0,R8 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	RS/Rs				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				0	0	0	0	0	0	AT	RD/Rd				L	0	0	1	1	1	0	1	1	1			

Формат 8c: **SMBL[.cc] S3,D2** <OP1> <R.L←→R.L>

Примеры - SMBL.eq R1,R25 ANDL R6,R0,R8 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

S1/s1	D/d	S2/s2	M	RS	0	0	0	0	0	OP1
-------	-----	-------	---	----	---	---	---	---	---	-----

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				0	0	0	0	0	0	cc	RD				0	cc	1	0	1	1	0	1	1	1			

Формат 8d: SMBL S3,D2<OP1> <R←→RC>

Примеры - SMBL R0,R24 ANDL R6,R0,R8 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D/d				S2/s2				M	Rs/Rd				0	0	0	0	OP1										

6	6	6	6	5	5	5	5	5	5	53	52	51	50	49	48	47	4	4	4	4	4	41	40	39	38	37	36	35	34	33	32
S3				D2				0	0	0	0	0	0	0	RC				sc	de	1	1	1	1	0	1	1	1			

1.127 STOP — Останов

1.129.1 Операция: 0 → DCSR[14]; 1 → DCSR[3]

Описание: выполняется переход DSP-ядра в состояние останова. Бит RUN=DCSR[14] устанавливается в «0», бит STP=DCSR[3] устанавливается в «1».

Тип OP1

Время исполнения (тактов) 2 Форматы: 3m Признаки результата

U	N	Z	V	C
-	-	-	-	-

1.129.2 Синтаксис ассемблера и код инструкции

Формат 3m: STOP

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
1	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0	1	1	1	1	0

1.128 1.130 SUB — Вычитание (short)

1.130.1 Операция:

- *трёхдресный вариант* short s1,s2,d;s2 – s1 → d

- *двухдресный вариант* short s,d;d – s → d

Описание: в формате short вычисляется разность операндов-источников (s1,s2 - в трёх-адресном варианте; s,d - в двухадресном варианте); результат помещается в операнд-приемник d. В качестве первого операнда-источника (s1 - в трёхадресном варианте; s - в двухадресном варианте) может использоваться непосредственный операнд #16.

Тип OP1
 Время исполнения (тактов) 2
 Форматы: 1, 2, 3, 4, 5, 6,
 7, 8 Признаки результата

U	N	Z	V	C
√	√	√	√	√

1.130.2 Синтаксис ассемблера и код инструкции

Формат 1: SUB[.cc] s1,s2,d

Примеры - SUB.ne
 R1,R5,R12 SUB
 R1,R5,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1					d					s2					0	0	cc			0	0	0	1	0	0	1	0	0	1	1	

Формат 2: SUB[.cc]

#16,s2,d Пример - SUB.ne
 15,R5,R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1					d					s2					0	0	cc			0	0	1	0	0	0	1	0	0	1	1	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	#16															

Формат 3: SUB #16,d

Пример - SUB
 0x11,R12 Код
 инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
d					#16											0	0	1	1	0	0	1	0	0	1	1					

Формат 4: SUB s,d<XRAM←→R.L>

Пример - SUB R1,R2 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				A				mode		u	0	1	de	0	0	0	1	0	0	1	1		

Формат 5: SUB s,d <R/R.L←→R/R.L>

Пример - SUB R1,R2 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RS/Rs				L	RD/Rd				1	1	0	0	0	0	1	0	0	1	1				

Формат 6: SUB s,d <R←→RC>

Пример - SUB R1,R5 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				sc	RC				1	0	de	0	0	0	1	0	0	1	1				

Формат 7: SUB[.cc] s,d <#16/32→RC/R/R.L>

Пример - SUB R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	0	1	0	0	1	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2> SUB[s] s1,s2,d <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 SUB R1,R2,R5 R8,(A0)+ (AT),R0
LSRL R6,R0,R8 SUBs R1,R2,R5 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1				d				s2				M	R				u	0	0	0	0	0	0	1	0	0	1	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2> SUB[s] s1,s2,d <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 SUB R1,R2,R5 R8,R15 (AT),R0
LSRL R6,R0,R8 SUBs R1,R2,R5 R8,R15(AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1					d					s2					M	RS/Rs					0	0	0	0	0	0	1	0	0	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8с: <OP2.сс> SUB[s] s1,s2,d <R.L←→R.L>

Примеры - LSRL.eq R6,R0,R8 SUB R1,R2,R5 R8.L,R16.L

LSRL.eq R6,R0,R8 SUBs R1,R2,R5 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1					d					s2					M	RS					0	0	0	0	0	0	1	0	0	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8d: <OP2> SUB[s] s1,s2,d<R←→RC>

Примеры - LSRL R6,R0,R8 SUB R1,R2,R5 CCR,R17

LSRL R6,R0,R8 SUBs R1,R2,R5 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s1					d					s2					M	Rs/Rd					0	0	0	0	0	0	1	0	0	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.129 SUBL — Вычитание (long)

1.129.11.131.1 Операция:

- трёхадресный вариант long S1,S2,D;S2 - S1 → D

- двухадресный вариант long S,D;D - S → D

Описание: в формате long вычисляется разность операндов-источников (S1,S2 - в трёх- адресном варианте; S,D - в двухадресном варианте); результат помещается в операнд-приемник D. В качестве первого операнда-источника S1 в трёхадресном варианте может использоваться непосредственный операнд #32 с расширением знака до 32-х разрядов.

Особенностью данной операции является то, что в параллельной инструкции (формат 8) она может использоваться как операция типа OP1 и/или OP2, в остальных форматах – только как OP1. Мнемоническое включение режима “Scaling” (SUBLS) возможно только при исполнении операции типа OP1.

Тип OP1, OP2

Время исполнения (тактов) 2 Форматы: 1, 2, 4, 5, 6, 7, 8 Признаки результата

U	N	Z	V	C
√	√	√	√	√

1.129.2 Синтаксис ассемблера и код инструкции

Формат 1(OP1): SUBL[.cc] S1,S2,D

Примеры - SUBL.ne R2,R6,R12

SUBL R2,R6,R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	0	cc			0	0	0	1	0	1	1	0	0	1	1				

Формат 2(OP1): SUBL[.cc] #32,S2,D

Пример - SUBL.ne 15,R6,R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	0	cc			0	0	1	0	0	1	1	0	0	1	1				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#32																															

Формат 4(OP1): SUBL S,D <XRAM←→R.L>

Пример - SUBL R2,R4 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode		u	0	1	de	0	0	1	1	0	0	1	1		

Формат 5(OP1): SUBL S,D <R/R.L←→R/R.L>

Пример - SUBL R2, R4 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	0	1	1	0	0	1	1				

Формат 6 (OP1): SUBL S, D <R←→RC>

Пример - SUBL R2, R6 R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	0	1	1	0	0	1	1				

Формат 7 (OP1): SUBL[.cc] S, D <#16/32→RC/R/R.L>

Пример - SUBL R2, R0 0x12345678, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	1	1	0	0	1	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a (OP1): <OP2> SUBL[s] S1, S2, D <XRAM←→R.L> <YRAM→R0>

Примеры - L SRL R6, R0, R8 SUBL R2, R4, R6 R8, (A0)+ (AT), R0
 L SRL R6, R0, R8 SUBLs R2, R4, R6 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				M	R				u	0	0	0	0	0	1	1	0	0	1	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode	A	de	0	0	#	OP2												

Формат 8a (OP2): SUBL S3, S4, D2 <OP1> <XRAM←→R.L> <YRAM→R0>

Пример - SUBL R2, R4, R6 OR R6, R0, R8 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D1/d1				S2/s2				M	R				u	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				AT	mode	A	de	0	0	1	1	1	1	1	1	1	1	1					

Формат 8b(OP1): <OP2> **SUBL[s] S1,S2,D** <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 SUBL R2,R4,R6 R8,R15 (AT),R0
 LSRL R6,R0,R8 SUBLs R2,R4,R6 R8,R15(AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1					D					S2					M	RS/Rs					0	0	0	0	0	1	1	0	0	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8b(OP2): **SUBL S3,S4,D2** <OP2> <R/R.L←→R/R.L> <YRAM→R0>

Пример - SUBL R2,R4,R6 ORL R6,R0,R8 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D1/d1					S2/s2					M	RS/Rs					0	0	0	0	OP1						

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32	
S3					D2					S4					AT	RD/Rd					L	0	0	1	1	1	1	1	1	1	1	1

Формат 8c(OP1): <OP2.cc> **SUBL S1,S2,D** <R.L←→R.L>

Примеры - LSRL.eq R6,R0,R8 SUBL R2,R4,R6 R8.L,R16.L
 LSRL.eq R6,R0,R8 SUBLs R2,R4,R6 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					S2					M	RS					0	0	0	0	0	0	1	1	0	0	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8c(OP2): **SUBL[.cc] S3,S4,D2** <OP1><R.L←→R.L>

Пример - SUBL.eq R6,R0,R8 ORL R2,R4,R6 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D1/d1					S2/s2					M	RS					0	0	0	0	0	OP1					

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				cc		RD		0	cc		1	0	1	1	1	1	1	1	1	1	1	1	1

Формат 8d(OP1): <OP2> **SUBL S1,S2,D**<R←→RC>

Примеры - LSRL R6,R0,R8 SUBL R2,R4,R6
 CCR,R17 LSRL R6,R0,R8 SUBLs R2,R4,R6
 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				M	Rs/Rd		0	0	0	0	0	1	1	0	0	1	1	0	0	1	1		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				0	0	RC		sc	de	1	1	#	OP2										

Формат 8d(OP2): **SUBL S3,S4,D2** <OP1> <R←→RC>

Пример - SUBL R2,R4,R6 ORL R6,R0,R8 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D1/d1				S2/s2				M	Rs/Rd		0	0	0	0	OP1												

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3				D2				S4				0	0	RC		sc	de	1	1	1	1	1	1	1	1	1	1	1	1	1	1

1.130 SUBLR — Вычитание (long) с округлением

Операция:

- трёхадресный вариант long S1,S2,D; (S2 - S1)_{Round} → D

- двухадресный вариант long S,D; (D - S)_{Round} → D

Описание: в формате long вычисляется разность операндов-источников (S1,S2 - в трёх- адресном варианте; S,D - в двухадресном варианте); 32-х разрядное значение результата округляется и помещается в операнд-приемник D. В качестве первого операнда-источника S1 в трёхадресном варианте может использоваться непосредственный операнд #32.

Округление производится в соответствии с режимом округления, который устанавливается девятым разрядом (бит RND) регистра CCR.

Тип OP1

Время исполнения (тактов) 2 Форматы: 1, 2, 4, 5, 6, 7, 8 Признаки результата

U	N	Z	V	C
√	√	√	√	√

1.130.11.132.2 Синтаксис ассемблера и код инструкции

Формат 1: `SUBLR[.cc] S1,S2,D`

Примеры - `SUBLR.ne R2,R6,R12`

`SUBLR R2,R6,R12`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	0	cc				0	0	0	1	0	1	1	1	1	0	0			

Формат 2: `SUBLR[.cc] #32,S2,D`

Пример - `SUBLR.ne 15,R6,R12`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				0	0	cc				0	0	1	0	0	1	1	1	1	0	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#32																															

Формат 4: `SUBLR S,D <XRAM←→R.L>`

Пример - `SUBLR R2,R4 R8,(A0)+`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode				u	0	1	de	0	0	1	1	1	1	0	0

Формат 5: `SUBLR S,D <R/R.L←→R/R.L>`

Пример - `SUBLR R2,R4 R8.L,R12.L`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	0	1	1	1	1	0	0				

Формат 6: `SUBLR S,D <R[□]RC>`

Пример - `SUBLR R2,R6 R7,CCR`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	0	1	1	1	1	0	0				

Формат 7: **SUBLR[.cc] S,D** <#16/32→RC/R/R.L>

Пример - SUBLR R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	0	0	0	0	1	1	1	1	0	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: <OP2> **SUBLR[s] S1,S2,D** <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 SUBLR R2,R4,R6 R8,(A0)+ (AT),R0
 LSRL R6,R0,R8 SUBLRs R2,R4,R6 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

S1				D				S2				M	R				u	0	0	0	0	0	0	1	1	1	1	0	0
----	--	--	--	---	--	--	--	----	--	--	--	---	---	--	--	--	---	---	---	---	---	---	---	---	---	---	---	---	---

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2> **SUBLR[s] S1,S2,D** <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 SUBLR R2,R4,R6 R8,R15
 (AT),R0 LSRL R6,R0,R8 SUBLRs R2,R4,R6 R8,R15
 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				M	RS/Rs				0	0	0	0	0	1	1	1	1	0	0				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd				L	0	0	1	#	OP2									

Формат 8с: <OP2.cc> **SUBLR S1,S2,D**<R.L←→R.L>

Примеры - LSRL.eq R6,R0,R8 SUBLR R2,R4,R6
 R8.L,R16.L LSRL.eq R6,R0,R8 SUBLRs R2,R4,R6
 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					S2					M	RS					0	0	0	0	0	0	1	1	1	1	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8d: <OP2> **SUBLR S1,S2,D**<R←→RC>

Примеры - LSRL R6,R0,R8 SUBLR R2,R4,R6
 CCR,R17 LSRL R6,R0,R8 SUBLRs R2,R4,R6
 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1					D					S2					M	Rs/Rd					0	0	0	0	0	1	1	1	1	0	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.131 1.133 SUBLRTR — Вычитание (long) с округлением и преобразованием формата (в short)

1.133.1 Операция:

- *трёхдресный вариант* long S1,S2,d; (S2 - S1)_{Round} → d[15:0]

- *двухдресный вариант* long S,D; (D - S)_{Round} → D[15:0]

Описание: в формате long вычисляется разность операндов-источников (S1,S2 - в трёх- адресном варианте; S,D - в двухдресном варианте); 32-разрядное значение результата округ- ляется до 16- разрядного значения и помещается в операнд-приемник D/d.

Округление производится в соответствии с режимом округления, установленным битом RND=CCR[9].

В форматах 1, 8 в качестве регистра приемника используется 16-разрядный регистр.

В форматах 4, 5, 6, 7 – 16-разрядный результат помещается в младшие 16 разрядов реги- стра приемника, старшие 16 разрядов регистра приемника не изменяются.

Тип OP1

Время исполнения (тактов) 2

Форматы: 1, 4, 5, 6,

7, 8 Признаки результата

U	N	Z	V	C
√	√	√	√	√

1.131.11.133.2 Синтаксис ассемблера и код инструкции

Формат 1: `SUBLRTR[.cc] S1,S2,d`

Примеры - `SUBLRTR.ne`
`R2,R6,R12 SUBLRTR`
`R2,R6,R12`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				d				S2				0	0	cc				0	0	0	1	0	1	1	1	1	0	1			

Формат 4: `SUBLRTR S,D<XRAM←→R.L>`

Пример - `SUBLRTR R2,R4 R8,(A0)+`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode		u	0	1	de	0	0	1	1	1	1	0	1		

Формат 5: `SUBLRTR S,D<R/R.L←→R/R.L>`

Пример - `SUBLRTR R2,R4 R8.L,R12.L`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	0	1	1	1	1	0	1				

Формат 6: `SUBLRTR S,D<R←→RC>`

Пример - `SUBLRTR R2,R6 R7,CCR`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	0	1	1	1	1	0	1				

Формат 7: `SUBLRTR[.cc] S,D<#16/32→RC/R/R.L>`

Пример - `SUBLRTR R2,R0 0x12345678,R16.L`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	1	1	1	1	0	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2> **SUBLRTR[s] s1,s2,d** <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 SUBLRTR R2,R4,R6 R8,(A0)+ (AT),R0

LSRL R6,R0,R8 SUBLRTRs R2,R4,R6 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				d				S2				M	R				u	0	0	0	0	0	0	1	1	1	1	0	1		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2> **SUBLRTR[s] s1,s2,d** <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 SUBLRTR R2,R4,R6 R8,R15 (AT),R0

LSRL R6,R0,R8 SUBLRTRs R2,R4,R6 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				d				S2				M	RS/Rs				0	0	0	0	0	0	1	1	1	1	0	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd				L	0	0	1	#	OP2									

Формат 8c: <OP2.cc> **SUBLRTR s1,s2,d** <R.L←→R.L>

Примеры - LSRL.eq R6,R0,R8 SUBLRTR R2,R4,R6 R8.L,R16.L

LSRL.eq R6,R0,R8 SUBLRTRs R2,R4,R6 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				d				S2				M	RS				0	0	0	0	0	0	1	1	1	1	0	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				cc	RD				0	cc	1	0	#	OP2									

Формат 8d: <OP2> **SUBLRTR s1,s2,d** <R←→RC>

Примеры - LSRL R6,R0,R8 SUBLRTR R2,R4,R6 CCR,R17

LSRL R6,R0,R8 SUBLRTRs R2,R4,R6 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

S1	d	S2	M	Rs/Rd	0	0	0	0	0	0	1	1	1	1	0	1
----	---	----	---	-------	---	---	---	---	---	---	---	---	---	---	---	---

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.132 1.134 SUBX – Вычитание комплексное (X16)

1.134.1 Операция:

- трёхадресный вариант X16 S1, S2, D;

$S2[31:16] - S1[31:16] \rightarrow D[31:16]$

$S2[15:0] - S1[15:0] \rightarrow D[15:0]$

- двухадресный вариант X16 S, D;

$D[31:16] - S[31:16]$

$\rightarrow D[31:16]$

$D[15:0] - S[15:0] \rightarrow D[15:0]$

Описание: в формате X16 вычисляется разность операндов-источников (S1, S2 - в трёхадресном варианте; S, D - в двухадресном варианте), при этом независимо вычисляется разность старших и младших 16 разрядов операндов-источников; результат вычитания старших разрядов операндов помещается в старшие 16 разрядов операнда-приемника D, а результат вычитания младших разрядов помещается в младшие 16 разрядов операнда-приемника D.

Тип OP1

Время исполнения (тактов) 2

Форматы: 1, 4, 5, 6,

7, 8 Признаки результата

U	N	Z	V	C
*	*	*	*	*
Ur&Ui	Nr	Zr	Vr Vi	Cr

1.134.2 Синтаксис ассемблера и код инструкции

Формат 1: SUBX[.cc]

S1, S2, D Пример - SUBX.ne

R2, R6, R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
S1					D					S2					0	0	cc					0	0	0	0	1	0	1	1	1	0	1	1

Формат 4: SUBX S, D <XRAM←→R.L>

Пример - SUBX R2, R4 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode		u	0	1	de	0	0	1	1	1	0	1	1		

Формат 5: SUBX S,D <R/R.L←→R/R.L>

Пример - SUBX R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	0	1	1	1	0	1	1				

Формат 6: SUBX S,D <R←→RC>

Пример - SUBX R2,R6 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	0	1	1	1	0	1	1				

Формат 7: SUBX[.cc] S,D <#16/32→RC/R/R.L>

Пример - SUBX R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	1	1	1	0	1	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2> SUBX[s] S1,S2,D <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R6,R0,R8 SUBX R2,R4,R6 R8,(A0)+ (AT),R0
 LSRL R6,R0,R8 SUBXs R2,R4,R6 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1				D				S2				M	R				u	0	0	0	0	0	1	1	1	0	1	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2>

Примеры - LSRL R6,R0,R8 SUBX R2,R4,R6 R8,R15 (AT),R0
 LSRL R6,R0,R8 SUBXs R2,R4,R6 R8,R15(AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1					D					S2					M	RS/Rs					0	0	0	0	0	1	1	1	0	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8с: <OP2.сс> SUBX S1,S2,D<R.L←→R.L>

Примеры - LSRL.eq R6,R0,R8 SUBX R2,R4,R6R8.L,R16.L
 LSRL.eq R6,R0,R8 SUBXs R2,R4,R6 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S1					D					S2					M	RS					0	0	0	0	0	0	1	1	1	0	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8d: <OP2> SUBX S1,S2,D<R←→RC>

Примеры - LSRL R6,R0,R8 SUBX R2,R4,R6 CCR,R17
 LSRL R6,R0,R8 SUBXs R2,R4,R6 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1					D					S2					M	Rs/Rd					0	0	0	0	0	1	1	1	0	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.133 1.135 SWL — Перестановка (long)

1.135.1 Операция:

long S,D;{S[15:0],S[31:16]} → D

Описание: выполняется перестановка частей содержимого операнда-источника S: стар- шие 16 разрядов S пересылаются в младшие 16 разрядов операнда-приемника D, младшие 16 разрядов S пересылаются в старшие 16 разрядов D.

Тип OP1

Время исполнения (тактов) 2

Форматы: 1, 4, 5, 6,

7, 8 Признаки результата

U	N	Z	V	C
√	√	√	-	-

1.135.2 Синтаксис ассемблера и код инструкции

Формат 1: SWL[.cc]

S, D Пример - SWL.ne

R0, R2 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	0	cc				0	0	0	1	1	0	1	1	0	1	1		

Формат 4: SWL S, D <XRAM ← → R.L>

Пример - SWL R0, R2 R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				A				mode	u	0	1	de	0	1	0	1	1	0	1	1			

Формат 5: SWL S, D <R/R.L ← → R/R.L>

Пример - SWL R1, R2 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	1	0	1	1	0	1	1				

Формат 6: SWL S, D <R ← → RC>

Пример - SWL R1, R2 R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	1	0	1	1	0	1	1				

Формат 7: SWL[.cc] S, D #16/32 → RC/R/R.L>

Пример - SWLR2, R0 0x12345678, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	0	1	1	0	1	1	0	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2>SWL S,D <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R5,R0,R8 SWL R0,R2 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	R				u	0	0	0	0	0	1	0	1	1	0	1	1	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode	A	de	0	0	#	OP2												

Формат 8b: <OP2>SWL S,D <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R5,R0,R8 SWL R0,R2 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	RS/Rs				0	0	0	0	1	0	1	1	0	1	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd				L	0	0	1	#	OP2									

Формат 8c: <OP2.cc> SWL S,D <R.L←→R.L>

Примеры - LSRL.eq R5,R0,R8 SWL R0,R2 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	RS				0	0	0	0	0	1	0	1	1	0	1	1		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				cc	RD	0	cc	1	0	#	OP2												

Формат 8d: <OP2>SWL S,D<R←→RC>

Примеры - LSRL R5,R0,R8 SWL R0,R2 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	Rs/Rd				0	0	0	0	1	0	1	1	0	1	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.134 1.136 TR — Транзит (short)

1.136.1 Операция: `short s,d; s → d`

Описание: в формате short выполняется пересылка содержимого регистра источника s в регистр приемника d. Особенностью данной операции является то, что в параллельной инст-

рукции (формат 8) она может использоваться как операция типа OP1 и/или OP2, в остальных форматах – только как OP1.

Тип OP1, OP2

Время исполнения (тактов) 1 Форматы: 4, 5, 6, 7, 8 Признаки результата

U	N	Z	V	C
-	-	-	-	-

1.136.2 Синтаксис ассемблера и код инструкции

Формат 4 (OP1): `TR s,d<XRAM←→R.L>`

Пример - `TR R1,R2 R8,(A0)+`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
s					d					R					A					mode		u	0	1	de	0	1	0	0	1	0	1	0

Формат 5 (OP1): `TR s,d<R/R.L←→R/R.L>`

Пример - `TR R1,R2 R8.L,R12.L`

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s					d					RS/Rs					L	RD/Rd					1	1	0	0	1	0	0	1	0	1	0

Формат 6 (OP1): `TR`

`s,d<R←→RC>` Пример - `TR`

R1, R2 R7, CCR Код
инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				R				sc	RC				1	0	de	0	1	0	0	1	0	1	0	1	0		

Формат 7 (OP1): TR[.cc] s,d #16/32→RC/R/R.L>

Пример - TR R2, R0 0x12345678, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	0	0	1	0	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а (OP1): <OP2> TR s,d <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R5, R0, R8 TR R1, R2 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				0	0	0	0	0	0	R				u	0	0	0	0	1	0	0	1	0	1	0		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode	A	de	0	0	#	OP2												

Формат 8а (OP2): TR s,d <OP1> <XRAM←→R.L> <YRAM→R0>

Примеры - TR R1, R2 ORL R5, R0, R8 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D1/d1				S2/s2				M	R				u	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
s				d				0	0	0	0	0	0	AT	mode	A	de	0	0	0	0	0	1	1	0						

Формат 8b (OP1): <OP2> TR s,d <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R5, R0, R8 TR R1, R2 R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				d				0	0	0	0	0	0	RS/Rs				0	0	0	0	1	0	0	1	0	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32					
S3/s3/#5					D2/d2					S4/s4					AT		RD/Rd					L		0		0		1		#		OP2				

Формат 8b (OP2): TR s,d <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Примеры - TR R1,R2 ORL R5,R0,R8 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0			
S1/s1					D1/d1					S2/s2					M		RS/Rs					0		0		0		0		OP1				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32																				
s					d					0					0		0		0		0		0		AT		RD/Rd					L		0		0		1		0		0		0		1		1		0	

Формат 8c (OP1): <OP2.cc>TR s,d <R.L←→R.L>

Примеры - LSRL.eq R5,R0,R8 TR R1,R2 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0											
s					d					0					0		0		0		0		0		0		0		1		0		0		1		0		1		0	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32					
S3/s3/#5					D2/d2					S4/s4					cc		RD					0		cc		1		0		#		OP2				

Формат 8c (OP2): TR[.cc] s,d <OP1><R.L←→R.L>

Примеры - TR.eq R1,R2 ORL R5,R0,R8 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0					
S1/s1					D1/d1					S2/s2					M		RS					0		0		0		0		0		OP1				

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32																				
s					d					0					0		0		0		0		0		cc		RD					0		cc		1		0		0		0		0		1		1		0	

Формат 8d (OP1): <OP2> TR s,d <R←→RC>

Примеры - LSRL R5,R0,R8 TR R1,R2 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0											
s					d					0					0		0		0		0		0		0		0		1		0		0		1		0		1		0	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

Формат 8d (OP2): TR s,d <OP1> <R←→RC>

Примеры - TR R1,R2 ORL R5,R0,R8 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D1/d1					S2/s2					M	Rs/Rd					0	0	0	0	OP1						

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32	
s					d					0	0	0	0	0	0	0	RC					sc	de	1	1	0	0	0	0	1	1	0

1.137 TRL Транзит (long)

1.137.1 Операция: long S,D;S → D

Описание: в формате long выполняется пересылка содержимого регистра источника S в регистр приемника D. Особенностью данной операции является то, что в параллельной инструкции (формат 8) она может использоваться как операция типа OP1 и/или OP2, в остальных форматах – только как OP1.

Тип OP1

Время исполнения (тактов) 1 Форматы: 4, 5, 6, 7, 8 Признаки результата

U	N	Z	V	C
-	-	-	-	-

1.137.2 Синтаксис ассемблера и код инструкции

Формат 4(OP1): TRL S,D <XRAM←→R.L>

Пример - TRL R2,R0 R8,(A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					R					A					mode	u	0	1	de	0	1	0	1	1	0	1	0

Формат 5(OP1): TRL S,D <R/R.L←→R/R.L>

Пример - TRL R2,R4 R8.L,R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RS/Rs				L	RD/Rd				1	1	0	0	1	0	1	1	0	1	0				

Формат 6(OP1): TRL S,D <R←→RC>

Пример - TRL R0,R2 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				R				sc	RC				1	0	de	0	1	0	1	1	0	1	0				

Формат 7(OP1): TRL[.cc] S,D #16/32→RC/R/R.L>

Пример - TRL R2,R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	1	0	1	0	1	1	0	1	0	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a (OP1): <OP2>TRL S,D <XRAM←→R.L> <YRAM→R0>

Примеры - LSRL R5,R0,R8 TRL R0,R2 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	R				u	0	0	0	0	0	1	0	1	1	0	1	0	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode	A	de	0	0	#	OP2												

Формат 8a (OP2): TRL S,D <OP1> <XRAM←→R.L> <YRAM→R0>

Примеры - TRL R1,R2 ORL R5,R0,R8 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D1/d1				S2/s2				M	R				u	0	0	0	0	OP1									

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S				D				0	0	0	0	0	AT	mode	A	de	0	0	0	0	1	1	1	0							

Формат 8b (OP1): <OP2> TRL S,D <R/R.L←→R/R.L> <YRAM→R0>

Примеры - LSRL R5, R0, R8 TRL R0, R2 R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S					D					0	0	0	0	0	0	RS/Rs					0	0	0	0	1	0	1	1	0	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8b (OP2): TRL S, D <OP1> <R/R.L←→R/R.L> <YRAM→R0>

Примеры - TRL R1, R2 ORL R5, R0, R8 R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D1/d1					S2/s2					M	RS/Rs					0	0	0	0	OP1						

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S					D					0	0	0	0	0	AT	RD/Rd					L	0	0	1	0	0	1	1	1	0	

Формат 8c (OP1): <OP2.cc>TRL S, d <R.L←→R.L>

Примеры - LSRL.eq R5, R0, R8 TRL R0, R2 R8.L, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					D					0	0	0	0	0	0	RS					0	0	0	0	0	1	0	1	1	0	1	0

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8c (OP2): TRL[.cc] S, D <OP1> <R.L←→R.L>

Примеры - TRL.eq R1, R2 ORL R5, R0, R8 R8.L, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1					D1/d1					S2/s2					M	RS					0	0	0	0	0	OP1					

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S					D					0	0	0	0	0	cc	RD					0	cc	1	0	0	0	1	1	1	0	

Формат 8d (OP1): <OP2> TRL S, D <R←→RC>

Примеры - LSRL R5, R0, R8 TRL R0, R2 CCR, R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				D				0	0	0	0	0	0	Rs/Rd				0	0	0	0	1	0	1	1	0	1	0			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				0	0	RC				sc	de	1	1	#	OP2								

Формат 8d (OP2): TRL S,D<OP2> <R←→RC>

Примеры - TRL R1,R2 ORL R5,R0,R8 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S1/s1				D1/d1				S2/s2				M	Rs/Rd				0	0	0	0	OP1										

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S				D				0	0	0	0	0	0	0	RC				sc	de	1	1	0	0	1	1	1	1	0		

1.135 1.138 TST — Определение признаков операнда (short)

1.138.1 Операция: short s;{U,N,Z} → CCR[4:2]

Описание: определяются признаки 16-разрядного операнда-источника s. Тип

OP1

Время исполнения (тактов) 1

Форматы: 1, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
√	√	√	-	-

1.138.2 Синтаксис ассемблера и код инструкции

Формат 1: TST[.cc] s

Пример - TST.ne R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				s				s				0	0	cc				0	0	0	1	0	0	0	0	0	0	0	0	1	1

Формат 4: TST s <XRAM←→R.L>

Пример - TST R2R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s				s				R				A				mode				u	0	1	de	0	0	0	0	0	0	0	1	1

Формат 5: TST s <R/R.L←→R/R.L>

Пример - TST R2 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				s				RS/Rs				L	RD/Rd				1	1	0	0	0	0	0	0	0	0	0	0	1	1	

Формат 6: TST s <R←→RC>

Пример - TST R2 R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				s				R				sc	RC				1	0	de	0	0	0	0	0	0	0	0	0	1	1	

Формат 7: TST[.cc] s #16/32→RC/R/R.L>

Пример - TST R0 0x12345678, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
s				s				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	0	0	0	0	0	0	0	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8а: <OP2> TST s <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R5, R0, R8 TST R2 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s				s				s				0	R				u	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2> TST s <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R5, R0, R8 TST R2 R8, R15 (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
s					s					s					0	RS/Rs					0	0	0	0	0	0	0	0	0	0	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT		RD/Rd					L	0	0	1	#	OP2				

Формат 8c: <OP2.cc> TST s <R.L←→R.L>

Пример - LSRL.eq R5, R0, R8 TST R2 R8.L, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
s					s					s					0	RS					0	0	0	0	0	0	0	0	0	0	0	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32	
S3/s3/#5					D2/d2					S4/s4					cc		RD					0	cc		1	0	#	OP2				

Формат 8d: <OP2>TST s <R←→RC>

Пример - LSRL R5, R0, R8 TST R2 CCR, R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
s					s					s					0	Rs/Rd					0	0	0	0	0	0	0	0	0	0	0	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.136 1.139 TSTL — Определение признаков операнда (long)

1.139.1 Операция: long S;{U,N,Z} → CCR[4:2]

Описание: определяются признаки 32-разрядного операнда-источника S. Тип

OP1

Время исполнения (тактов) 1

Форматы: 1, 4, 5, 6, 7, 8

Признаки результата

U	N	Z	V	C
√	√	√	-	-

1.139.2 Синтаксис ассемблера и код инструкции

Формат 1: TSTL[.cc] S

Пример - TSTL.ne R12

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				S				S				0	0	cc				0	0	0	1	0	1	0	0	0	1	1			

Формат 4: TSTL S <XRAM←→R.L>

Пример - TSTL R2R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				S				R				A				mode				u	0	1	de	0	0	1	0	0	0	1	1

Формат 5: TSTL S <R/R.L←→R/R.L>

Пример - TSTL R2 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				S				RS/Rs				L	RD/Rd				1	1	0	0	0	1	0	0	0	1	1				

Формат 6: TSTL S <R←→RC>

Пример - TSTL R2 R7, CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				S				R				sc	RC				1	0	de	0	0	1	0	0	0	1	1				

Формат 7: TSTL[.cc] S #16/32→RC/R/R.L>

Пример - TSTL R0 0x12345678, R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				S				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	1	0	0	0	1	1			

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2>TSTL S <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R5, R0, R8 TSTL R2 R8, (A0)+ (AT), R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0			
S					S					S					0	R					u	0	0	0	0	0	0	1	0	0	0	0	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	mode					A	de	0	0	#	OP2					

Формат 8b: <OP2>TSTL S <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R5,R0,R8 TSTL R2 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

S					S					S					0	RS/Rs					0	0	0	0	0	0	1	0	0	0	0	1	1
---	--	--	--	--	---	--	--	--	--	---	--	--	--	--	---	-------	--	--	--	--	---	---	---	---	---	---	---	---	---	---	---	---	---

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					AT	RD/Rd					L	0	0	1	#	OP2					

Формат 8c: <OP2.cc> TSTL s<R.L←→R.L>

Пример - LSRL.eq R5,R0,R8 TSTL R2 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
S					S					S					0	RS					0	0	0	0	0	0	1	0	0	0	0	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					cc	RD					0	cc	1	0	#	OP2					

Формат 8d: <OP2>TSTL S<R←→RC>

Пример - LSRL R5,R0,R8 TSTL R2 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					S					S					0	Rs/Rd					0	0	0	0	0	1	0	0	0	0	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				

1.137 1.140 TSTX — Определение признаков операнда (X16)

1.140.1 Операция: (X16) S;{U,N,Z,V,C} → CCR[4:0]

Описание: определяются признаки 32-разрядного операнда-источника S, рассматриваемого как комплексное число в формате X16.

Тип OP1

Время исполнения (тактов) 1

Форматы: 1, 4, 5, 6,

7, 8 Признаки результата

U	N	Z	V	C
*	*	*	*	*
Ur&Ui	Nr	Zr	Zi	Ni

1.140.2 Синтаксис ассемблера и код инструкции

Формат 1:

TSTX[.cc]

S Пример - TSTX.ne

R12 Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				S				S				0	0	cc				0	0	0	1	0	1	0	1	0	1	0	1	1	

Формат 4: TSTX S <XRAM←→R.L>

Пример - TSTX R2R8, (A0)+

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				S				R				A				mode				u	0	1	de	0	0	1	0	1	0	1	1

Формат 5: TSTX S <R/R.L←→R/R.L>

Пример - TSTX R2 R8.L, R12.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				S				RS/Rs				L	RD/Rd				1	1	0	0	0	1	0	1	0	1	1				

Формат 6: TSTX S <R←→RC>

Пример - TSTX R2 R7,CCR

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				S				R				sc	RC				1	0	de	0	0	1	0	1	0	1	0	1	1		

Формат 7: TSTX[.cc] S #16/32→RC/R/R.L>

Пример - TSTX R0 0x12345678,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				S				RD/Rd/RC				L/sc	sr	cc				1	1	1	0	0	1	0	1	0	1	0	1	1	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
#16/32																															

Формат 8a: <OP2> TSTX S <XRAM←→R.L> <YRAM→R0>

Пример - LSRL R5,R0,R8 TSTX R2 R8,(A0)+ (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				S				S				0	R				u	0	0	0	0	0	1	0	1	0	1	0	1	1	

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	mode				A	de	0	0	#	OP2									

Формат 8b: <OP2> TSTX S <R/R.L←→R/R.L> <YRAM→R0>

Пример - LSRL R5,R0,R8 TSTX R2 R8,R15 (AT),R0

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S				S				S				0	RS/Rs				0	0	0	0	0	1	0	1	0	1	0	1	1		

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5				D2/d2				S4/s4				AT	RD/Rd				L	0	0	1	#	OP2									

Формат 8c: <OP2.cc> TSTX s<R.L←→R.L>

Пример - LSRL.eq R5,R0,R8 TSTX R2 R8.L,R16.L

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
S					S					S					0	RS					0	0	0	0	0	0	1	0	1	0	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32	
S3/s3/#5					D2/d2					S4/s4					cc		RD					0	cc		1	0	#	OP2				

Формат 8d: <OP2> **TSTX S** <R←→RC>

Пример - LSRL R5,R0,R8 TSTX R2 CCR,R17

Код инструкции

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
S					S					S					0	Rs/Rd					0	0	0	0	0	1	0	1	0	1	1

63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
S3/s3/#5					D2/d2					S4/s4					0	0	RC					sc	de	1	1	#	OP2				