

**МОДУЛЬ ОТЛАДОЧНЫЙ
MF-01EM V.3.0
РУКОВОДСТВО ПОЛЬЗОВАТЕЛЯ**

ОГЛАВЛЕНИЕ

1. Введение.....	3
2. Расположение элементов на модуле.....	4
3. Назначение разъемов на модуле	8
4. Светодиодная индикация.....	16
5. Питание отладочного модуля.....	17
6. Тактирование	19
7. Переключатели на отладочном модуле.....	20
8. Работа с отладочным модулем.....	21
9. Дополнительная документация.....	22

1. ВВЕДЕНИЕ

Модуль отладочный MF-01EM реализован на основе микросхемы интегральной 1288ХК1Т и предназначен для ознакомления с возможностями микросхемы и макетирования пользовательских систем.

Данный документ описывает в.3.0 отладочного модуля MF-01EM.

2. РАСПОЛОЖЕНИЕ ЭЛЕМЕНТОВ НА МОДУЛЕ

Расположение элементов на модуле показано на рисунках 2.1, 2.2. Внешний вид модуля приведен на рисунках 2.3, 2.4.

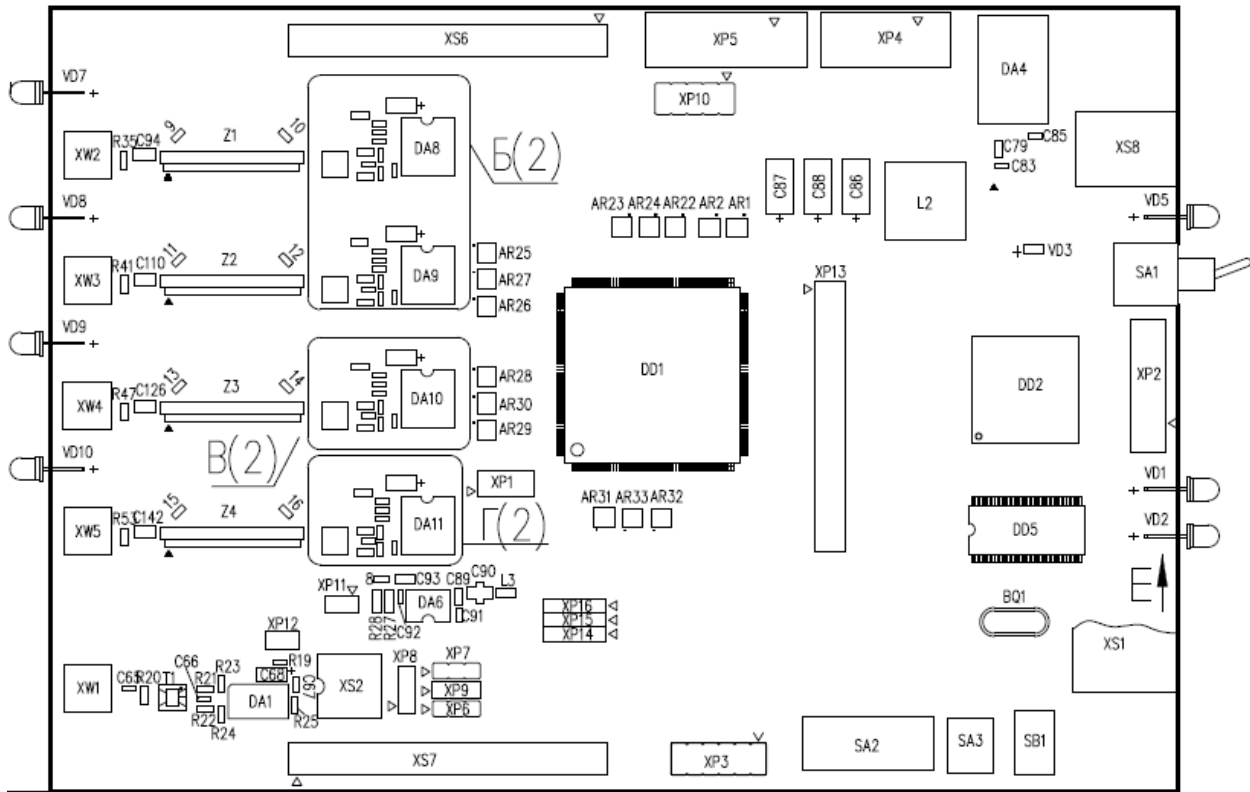


Рисунок 2.1 Расположение элементов на отладочном модуле. Лицевая сторона

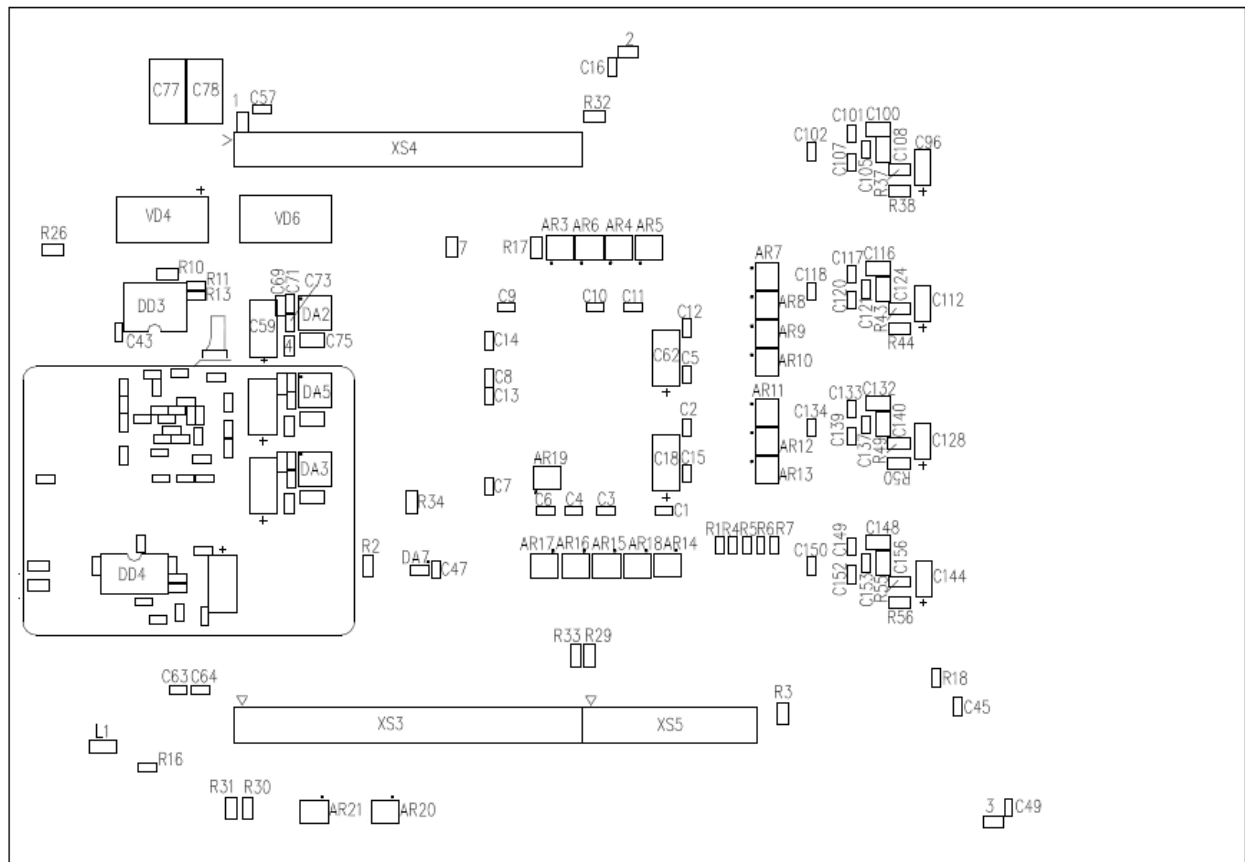


Рисунок 2.2 Расположение элементов на отладочном модуле. Обратная сторона

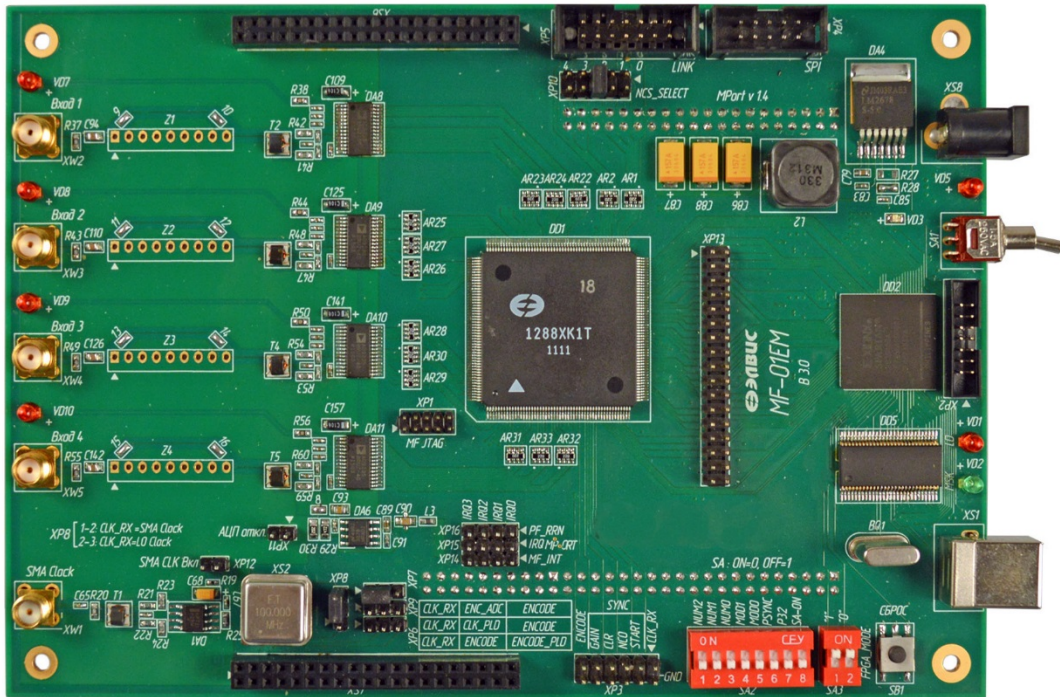


Рисунок 2.3 Внешний вид модуля. Лицевая сторона.

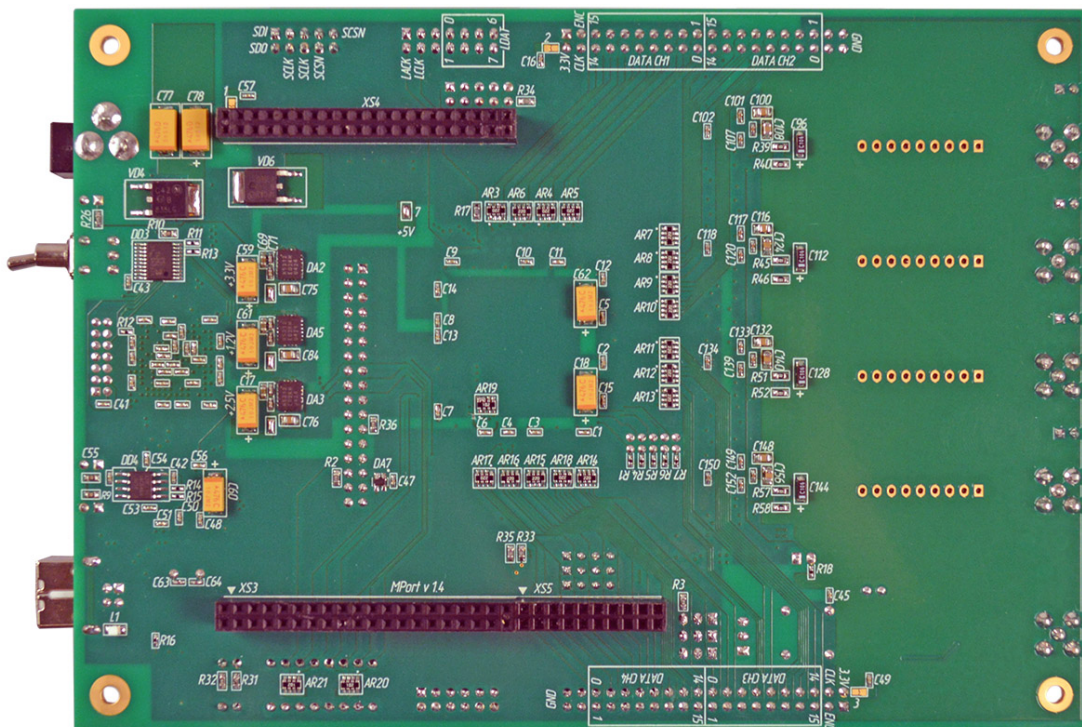


Рисунок 2.4 Внешний вид модуля. Обратная сторона

На отладочном модуле размещены:

- стабилизатор напряжения импульсный LM2678S-5 (DA4);
- АЦП AD9215BRUZ105 (DA8 – DA11);
- микросхема интегральная 1288XK1T (DD1);
- FPGA XC3S400A-FT256 (DD2);
- микросхема XCF04S VO20 (DD3);
- USB - микроконтроллер (DD5);
- переключатели выбора режима работы FPGA DD2 (SA2 –SA3);
- кнопка reset (SB1).

3. НАЗНАЧЕНИЕ РАЗЪЕМОВ НА МОДУЛЕ

Назначение разъемов указано в таблице 3.1. Функционал используемых на отладочном модуле переключателей описан в таблице 3.2.

Таблица 3.1. Назначение разъемов на отладочном модуле MF-01EM

Разъем	Назначение
XP1	Порт JTAG микросхемы 1288ХК1Т
XP2	Порт JTAG микросхемы FPGA XC3S400A-FT256*
XP3	Порт синхронизации микросхемы 1288ХК1Т с внешним устройством
XP4	Порт SPI микросхемы 1288ХК1Т
XP5	Порт Link микросхемы 1288ХК1Т
XP13	Параллельный порт микросхемы 1288ХК1Т
XS1	Разъем USB Type B. Назначение выводов стандартное
XS2	Разъем для подключения кварцевого генератора
XS3, XS4, XS5	Разъемы порта внешней памяти микросхемы 1288ХК1Т (назначение выводов согласно спецификации MPORT Interface v.1.4)
XS6	Параллельные выводы АЦП каналов 1,2
XS7	Параллельные выводы АЦП каналов 3,4
XS8	Разъем питания 12 В
XW1	Разъем для подключения внешнего источника тактовой частоты. Волновое сопротивление 50 Ом.
XW2 – XW5	Разъемы для подключения источников сигнала. Волновое сопротивление 50 Ом.

*Использование пользователем данного разъема не предусмотрено.

Таблица 3.2. Функционал используемых на отладочном модуле переключателей

Разъем	Назначение
XP6/XP7/XP9	Выбор источника сигналов ENCODE/ENC_ADC/CLK_PLD
XP8	Выбор источника тактовой частоты
XP10	Выбор определяемого на подключаемом устройстве nCS
XP11	Отключение АЦП
XP12	Выбор внешнего источника таковой частоты, подключаемого к XW1
XP14, XP15, XP16	Выбор источника прерываний микросхемы 1288ХК1Т

Таблица 3.3. Назначение выводов разъема XP1 (Порт JTAG микросхемы 1288XK1T)

Номер вывода	Назначение	Номер вывода	Назначение
1	TCK	6	n.c.
2	GND	7	TDI
3	TRSTn	8	GND
4	PVDD (+3.3 В)	9	TDO
5	TMS	10	nc

Таблица 3.4. Назначение выводов разъема XP2 (Порт JTAG микросхемы FPGA XC3S400A-FT256)

Номер вывода	Назначение	Номер вывода	Назначение
1	n.c.	8	TDO
2	PVDD (+3.3 В)	9	GND
3	GND	10	TDI
4	TMS	11	GND
5	GND	12	n.c.
6	TCK	13	n.c.
7	GND	14	n.c.

Таблица 3.5. Назначение выводов разъема XP3 (Порт синхронизации микросхемы 1288XK1T с внешним устройством)

Номер вывода	Назначение	Номер вывода	Назначение
1	CLK_RX	7	SYNC_CLR
2	GND	8	GND
3	SYNC_START	9	SYNC_GAIN
4	GND	10	GND
5	SYNC_NC0	11	ENCODE
6	GND	12	GND

Таблица 3.6. Назначение выводов разъема XP4 (Порт SPI микросхемы 1288XK1T)

Номер вывода	Назначение	Номер вывода	Назначение
1	MF_SDI	6	MF_SCLK
2	MF_SD0	7	GND
3	GND	8	MF_SCSN
4	MF_SCLK	9	MF_SCSN
5	GND	10	GND

Таблица 3.7. Назначение выводов разъемов XP5 (Порт Link микросхемы 1288XK1T)

Номер вывода	Назначение	Номер вывода	Назначение
1	GND	8	DATA_25_R
2	LACK_RX	9	DATA_26_R
3	GND	10	DATA_27_R
4	LCLK_RX_R	11	DATA_28_R
5	GND	12	DATA_29_R
6	GND	13	DATA_30_R
7	DATA_24_R	14	DATA_31_R

Таблица 3.8. Назначение выводов разъемов XP13 (Параллельный порт микросхемы 1288XK1T)

Номер вывода	Назначение	Номер вывода	Назначение
1	DATA_15	17	ADDR5
2	DATA_14	18	ADDR4
3	DATA_13	19	ADDR3
4	DATA_12	20	ADDR2
5	DATA_11	21	ADDR1
6	DATA_10	22	ADDR0
7	DATA_9	23	CSN
8	DATA_8	24	WRN_DSN
9	DATA_7	25	RDN_RW
10	DATA_6	26	RDY_ACKN
11	DATA_5	27	RF_RRN
12	DATA_4	28	IRQ
13	DATA_3	29	PCLK
14	DATA_2	30	MF_RSTN
15	DATA_1	31	GND
16	DATA_0	32,33,34	GND

Таблица 3.9. Назначение выводов разъемов XS2 (Разъем для подключения кварцевого генератора)

Номер вывода	Назначение	Номер вывода	Назначение
1	n.c.	5	DVDD (+3.3 B)
4	GND	8	CLK_QRZ

Нумерация выводов разъема XS2 представлена на рисунке 3.1.

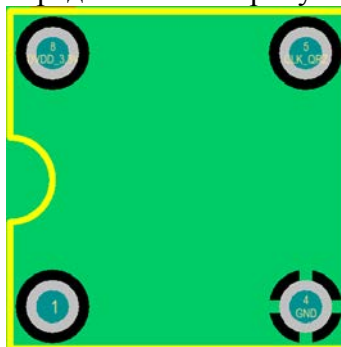


Рисунок 3.1 Нумерация выводов разъема XS2

Таблица 3.10. Назначение выводов разъемов XS6 (Параллельные выводы АЦП каналов 1,2)

Номер вывода	Назначение	Номер вывода	Назначение
1	DVDD (+3.3 В)	21	ADC2_D15
2	DVDD (+3.3 В)	22	ADC2_D14
3	ENCODE_EXT	23	ADC2_D13
4	CLK_MZ	24	ADC2_D12
5	ADC1_D15	25	ADC2_D11
6	ADC1_D14	26	ADC2_D10
7	ADC1_D13	27	ADC2_D9
8	ADC1_D12	28	ADC2_D8
9	ADC1_D11	29	ADC2_D7
10	ADC1_D10	30	ADC2_D6
11	ADC1_D9	31	ADC2_D5
12	ADC1_D8	32	ADC2_D4
13	ADC1_D7	33	ADC2_D3
14	ADC1_D6	34	ADC2_D2
15	ADC1_D5	35	ADC2_D1
16	ADC1_D4	36	ADC2_D0
17	ADC1_D3	37	GND
18	ADC1_D2	38	GND
19	ADC1_D1	39	GND
20	ADC1_D0	40	GND

Таблица 3.11. Назначение выводов разъемов XS7 (Параллельные выводы АЦП каналов 3,4)

Номер вывода	Назначение	Номер вывода	Назначение
1	DVDD (+3.3 В)	21	ADC4_D15
2	DVDD (+3.3 В)	22	ADC4_D14
3	ENCODE_EXT	23	ADC4_D13
4	CLK_MZ	24	ADC4_D12
5	ADC3_D15	25	ADC4_D11
6	ADC3_D14	26	ADC4_D10
7	ADC3_D13	27	ADC4_D9
8	ADC3_D12	28	ADC4_D8
9	ADC3_D11	29	ADC4_D7
10	ADC3_D10	30	ADC4_D6
11	ADC3_D9	31	ADC4_D5
12	ADC3_D8	32	ADC4_D4
13	ADC3_D7	33	ADC4_D3
14	ADC3_D6	34	ADC4_D2
15	ADC3_D5	35	ADC4_D1
16	ADC3_D4	36	ADC4_D0
17	ADC3_D3	37	GND
18	ADC3_D2	38	GND
19	ADC3_D1	39	GND
20	ADC3_D0	40	GND

Таблица 3.12. Выбор источника сигнала ENCODE (перемычка на разьеме XP6)

Положение перемычки	Источник сигнала ENCODE
1-2	CLK_RX
2-3	ENCODE_PLD

По умолчанию перемычка не установлена

Таблица 3.13. Выбор источника сигнала ENC_ADC (перемычка на разъеме XP7)

Положение перемычки	Источник сигнала ENC_ADC
1-2*	CLK_RX
2-3	ENCODE

* Положение перемычки по умолчанию

Таблица 3.14. Выбор источника сигнала CLK_PLD (перемычка на разъеме XP9)

Положение перемычки	Источник сигнала CLK_PLD
1-2	CLK_RX
2-3	ENCODE

По умолчанию перемычка не установлена

Таблица 3.15. Выбор источника сигнала CLK_RX (перемычка на разъеме XP8)

Положение перемычки	Источник сигнала CLK_RX
1-2	Источник тактового сигнала, подключенный к XW1
2-3*	Кварцевый генератор в разъеме XS2

* Положение перемычки по умолчанию

Таблица 3.16. Выбор определяемого nCS (перемычка на разъеме XP10)

Положение перемычки	Отладочный модуль определяется как:
1-2	nCS[0]
3-4	nCS[1]
5-6*	nCS[2]
7-8	nCS[3]
9-10	nCS[4]

* Положение перемычки по умолчанию

Таблица 3.17. Отключение АЦП (перемычка на разъеме XP11)

Перемычка	АЦП (DA8 – DA11)
Установлена	Отключены
Снята*	Задействованы

* Положение перемычки по умолчанию

Таблица 3.18. Подключение внешнего сигнала тактовой частоты (перемычка на разъеме XP12)

Перемычка	Внешний сигнал тактовой частоты
Установлена	Задействован
Снята*	Не используется

* Положение перемычки по умолчанию

Блок разъемов XP14 – XP16 предназначен для выбора источника и обработчика прерываний. Положение переключки по вертикали определяет обработчик прерывания. Положение переключки по горизонтали определяет источник прерывания. Пример установки переключки представлен на рисунке 3.2.

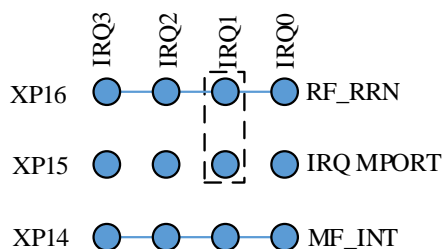


Рисунок 3.2. Пример установки переключки на блок разъемов XP14 – XP16.

На данный блок разъемов может быть установлена только одна переключка. По умолчанию переключка не установлена.

4. СВЕТОДИОДНАЯ ИНДИКАЦИЯ

Назначение светодиодов на модуле показано в таблице 4.1

Таблица 4.1. Назначение светодиодов на отладочном модуле

Светодиод	Назначение
VD1	Индикация окончания первичной инициализации FPGA (DD2)
VD2	Индикация активности соединения USB
VD3	Индикация готовности FPGA (DD2) к работе
VD5	Индикация наличия питания +5 В
VD7 – VD10	Индикация выхода за разрешенный диапазон частот АЦП каналов 1 – 4 соответственно.

5. ПИТАНИЕ ОТЛАДОЧНОГО МОДУЛЯ

В комплекте с модулем поставляется источник питания, предназначенный для подключения к разъему XS8. Источник питания должен обеспечивать постоянное напряжение 12 В. Схема питания отладочного модуля представлена на рисунке 5.1.

Таблица 5.1. Напряжения питания на отладочном модуле

Обозначение преобразователя	Входное напряжение	Выходное напряжение	Назначение
DA4	+12 В	+5 В	Первичное преобразование из входных +12 В.
DA2	+5 В	+3.3 В	Питание микросхемы 1288ХК1Т, FPGA XC3S400А, контактах площадок отладочного модуля .
DA3	+5 В	+2.5 В	Питание ядра микросхемы 1288ХК1Т.
DA5	+5 В	+1.2 В	Питание CVDD (ядра FPGA XC3S400А).
DA6	+5 В	+3.3 В	Питание АЦП AD9215BRUZ105.

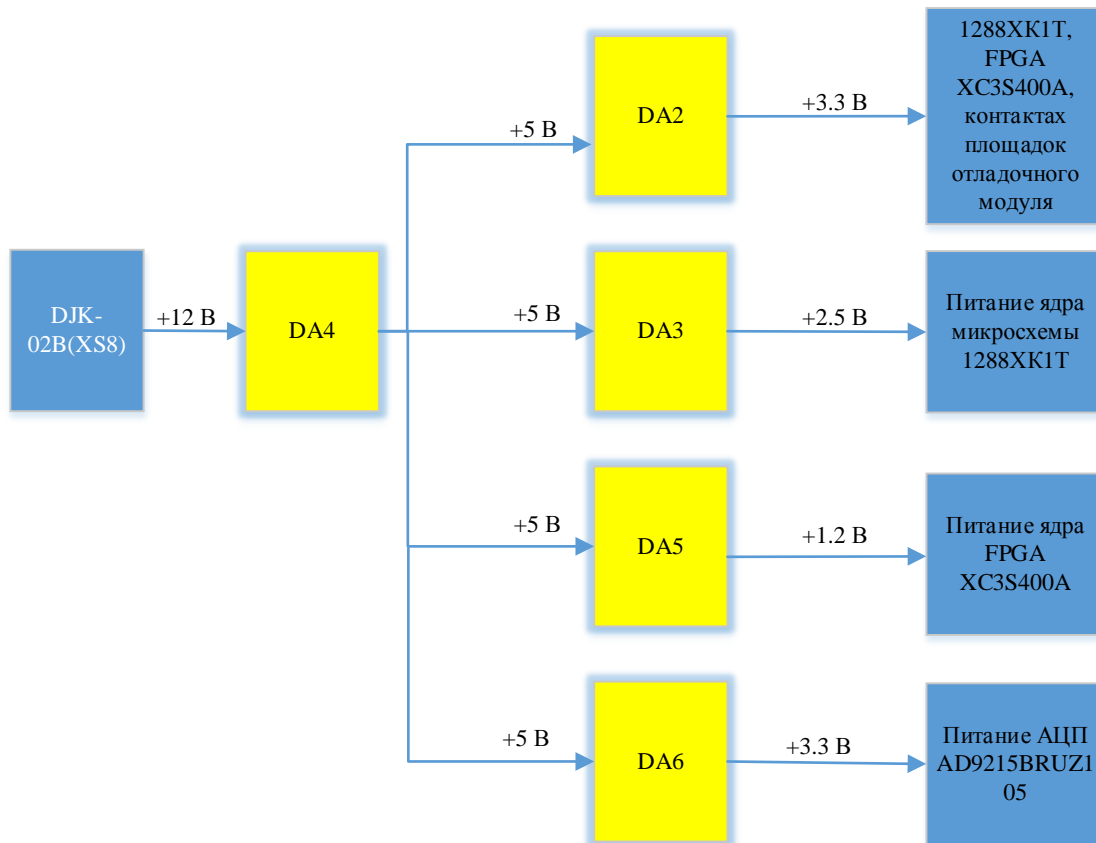


Рисунок 5.1. Питание на отладочном модуле

6. ТАКТИРОВАНИЕ

Структурная схема тактирования отладочного модуля MF-01EM представлена на рисунке 6.1.

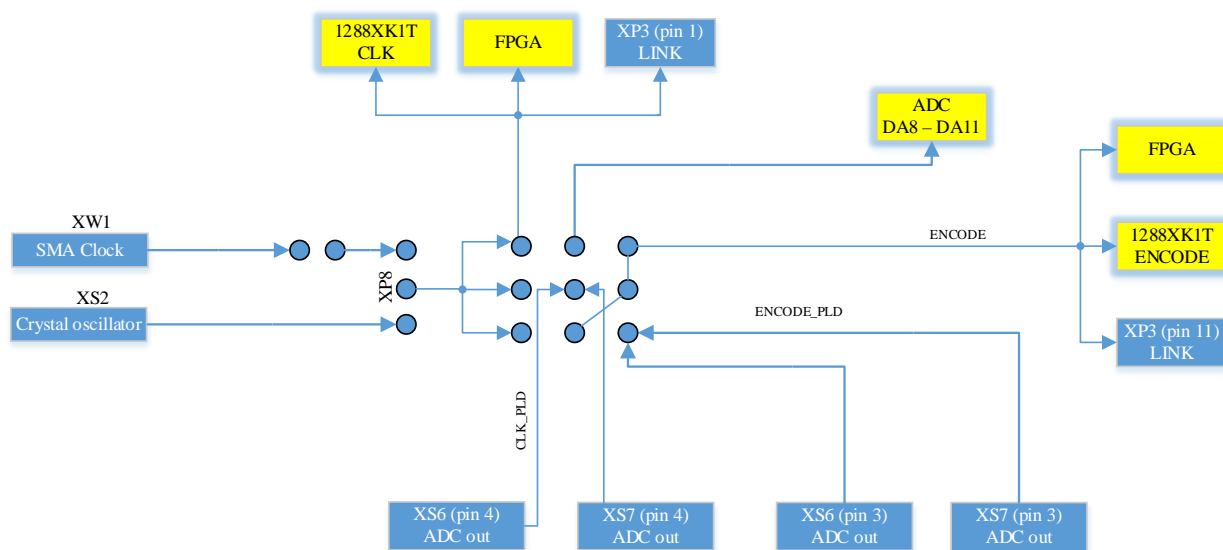


Рисунок 6.1. Структурная схема тактирования на отладочного модуля.

7. ПЕРЕКЛЮЧАТЕЛИ НА ОТЛАДОЧНОМ МОДУЛЕ

Таблица 7.1. Описание режимов переключателя SA3

Режим		Назначение
0	0	FPGA включена. На вход PCLK микросхемы 1288XK1T через FPGA подается сигнал USB_CLK. Num[0:2], Mod[0:1], Psync, P32 – управляются с FPGA .
0	1	FPGA включена. На вход PCLK микросхемы 1288XK1T через FPGA подается сигнал DMA_CLK. Num[0:2], Mod[0:1] - управляются с FPGA. Psync, P32 - управляются переключателями SA2.
1	0	FPGA включена. На вход PCLK микросхемы 1288XK1T через FPGA подается сигнал DMA_CLK. Num[0:2], Mod[0:1] - управляются с FPGA. Psync, P32 - управляются переключателями SA2.
1	1	FPGA выключена. Сигнал PCLK вход микросхемы 1288XK1T на не подается. Num[0:2], Mod[0:1], Psync, P32 – управляются с переключателей SA2 в соответствии со спецификацией.

Функционал переключателей SA2 соответствует шелкографии на отладочном модуле. Установка переключателя в положение ON соответствует подаче активного уровня на соответствующий вход микросхемы 1288XK1T.

Если ни один из переключателей не задействован (SA3 в режиме 00), то все переключатели (Num[0:2], Mod[0:1], Psync, P32) следует выключить.

8. РАБОТА С ОТЛАДОЧНЫМ МОДУЛЕМ

Отладочный модуль MF-01EM поддерживает работу в следующих режимах:

- Работа с ПК посредством подключения USB:
Управление микросхемой 1288ХК1Т и загрузка данных на ПК выполняется с помощью подключения USB.
Пример ПО, реализующего данный режим работы отладочного модуля, доступен на диске, поставляемом в комплекте с модулем.
- Работа с внешним устройством посредством портов Link и SPI:
Управление микросхемой 1288ХК1Т осуществляется с помощью порта SPI.
Данные с отладочного модуля загружаются на внешнее устройство с помощью порта Link.
Данный режим является рекомендуемым для работы с отладочным модулем MF-01EM.
- Работа с внешним устройством посредством параллельного порта микросхемы 1288ХК1Т.
Управление микросхемой 1288ХК1Т и загрузка данных осуществляется через параллельный порт микросхемы.

9. ДОПОЛНИТЕЛЬНАЯ ДОКУМЕНТАЦИЯ

На диске, поставляемом в комплекте с модулем, а также на сайте <http://multicore.ru/> доступны следующие документы:

- техническое описание СБИС 4-канального цифрового приемника 1288ХК1Т (PDF);
- принципиальная электрическая схема отладочного модуля MF-01EM в.3.0 (PDF);
- отладочный модуль MF-01EM в.3.0. Перечень элементов (PDF);
- отладочный модуль MF-01EM в.3.0. Проект в формате Altium Designer;
- микросхема интегральная 1288ХК1Т. Габаритный чертеж (PDF).